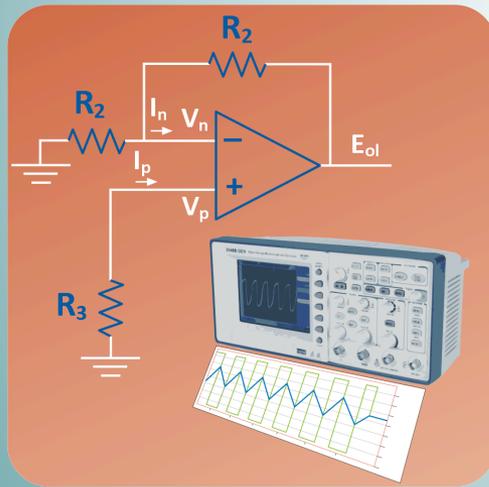


Electrónica Básica

Tema C.3. Memorias Semiconductoras



Gustavo A. Ruiz Robredo
Juan A. Michell Martín

DPTO. DE ELECTRÓNICA Y COMPUTADORES

Este tema se publica bajo Licencia:

[Creative Commons BY-NC-SA 3.0](https://creativecommons.org/licenses/by-nc-sa/3.0/)



Introducción

- Las memorias semiconductoras son capaces de **almacenar** gran volumen de información digital.
- Actualmente, la capacidad de las memorias se está **duplicando** aproximadamente cada 2 años.
- **Parámetros importantes de las memorias:**
 - ❑ **Coste por bit**, número de bits de almacenamiento por unidad de área.
 - ❑ **Velocidad de la memoria** medido en términos de tiempo de acceso que es el tiempo requerido para leer/escribir un dato en la memoria .
 - ❑ **Consumo de potencia.**
 - ❑ **Tipo de dato y acceso:**
 - Lectura y escritura (*Random Access Memory* o RAM).
 - Solo lectura (*Read-Only Memory* o ROM).

MEMORIAS SEMICONDUCTORAS

*Read/Write Memory
Random Access Memory (RAM)*

Read-Only Memory (ROM)

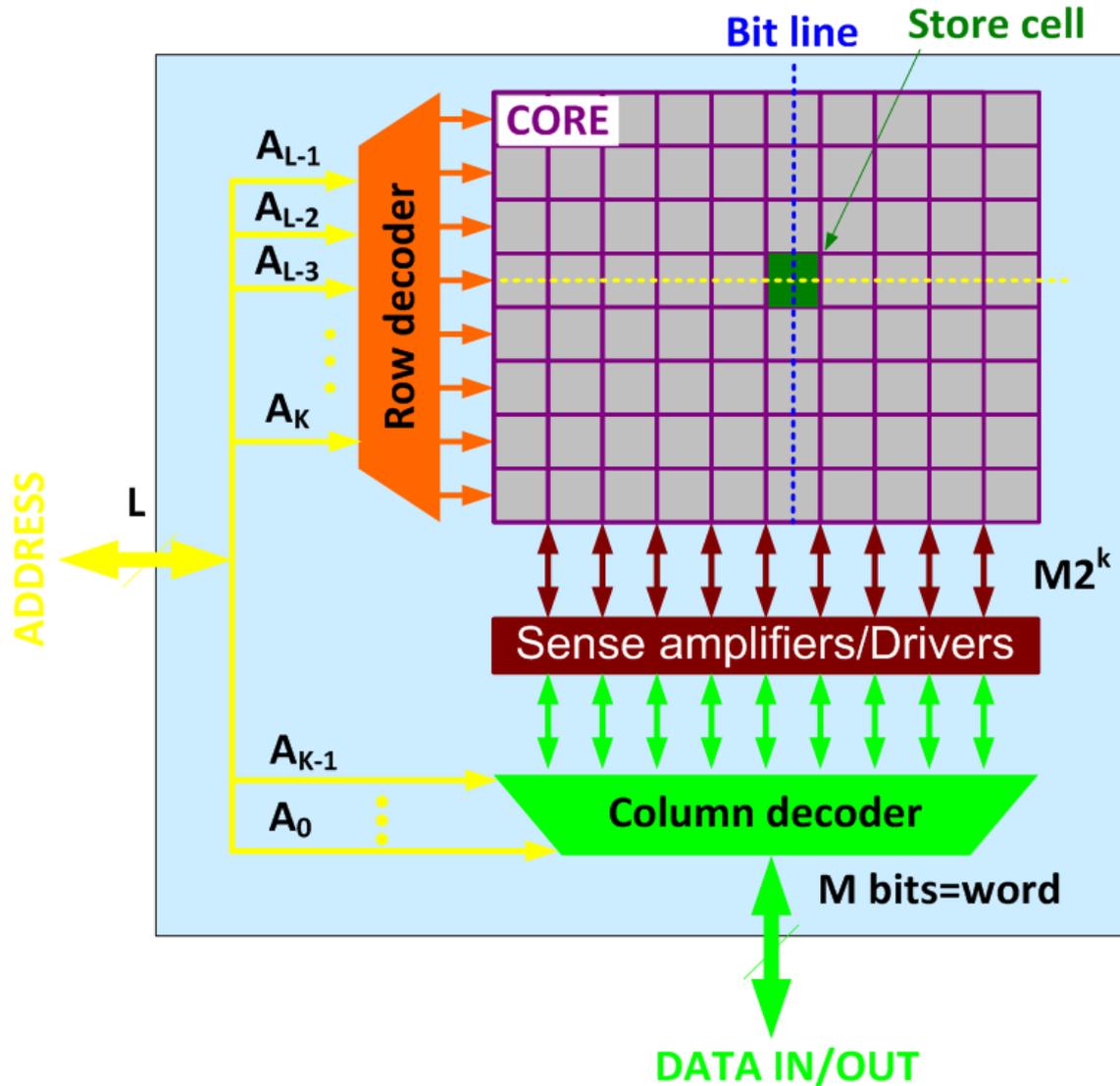
- ❖ *Dynamic RAM (DRAM)*
- ❖ *Static RAM (SRAM)*

- ❖ *Mask (Fuse) ROM*
- ❖ *Programmable ROM (PROM)*
 - *Erase PROM (EPROM)*
 - *Electrically Erasable (EEPROM)*
- ❖ *Flash memory*
- ❖ *Ferroelectric RAM (FRAM)*

Características de los tipos de memoria

Parámetro	DRAM	SRAM	UV EPROM	EEPROM	FLASH	FRAM
Volatilidad del dato	SI	SI	NO	NO	NO	NO
Operación de refresco	SI	NO	NO	NO	NO	NO
Estructura de la celda	1 Tr. +1C	6 Tr.	1 Tr.	2 Tr.	1 Tr.	1 Tr.+1 C
Densidad de la celda	Alta	Baja	Alta	Baja	Alta	Alta
Consumo de potencia	Alto	Alto	Bajo	Bajo	Bajo	Alto
Velocidad de lectura	~50ns	~10/70ns	~50ns	~50ns	~50ns	~100ns
Velocidad de escritura	~40ns	~5/40ns	~10μs	~5ms	10μs/1ms	~100ns
Longevidad	Alta	Alta	Alta	Baja	Alta	Alta
Coste	Bajo	Alto	Bajo	Alto	Bajo	Bajo
Alimentación	Simple	Simple	Simple	Múltiple	Simple	Simple
Típicas aplicaciones	Mem. PC	Cache PDA	Juegos	ID card	Memory Cards	Photos

Organización de una memoria de $2^L \times M$

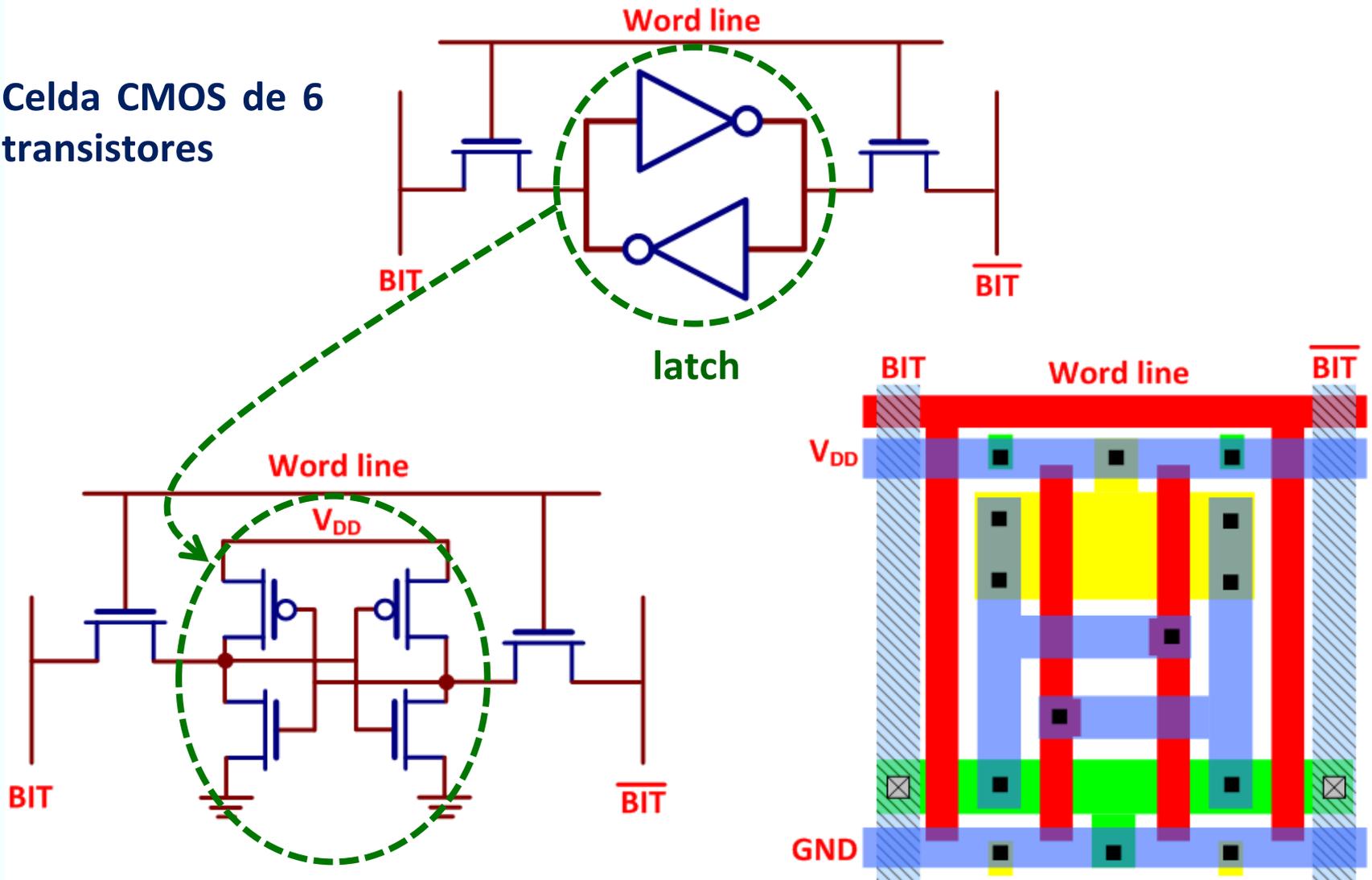


RAM estática o SRAM (*static* RAM)

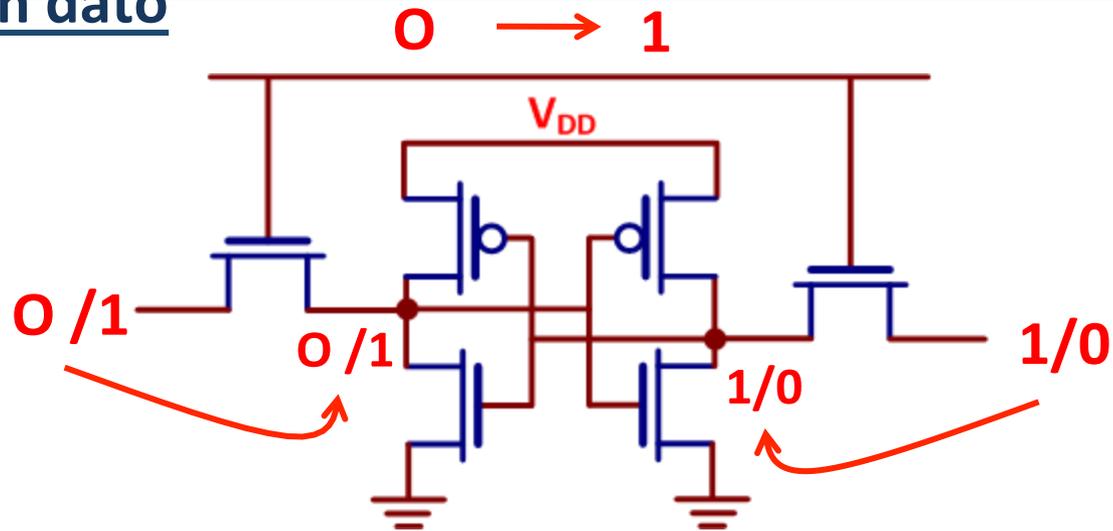
- **Volátil:** se pierden los datos cuando deja de ser alimentada.
- **Fácil de manejar:** no necesita refresco. Los buses de datos (*data bus*) y de direcciones (*address bus*) son directamente accesibles.
- **No poseen alta capacidad:** hasta 64MB.
- **Tipos de SRAM:**
 - **Asíncrona:** Los datos de entrada y salida son controlados por el bus de direcciones.
 - **Síncrona:** El control se realiza a través de un flanco de reloj.
- **Aplicaciones:** microcontroladores, memoria caché, registros y máquinas de estados, ASICs, FPGAs y CPLDs.
- **nvSRAM:** SRAM no volátil. Versión de la estándar SRAM que mantiene los datos en ausencia de tensión de alimentación.
- **Magnetoresistiva RAM o MRAM:** otro tipo de memoria RAM no volátil de alta capacidad. Tiene un futuro muy prometedor.

■ Esquemático básico

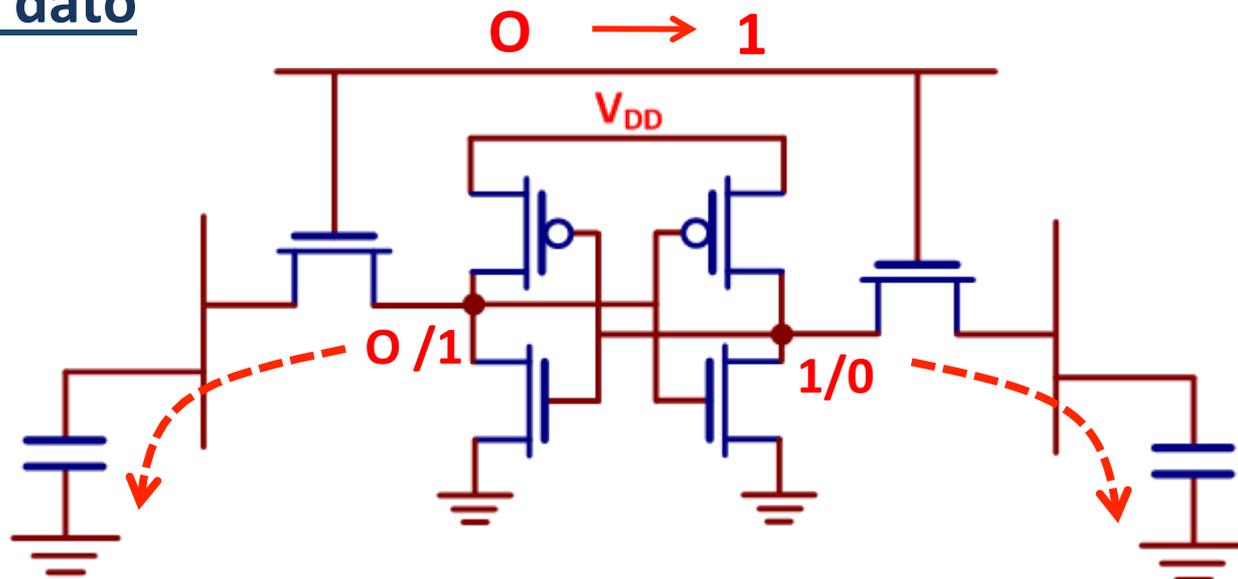
Celda CMOS de 6 transistores



■ Escribir un dato



■ Leer un dato



RAM dinámica o DRAM (*dynamic* RAM)

- Cada bit es almacenado en un **condensador** dentro de un circuito integrado.
- Permite altos niveles de **densidad** de integración.
- Es **volátil** y necesita, además, una **operación de refresco (*refreshing*)** cada 64ms o menos para restaurar los datos.
- Diferentes **módulos** de DRAM: SIPP (Single In-line Pin Package), SIMM (Single In-line Module Package) , DIMM (Dual In-line ModulePackage).
- **Aplicaciones:** ordenadores, workstation, tarjetas de video ...

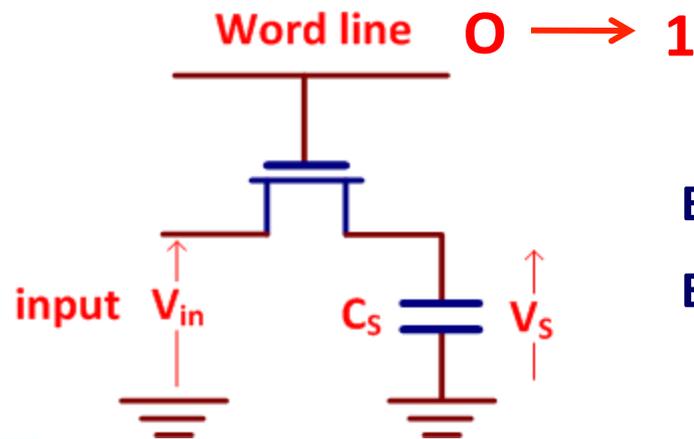
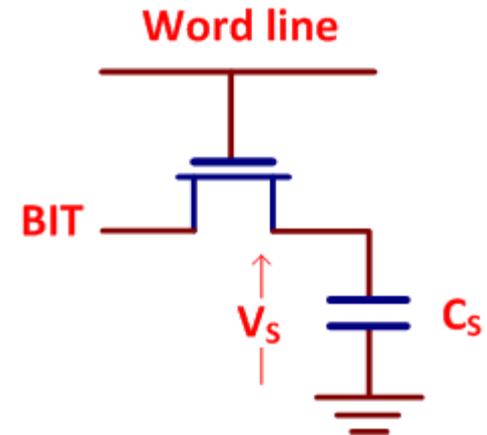
■ Estructura de una celda DRAM de 1 bit

➤ Celda básica formada por **un transistor y un condensador**, con mayor densidad de almacenamiento que las SRAM.

➤ Dato se identifica por la carga Q_S en C_S

$$Q_S = C_S V_S$$

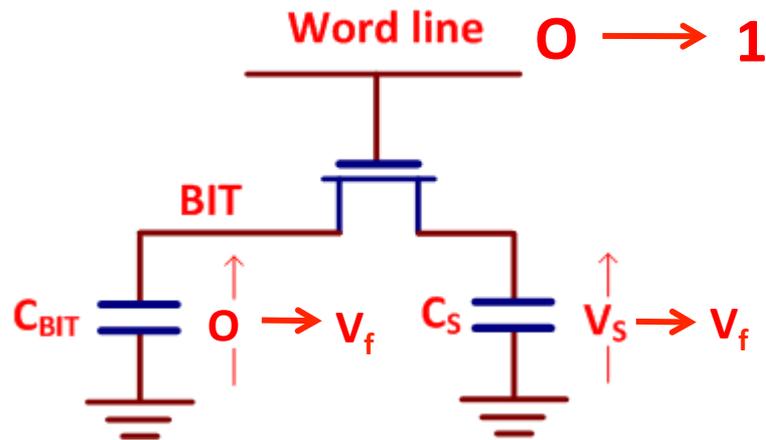
➤ Operación de **escritura**



Escritura "0": $V_{in} = 0 \Rightarrow Q_S = 0$

Escritura "1": $V_{in} = V_{DD} \Rightarrow Q_S = C_S (V_{DD} - V_{TN})$

➤ **Operación de lectura**

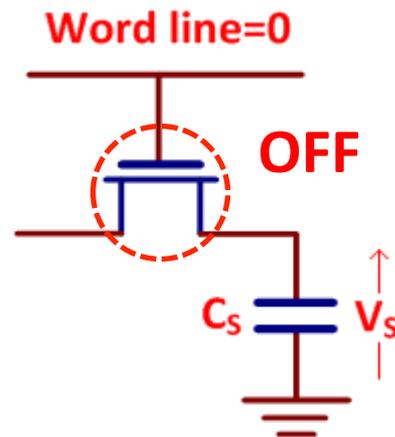


Carga inicial=Carga final

$$Q_S = C_S V_S = (C_S + C_{BIT}) V_f$$

$$V_f = \left(\frac{C_S}{C_S + C_{BIT}} \right) V_S$$

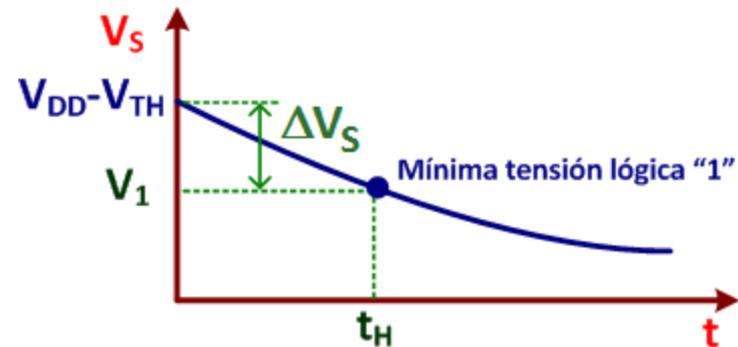
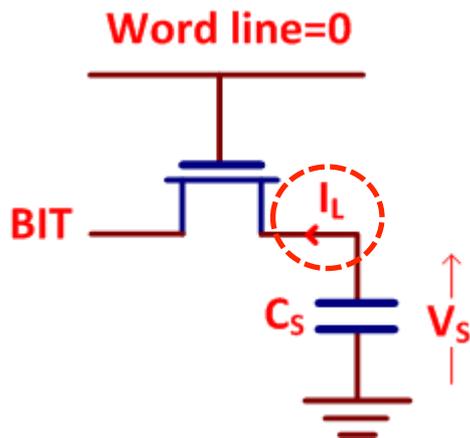
➤ **Retención del dato**



➤ Tiempo de **retención** del dato

En modo retención de dato, las **corrientes de fuga** (I_L o leakage current) van descargando el condensador C_S y **degradando** el dato.

Las memorias DRAM necesitan restaurar el dato: **operación de refresco**.



$$t_H = \left(\frac{C_S}{I_L} \right) \Delta V_S$$

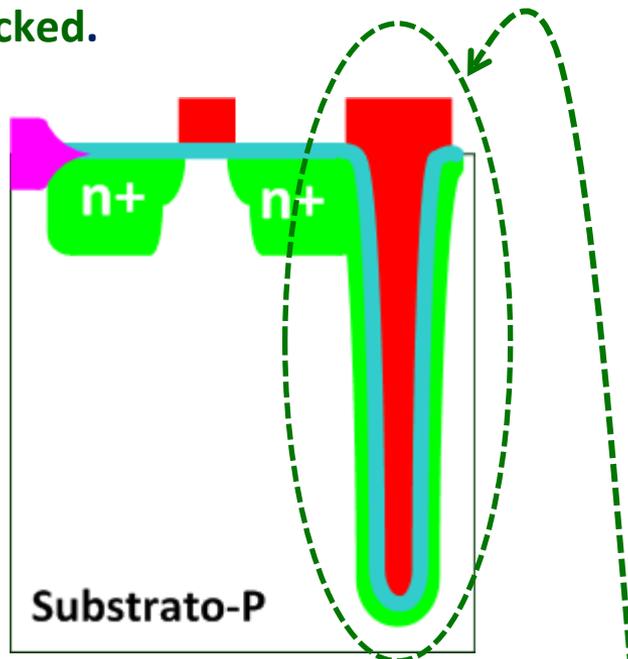
■ Diseño físico de celdas DRAM

El valor típico de $C_S = 40\text{fF} = 40 \cdot 10^{-15}\text{F}$.

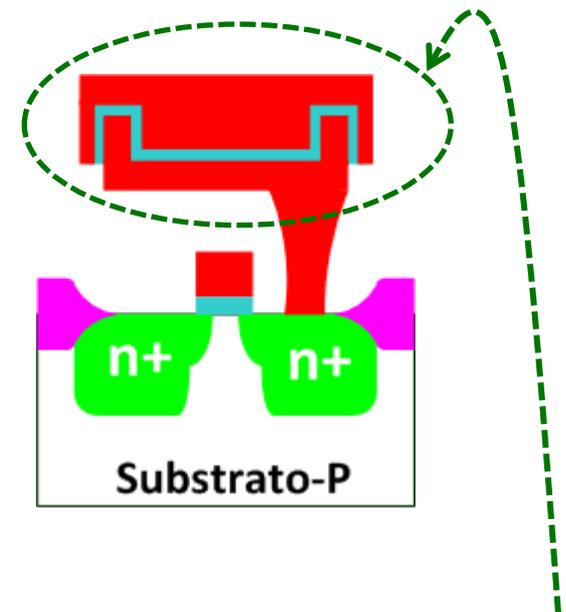
El área que se necesitaría para construir este condensador utilizando el modelo simple de placas paralelas separadas una distancia de $d = 5\text{Å} = 5 \cdot 10^{-8}\text{m}$ sería

$$A = C_S \frac{d}{\epsilon_{\text{ox}}} = 40 \cdot 10^{-15}\text{F} \frac{50 \cdot 10^{-8}\text{m}}{3.45 \cdot 10^{-13}\text{F/m}} = 5.8\mu\text{m}^2$$

Construcción de condensadores con reducido tamaño: **condensadores trench y stacked.**



Celda DRAM con condensador



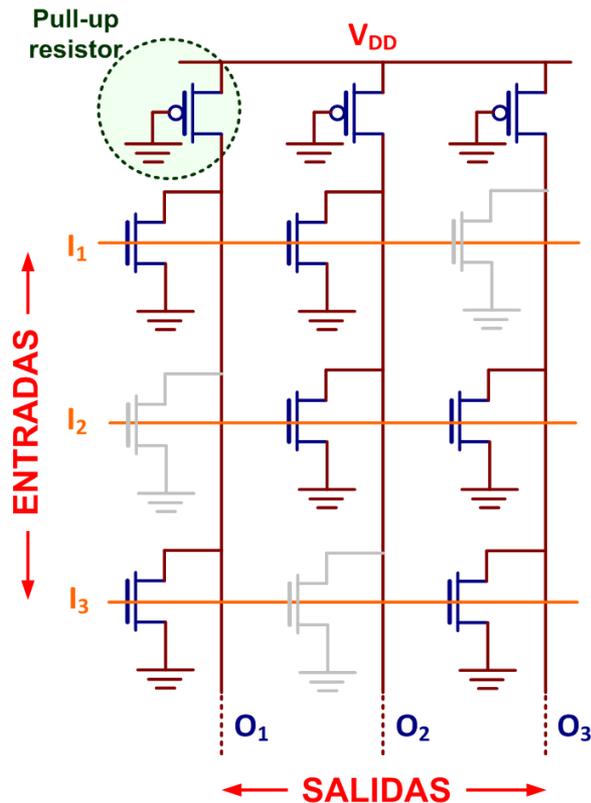
Celda DRAM con condensador stacked.

MEMORIA ROM

- La memoria ROM o Read-Only Memory es un tipo de almacenamiento de datos de mediana capacidad usado en computadores.
- Es **no-volátil**. Los datos almacenados en ROM no pueden ser alterados o pueden ser modificados con cierta dificultad.
- Tipos de ROM:
 - Mask ROM.
 - One-Time Programmable non-volatile memory (OTP NVM).
 - Programmable ROM o PROM.
- **Aplicaciones:** microcódigo, distribución de *firmware* (código específico para *hardware*).

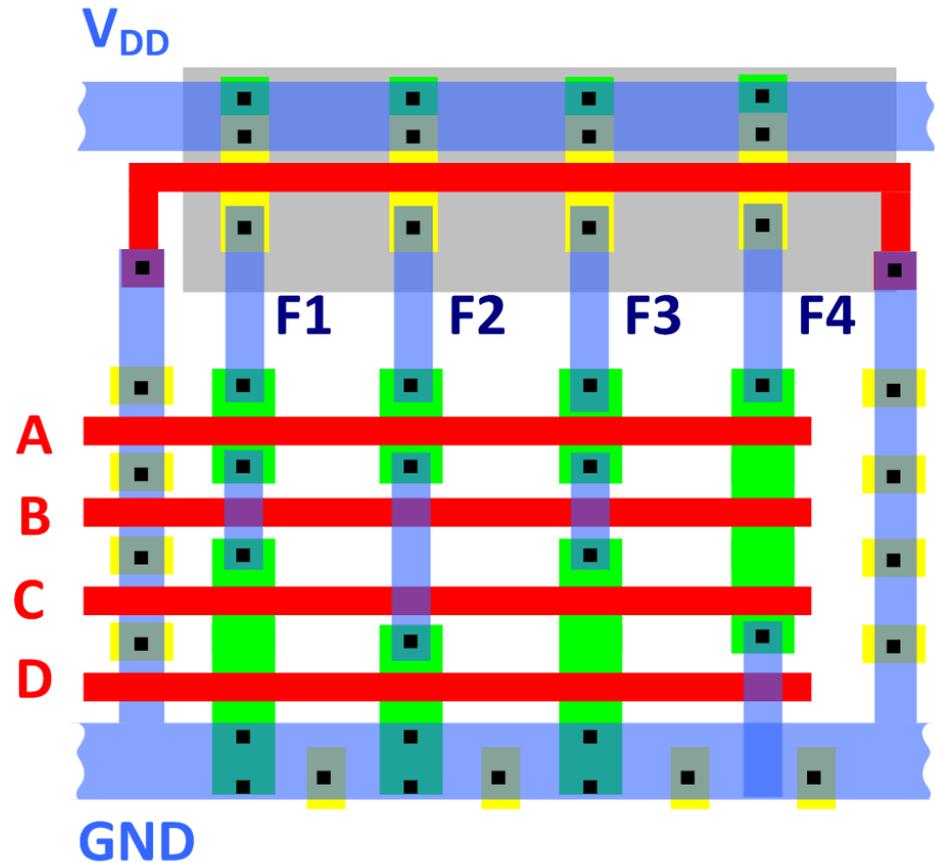
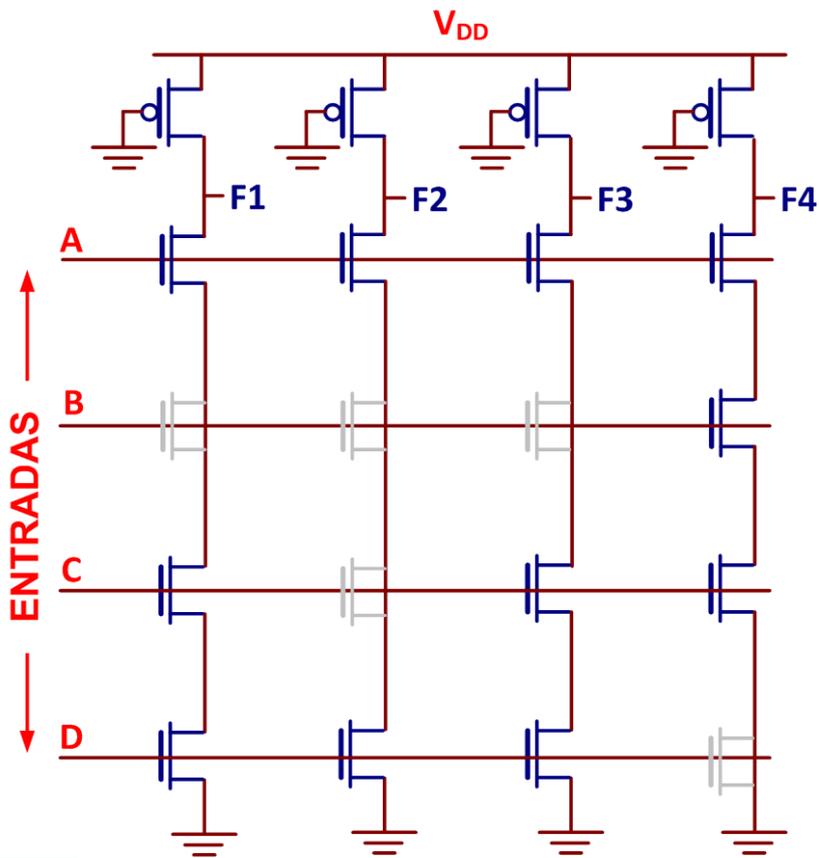
MASK ROM

- Estructura de regular (arrays) de transistores: se programan a nivel de máscara o por fusibles/antifusibles (*burning-in*) la activación o no de determinados transistores.
- NOR ROM. Fila de transistores realizando la operación lógica NOR.



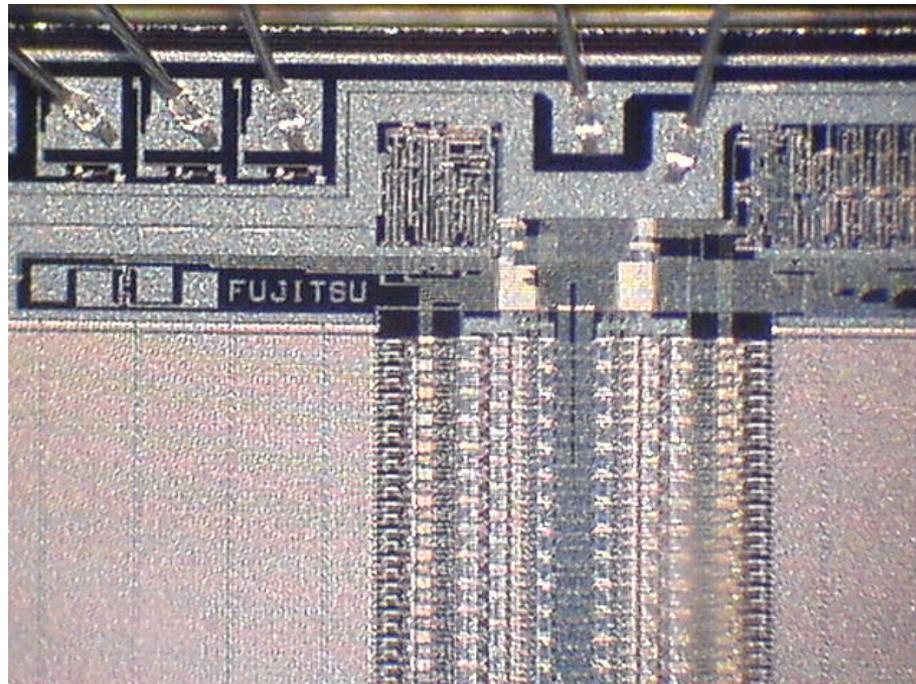
I_1	I_2	I_3	O_1	O_2	O_3
0	0	0	1	1	1
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	0	0	0
1	0	0	0	0	1
1	0	1	0	0	0
1	1	0	0	0	0
1	1	1	0	0	0

➤ **NAND ROM. Fila de transistores realizando la operación lógica NAND.**



EPROM Y EEPROM

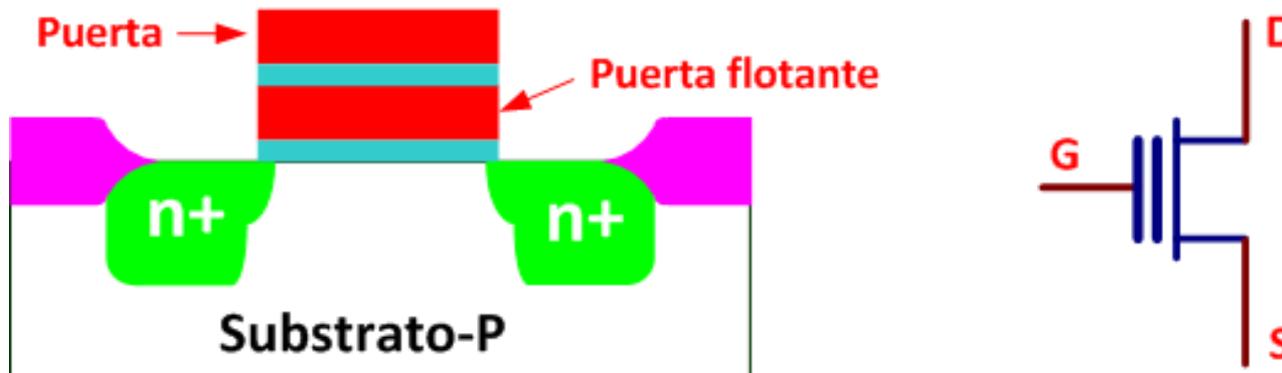
- Las memorias ROM **programables eléctricamente** permiten al usuario almacenar los datos requeridos para una aplicación:
 - **EPROM** → Borrado de datos a través de luz ultravioleta generada a través de una fuente de luz de vapor de mercurio.
 - **EEPROM** o **E²PROM** → Borrado de datos eléctricamente.



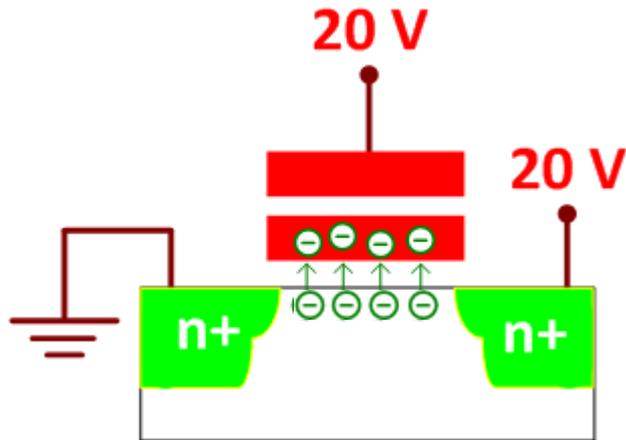
Microfotografía de una EPROM © [Little Boffin \(PeterEdin\)](#)

■ Transistor de puerta flotante

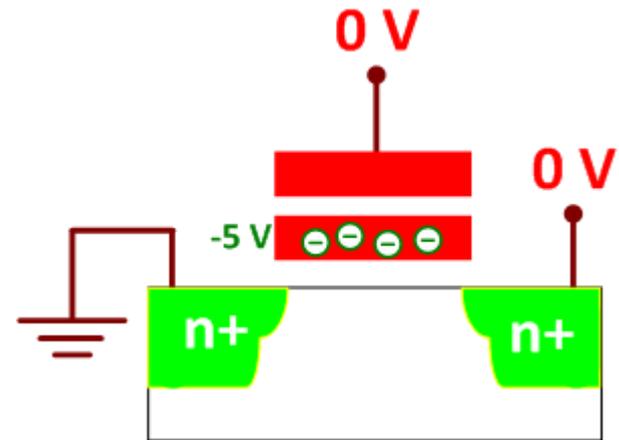
- En el transistor *floating-gate avalanche-injection* o FAMOS se inserta un puerta adicional (*floating gate*) que es capaz de retener carga (*hot electrons*) transferida mediante efecto túnel que altera la tensión V_T del transistor MOS.



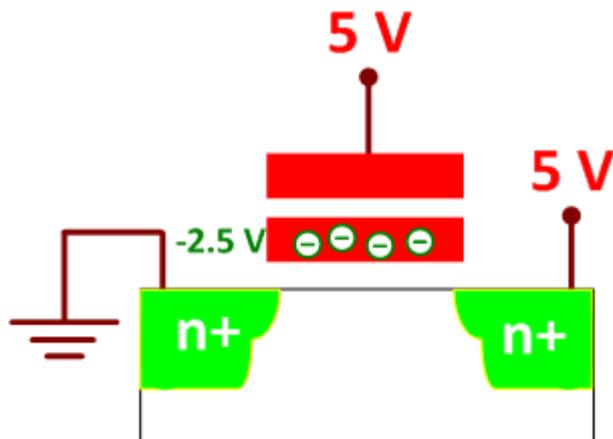
➤ Programación del transistor de puerta flotante



Inyección por avalancha. Electrones calientes (*hot electrons*) son inyectados a la puerta flotante.



Al retirar la tensión de programación, los electrones son atrapados en la puerta flotante.

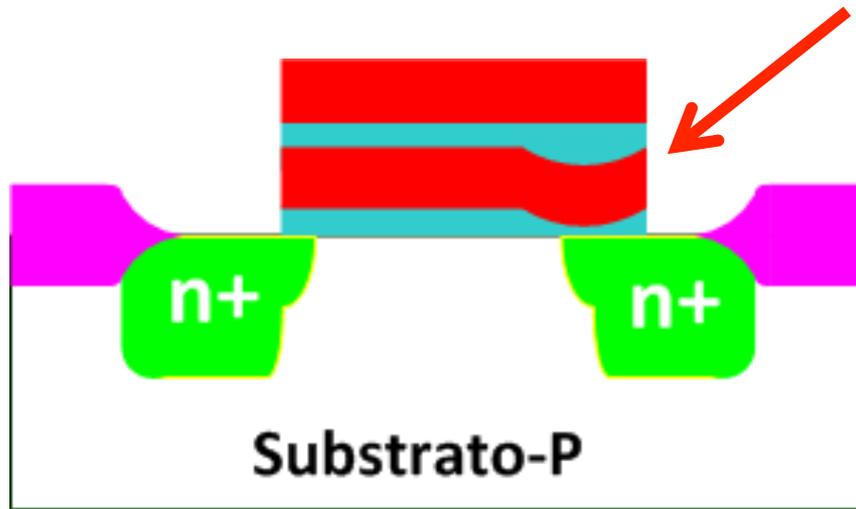


La carga altera la V_T del MOS. La tensión de puerta de 5V no es suficiente para activar la conducción del transistor (MOS off).

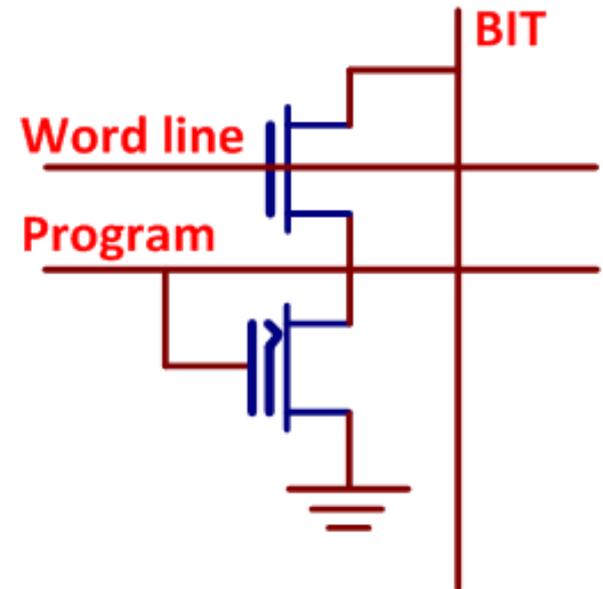
La carga en la puerta flotante puede mantenerse de 10-20 años.

➤ Transistor FLOTOX

La EEPROM utiliza una variación del transistor FAMOS conocido como FLOTOX (*floating-gate tunneling oxide*). Utiliza un efecto conocido como **túnel de Fowler-Nordheim** que permite retirar eléctricamente la carga de la puerta flotante.



Transistor FLOTOX



Celda EEPROM

FLASH EEPROM

- Introducida en 1984 combina la densidad de la EPROM y la versatilidad de la EEPROM.
 - La **programación** del dispositivo se realiza mediante la **inyección por avalancha** de electrones calientes.
 - El **borrado** se realiza a través de **efecto túnel de Fowler-Nordheim**.

