

## **UNIVERSIDAD DE CANTABRIA**

Grado en Ingeniería de Tecnologías de Telecomunicación

# ELECTRÓNICA BÁSICA

## - LABORATORIO -



## LABORATORIO DE ELECTRÓNICA BÁSICA

GRADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN

## Electrónica Básica 2º Curso



## INDICE

#### Introducción, Pág. 1

Práctica 1	Análisis de la configuración inversora y no-inversora de un amplificador						
	operacional, Pág. 5						
Práctica 2	Consideraciones prácticas del amplificador operacional: Análisis mediante						
	simulación, Pág. 9						
Práctica 3	Consideraciones prácticas del amplificador operacional: Medidas						
	experimentales, Pág. 15						
Práctica 4	Aplicaciones del amplificador operacional, Pág. 19						
Práctica 5	Oscilador de puente de Wien, Pág. 23						
Práctica 6	Generador de diente de sierra y cuadrada basado en un disparador de						
	Schmitt, Pág. 25						
Práctica 7	Análisis de transistores MOS en DC, Pág. 31						
Práctica 8	Realización de fuentes de corriente MOS, Pág. 35						
Práctica 9	Amplificadores CMOS, Pág. 39						
Práctica 10	Amplificadores CMOS en alta frecuencia, Pág. 43						
Práctica 11.	Respuesta en frecuencia y compensación de amplificadores operacionales						
	CMOS, Pág. 47						

- Práctica 12. Simulación de circuitos lógicos CMOS, Pág. 53
- Práctica 13. Edición de layouts de circuitos CMOS, Pág. 61

#### Hojas de características de componentes, Pág. 73

- µA741
- TL081/82/83
- MC14007UB

#### Manual de instrucciones del osciloscopio digital serie DS03000, Pág. 93

- 1.- Introducción
- 2.- Compensación de las sondas
- 3.- Visualizar una señal automáticamente
- 4.- Configuración vertical
- 5.- Configuración vertical (Escala de tiempos)
  - 5.1. Disparo del osciloscopio
- 6.- Control de medida
  - 6.1. Medida a través de cursores
  - 6.2. Medida automática
- 7.- Control de formas de onda

Tutorial de LTspice© IV, Pág. 109

- 1.- Introducción
- 2.- Instalación del programa
- 3.- El entorno gráfico
- 4.- Simulando un circuito básico
- 5.- Medidas en la zona de simulación
  - 5.1. Simulación del análisis AC
  - 5.2. Medida de potencia
- 6.- Varios
  - 6.1. Combinaciones de ratón y teclado interesante
  - 6.2. Etiquetas para expresar las unidades en los componentes de los circuitos
  - 6.3. Lista de materiales utilizados en el circuito

#### 7.- Sitios WEB con modelos de SPICE

## Introducción

A lo largo del curso se tiene programadas un conjunto de prácticas:

- Práct. 1.- Análisis de la configuración inversora y no-inversora de un amplificador operacional, Pág. 5
- Práct. 2.- Consideraciones prácticas del amplificador operacional: Análisis mediante simulación, Pág. 9
- Práct. 3.- Consideraciones prácticas del amplificador operacional: Medidas experimentales, Pág. 15
- Práct. 4.- Aplicaciones del amplificador operacional, Pág. 19
- Práct. 5.- Oscilador de puente de Wien, Pág. 23
- Práct. 6.- Generador de diente de sierra y cuadrada basado en un disparador de Schmitt, Pág. 25
- Práct. 7.- Análisis de transistores MOS en DC, Pág. 31
- Práct. 8.- Realización de fuentes de corriente MOS, Pág. 35
- Práct. 9.- Amplificadores CMOS, Pág. 39
- Práct. 10.- Amplificadores CMOS en alta frecuencia, Pág. 43
- Práct. 11.- Respuesta en frecuencia y compensación de amplificadores operacionales CMOS, Pág. 47
- Práct. 12. Simulación de circuitos lógicos CMOS, Pág. 53
- Práct. 13. Edición de layouts de circuitos CMOS, Pág. 61

Nota: No todas las prácticas son obligatorias.

Los resultados de cada práctica se recopilarán en un cuaderno de prácticas que va a ser el único material de referencia utilizado en el examen final de la asignatura. Se debe recordar que el objetivo de las prácticas es doble: por una parte, obtener destreza en la simulación y montaje de circuitos y, por otra, recopilar correctamente los resultados para su posterior utilización.

### - Realización de las prácticas

Todas las prácticas se realizarán de forma individual (siempre que lo permita el limitado número de puestos del Laboratorio). Se recomienda realizar las prácticas en el orden que se han programado, y no saltarse ninguna, a no ser que no se tenga previsto realizar.



En la realización de las prácticas se encuentran dos tipos de símbolos cuyo significado es el siguiente:

- $\odot$ Este símbolo aporta ideas y sugerencias asociados a apartados.
- ? Este símbolo indica cuestiones relacionadas con un apartado que deben ser resueltas.



Este símbolo indica que el resultado debe ser aprobado por el profesor.

- (1) LTspice IV Este símbolo indica que se puede descargar a través del Moodle el esquemático de LTspice para realizar su simulación.

Algunas prácticas tienen asignado valores individualizados que se pueden descargar de la página Web de la asignatura. Realizar el trabajo previo utilizando como referencia estos valores.

### — Trabajo en grupo

Las prácticas propuestas están basadas en desarrollos teóricos y problemas abordados en las clases de teoría. Por ello, en la mayoría de las prácticas se presentan un apartado denominado "Trabajo previo de laboratorio" donde se pretende que el alumno adquiera los conocimientos necesarios para realizar las medidas experimentales y de simulación durante las horas de laboratorio. Es recomendable que este análisis previo constituya un trabajo de grupo fuera de las horas lectivas con objeto de adquirir las competencias relacionadas con el trabajo en equipo. Diferentes alumnos pueden reunirse para realizar un labor en equipo e intercambiar conocimientos que faciliten la realización de cada práctica. No obstante, se procederá, antes de iniciar la práctica, a una evaluación individual de este trabajo para evitar que alumnos que carecen de los conocimientos necesarios puedan acceder a la realización de la práctica.

#### — Algunas sugerencias interesantes

En electrónica, los datos experimentales muchas veces no son exactos y difieren con los calculados teóricamente. Cuando esto sucede, averiguar las posibles causas del error. Cuando se pida realizar una gráfica de los resultados experimentales, también se deberán incluir en una tabla los correspondientes datos de medida. Redacta la información en el cuaderno de una manera clara y concisa que te permita acceder rápidamente a la información que necesitas.

Los valores de resistencia y capacidad utilizados en el montaje de las prácticas deben redondearse a los valores disponibles en el Laboratorio indicados en las siguientes tablas.

	Valo	res de Ro	esistencia	as disponi	bles en el	Laborat	orio
10 Ω	330 Ω	1k5 Ω	6k8 Ω	33 kΩ	$150 \text{ k}\Omega$	680 kΩ	3M9 Ω
33 Ω	390 Ω	1k8 Ω	8k2 Ω	39 kΩ	180 kΩ	820 kΩ	3M9 Ω
100 Ω	470 Ω	2k2 Ω	$10 \text{ k}\Omega$	$47 \mathrm{k}\Omega$	220 k $\Omega$	1 MΩ	4M7 Ω
120 Ω	560 Ω	$2k7 \Omega$	12 kΩ	56 kΩ	$270 \ k\Omega$	1M5 Ω	5M6 Ω
150 Ω	680 Ω	3k3 Ω	$15 \text{ k}\Omega$	$68 \text{ k}\Omega$	330 kΩ	1M8 Ω	6M8 Ω
<b>180 Ω</b>	820 Ω	3k9 Ω	$18 \text{ k}\Omega$	82 kΩ	390 kΩ	2M2 Ω	8M2 Ω
220 Ω	1 kΩ	$4k7 \Omega$	22 kΩ	100 kΩ	$470 \text{ k}\Omega$	2M7 Ω	
270 Ω	1k2 Ω	5k6 Ω	$27 \ k\Omega$	120 kΩ	560 kΩ	3M3 Ω	

Valores de Capacidades disponibles en el Laboratorio						
1 nF	10 nF	1 μF				
1.5 nF	33 nF	<b>4.7</b> μF				
<b>2.2 nF</b>	47 nF	47 µF				
<b>4.7 nF</b>	100 nF	·				

## — Valoración de las prácticas

Consultar la guía docente de la asignatura.



## **1** ANÁLISIS DE LA CONFIGURACIÓN INVERSORA Y NO-INVERSORA DE UN AMPLIFICADOR OPERACIONAL

## **Objetivos**

El amplificador operacional es un amplificador diferencial de altas prestaciones, con una elevadísima ganancia en tensión cuando trabaja en lazo abierto (sin realimentación). Su uso está extendido en una gran variedad de aplicaciones lineales y no lineales. Ofrece todas las ventajas de los circuitos integrados monolíticos tales como pequeño tamaño, bajo precio, versatilidad, etc. En esta práctica se analizan las características amplificadoras de un amplificador operacional ideal en sus configuraciones más conocidas: inversora y no inversora. Este análisis se realizará utilizando el simulador eléctrico LTSpice<sup>®</sup> como herramienta para estudiar su comportamiento en los diferentes tipos de análisis.

Valores individualizados extraídos de la tabla de valores:  $A_{V1}$ ,  $V_{DC}$  y  $A_{V2}$ 

## 1.- Trabajo previo de laboratorio

En la figura 1 se muestra el esquema de la configuración inversora de un amplificador operacional conectada a una fuente de entrada modelada con una fuente de tensión  $V_S$  en serie con una resistencia interna de  $R_S$ =600 $\Omega$ .



Figura 1. Amplificador inversor. 🕂 👢 LTspice IV

- A) Determinar el valor de R<sub>1</sub> y R<sub>2</sub> para obtener la ganancia del amplificador  $A_{V1}(=V_o/V_i)$  especificada. Asignar valores de forma que R<sub>1</sub> > 2k $\Omega$ .
- B) Con los anteriores valores de R<sub>1</sub> y R<sub>2</sub>, ¿Calcular el valor de  $A_{Vs}=V_o/V_s$ ?

- C) Si V<sub>S</sub> es una fuente alterna de 100mV de amplitud, representar gráficamente V<sub>S</sub>, V<sub>i</sub> y V<sub>o</sub>.
- D)  $_{\dot{c}}$ Cuál es la corriente que circula por R<sub>1</sub>||R<sub>2</sub>?  $_{\dot{c}}$ Cuál es la tensión en la entrada + del OA? Justificar la respuesta.
- E) Si  $V_S$  es una fuente DC de valor  $V_{DC}$ , calcular teóricamente las corrientes que circulan por  $R_1$  y  $R_2$ .
- F) Si el valor de la fuente de entrada es  $V_S = V_{DC} + 50 \text{mV} \cdot \text{sen}(2\pi \cdot 1 \text{kHz} \cdot \text{t})$ , calcular el valor  $V_o$  de salida; representar gráficamente está señal.

## 2.- Desarrollo práctico

Utilizando las herramientas de edición de LTspice, realizar el esquemático del circuito (figura 2). Utilizar los valores de  $R_1$  y  $R_2$  asignados en la sección anterior.

- ⓒ En LTspice, el modelo ideal del OA que se encuentra en Edit→Component [Opamps]. Al final de la lista de componentes seleccionar opamp. El generador de señal se denomina signal y se encuentra en Edit→Component [Misc]
- ② Antes de simular el circuito, es necesario incluir el modelo añadiendo la librería específica. Para ello, ejecutar Edit→ op SPICE directive y añadir la línea .lib opamp.sub y pegar ese texto sobre el esquemático del circuito.



Figura 2. Esquema en LTspice.

- G) Utilizar LTspice para obtener el punto de operación DC del circuito. Comprobar el resultado con el obtenido en el apartado E).
  - ② Para ello, en la ventana que se abre al ejecutar Simulate→Edit Simulation cmd seleccionar la pestaña DC op pnt. Al pulsar ok pega la instrucción .op sobre el esquemático. A continuación, realizar la simulación del circuito (Simulate→Run) en donde se muestra en un fichero todas las componentes DC del circuito.
  - $\bigcirc$  En un análisis DC, las componentes de alterna no se tienen en cuenta. El generador de señal de entrada V<sub>S</sub> de la figura 2 tiene dos componentes, una DC de valor V<sub>DC</sub> y una alterna de 50mV de amplitud. En el análisis DC solo se tiene en cuenta la componente DC de V<sub>S</sub>.

Edit Simulation Command	TIGIQIIK.	x
Transient AC Analysis DC sweep	Noise DC Transfer DC op pnt	
Compute the DC operating po induct	oint treating capacitances as open circuil tances as short circuits.	is and
Syntax: .op		
Cancel	ОК	

- H) Realizar un análisis transitorio del circuito. A partir de las formas de onda correspondientes a V<sub>s</sub>, V<sub>i</sub> y V<sub>o</sub> calcular el valor de A<sub>V</sub> y A<sub>Vs</sub>.
  - 2 Justificar el signo en la expresión de A<sub>V</sub> y A<sub>VS</sub> y relacionarlo con las formas de onda de V<sub>S</sub>, V<sub>1</sub> y V<sub>0</sub>.
  - Para realizar un análisis transitorio, ejecutar Simulate-Edit Simulation cmd seleccionar la pestaña Transient. Insertar un Stop time de 3m y simular el circuito.
  - Para medir esta ganancia es necesario activar la opción de medida de LTspice. Para ello, abrir dos paneles de simulación, uno para V<sub>i</sub> y otro para V<sub>o</sub>. Sobre la etiqueta de esos nudos dar un click con el botón derecho. Se despliega la siguiente ventana y seleccionar tal como se indica 1st&2nd.

Expression Editor - F(V(vo),)	×	
Default Color: Attached Cursor: Enter an algebraic expression to plot: V(vo)	[none] ▼ OK [none] 1st 2nd 1st & 2nd ↓	
Delete this Trace		

Sobre los paneles de simulación aparecen dos cursores de medida que se pueden desplazar y una ventana adicional con los valores de las tensiones y sus diferencias. Al pasar por encima con el ratón por esos cursores, estos se identifican como 1 o 2. Seleccionar una etiqueta de los nudos del panel mediante un click. Arrastrar los cursores de medida hasta los puntos deseados. En la ventana adicional se muestran las coordenadas X e Y que indican tiempo y valor de la tensión. Dando un click en otra etiqueta de otro nudo, los valores de la ventana de medida se actualizan reflejando los valores específicos para ese nudo. La ganancia en tensión A<sub>V</sub> se mide como

$$A_{V} = \frac{V_{0}(2) - V_{0}(1)}{V_{i}(2) - V_{i}(1)}$$

Y la A<sub>VS</sub> como

$$A_{VS} = \frac{V_o(2) - V_o(1)}{V_s(2) - V_s(1)}$$



 Configura V<sub>S</sub> como una fuente de tensión sinusoidal idéntica a la indicada en F). Simular el circuito y comprobar que el resultado de V<sub>o</sub> observado en LTspice con el valor teórico obtenido en el apartado F) coinciden.

## 3.- Amplificador no-inversor

J) Repetir los apartados G) a I) para el amplificador no-inversor de la figura 3 cuya ganancia  $A_{V2}=(V_0/V_s)$  deber ser el valor individual asignado en la práctica.



Figura 3. Amplificador no-inversor. 🕂 🙏 LTspice IV



## CONSIDERACIONES PRÁCTICAS DEL AMPLIFICADOR OPERACIONAL: ANÁLISIS MEDIANTE SIMULACIÓN

## **Objetivos**

El UA741 es el más popular amplificador operacional desarrollado por Fairchild al final de los 60 y que ha sido implementado por otros muchos fabricantes de circuitos integrados. Idealmente, un OA tiene la una ganancia en lazo abierto infinita con independencia de su frecuencia, corrientes de entrada nulas y sin limitación de corriente y tensión a su salida. El objetivo de esta práctica es caracterizar por simulación con LTspice y con medidas experimentales los principales parámetros del OA 741 como son: las corrientes de polarización  $(I_B)$  y offset  $(I_{OS})$  de entrada, la tensión offset de entrada  $(V_{OS})$ , los límites de la tensión de salida  $(V_{OH} y V_{OL})$ , corriente de corto-circuito de salida  $(I_{SC})$ , ganancia en lazo abierto  $(A_{VOL})$ , el producto de ganancia-ancho de banda (GBP), el tiempo de subida de pequeña señal  $(t_R)$  y el slew-rate (SR).

Valor individualizado extraído de la tabla de valores: Av

## 1.- Trabajo previo de laboratorio

- A) Utilizando las hojas de características del UA741, extraer los siguientes parámetros (valores típicos) e indicar su significado: I<sub>B</sub>, I<sub>OS</sub>, V<sub>OS</sub>, I<sub>SC</sub>, A<sub>VOL</sub>, f<sub>CS</sub>, f<sub>1</sub> y SR.
- B) A partir de esos parámetros, determinar el valor de las corrientes de entrada In e Ip.
- C) Para el circuito de la figura 1, determinar el valor de  $R_1$  (> 2k $\Omega$ ) y  $R_2$  para que la ganancia sea  $A_V$ .
  - El modelo 741 en LTspice se encuentra dentro de la carpeta Private de componentes con el nombre UA741.



Figura 1. Amplificador no-inversor. 🕂 👢 LTspice IV



- D) Calcular la aportación por separado de las corrientes offset I<sub>OS</sub> y la tensión offset V<sub>OS</sub> a la tensión de salida offset E<sub>o</sub>. Determinar el valor E<sub>o</sub> de peor caso a partir de esos valores.
- E) Determinar su ancho de banda y dibujar su diagrama de Bode indicando el valor numérico de los puntos de interés.

## 2.- Desarrollo práctico

Utilizando LTspice, se pretende extraer mediante simulación las características frecuenciales y parámetros del OA UA741 que se encuentran en la carpeta **Private** de la librería de componentes y que pueden diferir significativamente de los parámetros proporcionados por los **data-sheet** del fabricante.



Figura 2. Esquemático en LTspice.

- F) Realizar el esquemático del amplificador no-inversor de la figura 1 utilizando los datos del apartado C), tal como se indica en la figura 2.
  - ☺ El generador de señal se encuentra en [Misc]→signal y las fuentes DC en [Misc]→battery.
  - $\bigcirc$  Editar los atributos de la fuente V<sub>s</sub> y añadir en el campo de la derecha AC amplitud 1.
  - Es necesario modificar los atributos del componente del UA741. Hacer un click con el botón derecho del ratón sobre el componente y modificar los campos tal como aparecen a continuación.

Component	Attribute Editor	Sum\Private\  0741.asu
Open symp	. C. VETOGIAITE FILES VET CIVET SPICETO VIID	symsenvales0A741.asy
Attribute	Value	Vis.
Prefix	×	
InstName	U1	E
SpiceModel	UA741	X
Value	Private\UA741	
Value2	UA741	
	Cancel	

- G) En primer lugar, se realizará un análisis DC del circuito para calcular las tensiones y corrientes en continua de todos los componentes del OA. Se genera un texto .op que se debe ser pegado al lado del circuito. Simular el circuito y analizar el fichero de salida.
  - En la figura 3 se muestra el fichero de salida de simulación de LTspice que representa tensiones y corrientes en los diferentes nudos, ramas y dispositivos del circuito. De esta manera, Ix(u1:1) representa la corriente en la entrada (-), Ix(u1:2) en la entrada (+), Ix(u1:21) e Ix(u1:22) en los nudos de la alimentación del OA. Además, V(20) representa la tensión de salida.

--- Operating Point ---V(21): 15 voltage -15 V(22): voltage 0.685309 V(20): voltage V(2): -2.74832e-006 voltage 0.000681848 V(1):voltage V(nvs): 0 voltage I(R1||r2): 2.75108e-008device\_current I(R1): -6.81848e-006 device\_current I(R2): -6.84627e-006 device\_current I(Vs): -2.75108e-008 device\_current I(Vee): -0.00437268 device\_current I(Vcc): -0.00437947 device\_current Ix(u1:1): 2.75108e-008 subckt\_current Ix(u1:2): 2.77845e-008 subckt\_current Ix(u1:21): 0.00437947 subckt\_current Ix(u1:22): -0.00437268 subckt\_current Ix(u1:20): -6.84627e-006 subckt\_current

Figura 3. Resultado de salida de LTspice para el análisis del punto de operación.

Otra opción para visualizar estos valores de corriente y tensión es usar el modo interactivo. Para ello, cerrar la ventana correspondiente al fichero de salida. A continuación se puede observar que poniendo el puntero del ratón cerca de un cable o un dispositivo, aparece en la barra de estado (parte inferior izquierda de la ventana) los valores DC de corriente y/o tensión y/o potencia de los diferentes elementos del circuito.



A partir de los datos del fichero de salida, obtener el valor de  $I_B$  e  $I_{OS}$ . La tensión de salida corresponde al valor offset  $E_0$ .

- H) Calcular la potencia de disipación del OA.
  - $\bigcirc$  La potencia de disipación es P=V<sub>CC</sub>I<sub>CC</sub>+V<sub>EE</sub>I<sub>EE</sub>. Ojo con los signos, ambos términos son positivos.
- I) A bajas frecuencias, la ganancia en lazo de abierto A<sub>VOL</sub> de un OA no es infinita pero tiene un valor muy alto. Aplicar una onda sinusoidal de 5mV de amplitud y 1Hz de frecuencia y realizar un análisis transitorio con Stop Time 2s y Maximum Time Step 10u (puede tardar varios minutos en realizar la simulación). Mostrar en tres paneles diferentes las tensiones V<sub>p</sub>, V<sub>n</sub> y V<sub>o</sub>. A partir de los resultados de simulación y utilizando las opciones de medida, comprobar que la ganancia del amplificador es la prevista. El valor de la ganancia en lazo abierto se obtiene como

$$A_{VOL0} = \frac{V_o(2) - V_o(1)}{V_p(2) - V_p(1) - (V_n(2) - V_n(1))}$$

J) El diagrama de Bode para obtener la respuesta en frecuencia se obtiene realizando un análisis AC (Simulate->Edit Simulation cmd) escogiendo la pestaña AC analysis y rellenando los campos tal como se indican a continuación.

Ed	lit Simulation Command						
	Transient AC Analysis DC sweep Noise DC Transfer DC op pnt						
	Compute the small signal AC behavior of the circuit linearized about its DC operating point.						
	Type of Sweep: Decade 💌						
	Number of points per decade: 100						
	Start Frequency: 1						
	Stop Frequency: 100MEG						
	Syntax: .ac <oct, dec,="" lin=""> <npoints> <startfreq> <endfreq></endfreq></startfreq></npoints></oct,>						
	.ac dec 100 1 100MEG						
	Cancel OK						

Después de simular el circuito (Simulate $\rightarrow$ Run) se selecciona el nudo de salida V<sub>o</sub> para visualizar el diagrama de Bode. Aparecen dos gráficas: una corresponde a la magnitud y otra a la fase. Para una mejor visualización del diagrama de Bode, activar el grid. Para ello, seleccionar la ventana de simulación y seleccionar Plot settings $\rightarrow$ Grid o Ctrl+G.

K) Determinar a partir de su diagrama de Bode los siguientes parámetros:  $f_1$  o frecuencia de ganancia unidad,  $f_S$  o la frecuencia de corte superior y  $A_V = A_N$ . Dado que  $A_N = 1 + R_2/R_1$ ,

comprobar que se verifica que el producto ganancia por ancho de banda (GBW) es una constante, es decir,

$$GBW = A_N f_S = f_1$$

- $\bigcirc$  La frecuencia de corte superior, f<sub>S</sub>, en un diagrama de Bode se define como la frecuencia a la cual la ganancia del amplificador decae en 3dB respecto a la ganancia a frecuencias bajas.
- L) A partir de ese diagrama de Bode, determinar el valor de  $A_V$  (dB) y el desfase para una frecuencia que sea el doble de la frecuencia  $f_S$  previamente calculada. Utilizando estos datos, dibujar en el cuaderno la señal de salida prevista cuando se aplica una señal de entrada de 100mV de amplitud y frecuencia 2· $f_S$ . Comprobar el resultado con el simulador.
- M) Aplicar a la entrada una onda sinusoidal de 5 voltios de amplitud y 10kHz de frecuencia. Realizar un análisis transitorio para medir su Slew-Rate.
  - 🙂 El Slew-Rate (SR) se mide calculando la pendiente de la tensión de salida.
- N) El circuito de protección del UA741 limita la corriente máxima de salida para evitar cualquier deterioro del dispositivo. Aplicar a la entrada una onda sinusoidal de 100mV de amplitud y 1kHz de frecuencia y determinar la amplitud de la tensión de salida. A continuación y para activar el circuito de protección, añadir a su salida una resistencia de carga de 100Ω. Observar la tensión de salida y determinar la corriente máxima de salida. Determinar el valor máximo de esa corriente de salida definida como I<sub>SC</sub>.
- O) Existe la alternativa de calcular la  $f_1$  o  $f_s$  a partir de la respuesta del amplificador a un pulso de pequeña amplitud. Para ello, configurar la fuente de tensión  $V_s$  como un pulso con los siguientes parámetros



Independent Voltage Source - Vs	×
Functions (none) PULSE(V1 V2 Tdelay Trise Tfall Ton Period Noycles) SINE((offset) (area Erec Td Tech Pith Noycles)	DC value:
STRE(Volise: Valip Height Hinder HindeyCles)     EXP[V1 V2 Td1 Tau1 Td2 Tau2)     SFFM(Volf Vamp Fcar MDI Fsig)     PWL[v1 v1 t2 v2]     PWL FILE:     Browse	Small signal AC analysis(,AC) AC Amplitude: 1 AC Phase: Make this information visible on schematic: 📝
Vinitial[V]:         0           Von[V]:         5m           Tdelay[s]:         10n           Trise[s]:         10n           Tfall[s]:         10n           Ton[s]:         2m           Tperiod[s]:         4m           Ncycles:         1	Parasitic Properties Series Resistance[Ω]: Parallel Capacitance[F]: Make this information visible on schematic: ♥
Additional PWL Points Make this information visible on schematic: 📝	Cancel

Realizar una simulación transitoria con un **Stop time** de 8ms. En el nudo V<sub>o</sub> se define el tiempo de subida, t<sub>R</sub>, como el tiempo que tarda la señal de variar entre el 10% al 90% de su amplitud máxima. Entonces, f<sub>1</sub> o f<sub>s</sub> se calcula como

$$f_1 = 0.35 \frac{A_N}{t_R} \ o \ f_S = \frac{0.35}{t_R}$$

## **3** CONSIDERACIONES PRÁCTICAS DEL AMPLIFICADOR OPERACIONAL: MEDIDAS EXPERIMENTALES

## <u>Objetivos</u>

En esta práctica se medirán a través de equipos de instrumentación básicos los principales parámetros característicos del OA obtenidos mediante simulación en la anterior práctica. Algunos de estos parámetros precisan de específicos circuitos de test al presentar cierta dificultad a la hora de su medida. La adquisición de cierta destreza en el manejo de osciloscopios, generadores de señal y multímetros será fundamental para la realización de esta práctica.

Valores individualizados extraídos de la tabla de valores: Av

## 1.- Trabajo previo de laboratorio

- A) En la figura 1 se muestra el esquema de un amplificador no-inversor basado en el UA741. Utilizando solo los valores de resistencias estándar disponibles en el laboratorio (Tabla de la página 3), asignar el valor de  $R_1$  (> 1k $\Omega$ ) y  $R_2$  para que la ganancia en tensión tenga el valor de  $A_V$  asignado a la práctica con un error menor al 10%. Utilizar a partir de ahora estos valores de las resistencias. ¿Cuál es el valor adecuado de  $R_3$ ?
- B) Determinar el ancho de banda teórico del amplificador. Dibujar su diagrama de Bode. ¿Cómo se define la frecuencia de corte superior? ¿Y la frecuencia f<sub>1</sub>?
- C) Utilizando valores típicos, estimar el valor teórico de peor caso de la tensión *offset* de salida.
- D) Calcula la tensión máxima de salida para que la frecuencia en el que aparece el Slew-Rate coincide con la frecuencia de corte superior calculada en el apartado B).



Figura 1. Amplificador no-inversor.



## 2.- Desarrollo práctico

Realizar el montaje del circuito con los valores de las resistencias calculadas anteriormente. Para ello, se dispone del prototipo configurable mostrado en la figura 2 para facilitar su montaje. La alimentación se introduce a través de tres conectores superiores: negativa (negro), positiva (rojo), y masa (verde); Cuando se aplica alimentación al circuito se encienden los dos LED rojos próximos. Además, está constituido por cuatro conectores atornillados que permiten añadir diferentes componentes externos y, de acuerdo al interconexiado indicado en la figura, realizar el montaje de distintas configuraciones básicas del amplificador operacional. Por ejemplo, para construir el circuito de la figura 1, hay que conectar la resistencia  $R_3$  entre los terminales 1 y 2,  $R_1$  entre los terminales 6 y 7, y  $R_2$  entre los terminales 7 y 8.



Figura 2. Prototipo de montaje.

- E) Medir experimentalmente la ganancia de tensión A<sub>V</sub> del amplificador a frecuencias medias.
   Para ello, aplicar una señal sinusoidal a la entrada V<sub>i</sub> y observar simultáneamente con dos sondas del osciloscopio, la señal de entrada V<sub>i</sub> y de salida V<sub>o</sub>. Se pide:
  - 1. Medir el valor de  $A_v = V_o/V_i$  y expresarlo en términos de dB.
  - $\bigcirc$  Para calcular la A<sub>v</sub> es necesario medir la tensión pico-pico de la salida y de la entrada del amplificador. Para ello, utilizar las opciones **measure** del osciloscopio.
  - 2. Comprobar el desfase entre la entrada y salida.
  - Comprobar el desfase entre la entrada y la salida para estar seguros que se está trabajando a frecuencias bajas. Para ello, observar que entre la entrada y la salida el desfase debe de ser 0° al ser un amplificador no inversor (debería ser 180° para la configuración inversora). A la hora de calcular la A<sub>V</sub>, comprobar que las diferentes señales de entrada y salida en el osciloscopio son las correctas. A continuación se muestran algunos problemas que pueden aparecer a la hora de tomar medidas:



Desfase de 0° entre la entrada y salida (180° si fuera configuración inversora).

 $\odot$ 



**Desfase incorrecto**. Se soluciona disminuyendo la frecuencia de la señal de entrada.



**Recorte en la salida**. 1) Puede ser debido a una amplitud de entrada excesiva; utilizar botón de atenuación (Att -20dB o -40dB) del generador de señal. 2) La entrada puede presentar alguna componente en DC (offset); cancelar esa componente.

Es posible que la señal de entrada que se observa en el osciloscopio presente ruido. Para eliminar ese ruido, pulsar el botón Acquire y cambiar el Mode a Average como se indica en la figura siguiente. El campo Averages contiene el número de medidas (varía de 2 a 256) que se van a leer sobre mismo un punto para calcular el valor promedio. Valores adecuados son 4, 8,16 o 32.



- F) Dibujar el diagrama de bode del amplificador. Para ello,
  - 1. Calcular la frecuencia de corte  $f_S$  superior. Calcular el desfase  $\varphi$  a esta frecuencia.
  - $\bigcirc$  La f<sub>s</sub> se define como la frecuencia a la cual la ganancia a frecuencias medias decae en  $1/\sqrt{2}$ . Para ello, aplicar una onda sinusoidal a la entrada de 100mV de amplitud y baja frecuencia. Aumentar la frecuencia hasta que la ganancia disminuya en  $1/\sqrt{2}$ . Esa frecuencia es la f<sub>s</sub>.
  - Para evitar efectos de Slew-Rate, la tensión máxima de salida no debe superar el valor calculado en el apartado D).
  - Para medir fácilmente el desfase entre V<sub>i</sub> y V<sub>o</sub> realizar las siguientes operaciones sobre el osciloscopio cuando se visualizan ambas señales:



- 2. Medir la frecuencia de ganancia unidad  $(f_1)$ .
- $\bigcirc$  Aumentar la frecuencia de entrada hasta que la amplitud de la tensión de salida y entrada tengan el mismo valor de amplitud. Esa frecuencia es la  $f_1$ .
- 3. Dibujar el diagrama de Bode del amplificador indicando los valores más significativos.



- G) Aplicar una cuadrada a la entrada y aumentar su amplitud y frecuencia hasta observar una onda triangular a la salida. La pendiente de esa onda triangular corresponde al "Slew-Rate" del amplificador.
  - $\bigcirc$  Utilizar los mandos del osciloscopio para obtener en la pantalla una ampliación de la pendiente de salida. El cálculo de esa pendiente,  $\Delta v_o / \Delta t$ , proporciona directamente el "slew-rate" dado en términos de V/µs. Observar que puede variar considerablemente respecto al indicado por el fabricante en las hojas de características del OA.
- H) Medir la tensión offset de salida (E₀) en dos casos: a) sin R<sub>3</sub> (R<sub>3</sub>=0), o b) con R<sub>3</sub>.≅ R<sub>1</sub>||R<sub>2</sub>.
   Comprobar la importancia de R<sub>3</sub> a hora de reducir esa tensión offset.
  - Medir con un multímetro la tensión de salida en ausencia de señal de entrada, es decir, cuando la entrada esté conectada a masa.
- I) Medir la corriente máxima de salida definida como  $I_{SC}$  (*short-circuit current*). Para ello, aplicar una entrada sinusoidal y aumentar su amplitud hasta que la tensión de salida sea de 5 V de amplitud. A continuación conectar a la salida una resistencia de carga 100 $\Omega$  y observar el recorte de la tensión de salida. ¿Cuánto vale ahora la tensión máxima de V<sub>o</sub>? La corriente de máxima de salida del OA  $I_{SC}$  es definida como  $I_{SC} \cong V_o(máx)/R_L$ .
  - El UA741 posee un circuito de protección que limita la corriente de salida a un máximo de ±25mA, tanto si es corriente entrante (+) como saliente (-).
- J) La tensión máxima positiva (V<sub>OH</sub>) y negativa (V<sub>OL</sub>) a la salida del OA están limitadas por las tensiones de alimentación. Para medir estas tensiones montar el circuito de la figura 1 con R<sub>1</sub>=2k2Ω, R<sub>2</sub>=100kΩ, y R<sub>3</sub>=2k2Ω y aplicar una onda sinusoidal de 1kHz de frecuencia y 1 V de amplitud. Medir el valor de V<sub>OH</sub> y V<sub>OL</sub> para diferentes valores de resistencia de salida (carga): R<sub>L</sub>=560Ω, 1kΩ, 2k2Ω y 10kΩ. Comparar el resultado obtenido con el proporcionado por el fabricante.
  - Observar que el valor de V<sub>OH</sub> y V<sub>OL</sub> es entre 1 V y 3 V inferior a las tensiones de alimentación. El fabricante proporciona una curva que representa la máxima tensión de salida (V<sub>OM</sub> o maximum peak output voltaje, tanto para tensiones positivas (V<sub>OH</sub>) como negativas (V<sub>OL</sub>), en función de la resistencia de carga (R<sub>L</sub>). En la gráfica inferior se muestra la V<sub>OM</sub> para el UA741cuyo valor varía con la resistencia de carga. Los amplificadores operacionales Rail-to-Rail se caracterizan por reducir al mínimo la degradación de la tensión máxima de salida. En este caso las tensiones V<sub>OH</sub> y V<sub>OL</sub> están fijadas por las tensiones de alimentación.
  - ONOTA: Los canales del osciloscopio deben estar en modo DC.





## **Objetivos**

Existe gran variedad de aplicaciones lineales del amplificador operacional, algunas de las cuales se van a analizar en esta práctica. Para ello se propone, en primer lugar, la implementación de un integrador para estudiar su respuesta a diferentes tipos de señales de entrada. La implementación de una fuente Howland es útil para introducir el concepto de fuente corriente controlado por tensión. Por último, una aplicación interesante como es el circuito de desplazamiento de fase permite descubrir las múltiples posibilidades que ofrece el amplificador operacional.

Valores individualizados extraídos de la tabla de valores: R<sub>1</sub>, C<sub>1</sub>, V<sub>i</sub>, φ.



Figura 1. Integrador ideal.



Figura 2. Integrador práctico. – 🛴 🗍 LTspice IV



Figura 3. Señal cuadrada.



## 1.- Trabajo previo de laboratorio

- A) Analizar teóricamente y dibujar la tensión de salida si se aplica al integrador ideal de la figura 1 la señal de entrada cuadrada mostrada en la figura 3. Calcular los niveles de tensión máximo y mínimo a su salida.
  - Para comprobar el resultado, se puede descargar el fichero LTspice en la página web de la asignatura y simular el circuito.
- B) Leer detenidamente el apartado 3. Calcular el valor de R<sub>2</sub> para que el desfase φ sea el asignado a la práctica cuando se aplica a la entrada una onda sinusoidal de 1 V de amplitud y 1kHz de frecuencia. Comprobar el resultado simulando el circuito; se puede descargar el esquemático de Moodle. Datos: R<sub>1</sub>=22kΩ y C=10nF.
- C) Determinar el valor teórico de I<sub>L</sub> para la fuente Howland de la figura 6 cuando se aplica el valor V<sub>i</sub> asignado a la práctica. Datos:  $R_1=12k\Omega \ y \ R_2=3.3k\Omega$ .

## 2.- Análisis de un integrador

- D) Realizar el montaje del integrador práctico de la figura 2 utilizando los valores individuales asignados; la resistencia  $R_2$  es utilizada para la estabilización del circuito. A continuación, aplicar las diferentes señales y dibujar su salida para dos casos dependiendo del valor de  $C_1$  asignado a la práctica: a)  $R_2=820$ k $\Omega$  (cuando  $C_1=10$ nF) o  $R_2=330$ k $\Omega$  (cuando  $C_1=33$ nF) o  $R_2=220$ k $\Omega$  (cuando  $C_1=47$ nF) o  $R_2=82$ k $\Omega$  (cuando  $C_1=100$ nF), y b)  $R_2=\infty$ .
  - 1. Una onda sinusoidal de 0.1 V de amplitud (aprox.) y 200Hz de frecuencia.
  - 2. Una onda cuadrada de  $\pm 0.1$  V de amplitud (aprox.) y 4ms de periodo.
  - 3. Una onda triangular de  $\pm 0.1$  V de amplitud (aprox.) y 4ms de periodo.
  - $\bigcirc$  Si el desfase entre la entrada y la salida en 1) no es el esperado, aumentar R<sub>2</sub>.
  - $\bigcirc$  En el caso de R<sub>2</sub>= $\infty$ , el integrador tiene tendencia a ser inestable y puede comenzar a oscilar dependiendo del valor de R<sub>1</sub> y C<sub>1</sub>.

### 3.- Circuito desplazador de fase

El circuito ideal desplazador de fase (*ideal phase-shifting circuit*) transmite una onda sinusoidal manteniendo la amplitud pero cambiando la fase. En la figura 4 se muestra la respuesta de este circuito a una entrada  $V_i$  sinusoidal. La salida  $V_o$  está desfasada con respecto a la entrada un ángulo  $\varphi$  cuyo signo es:

- a) Negativo (*lag*) si la salida está retrasada con respecto a la entrada.
- b) Positivo (*lead*) si la salida está adelantada con respecto a la entrada.





Figura 4. Desfase entre entrada V<sub>i</sub> y salida V<sub>o</sub>.

Figura 5. Circuito desplazador de fase. – 🛴 👢 LTspice IV

En el caso de la figura 4, el signo de  $\varphi$  es negativo puesto que la salida V<sub>o</sub> es posterior (*lag*) en el tiempo con respecto a la entrada V<sub>i</sub>. Matemáticamente, esta tensión de salida se puede expresar en términos de la tensión de entrada utilizando terminología de fasores como

$$V_o = |V_i| |-\phi$$

Por ejemplo, si  $V_i=A \cdot sen(\omega t)$  entonces  $V_o=A \cdot sen(\omega t-\phi)$ . Para obtener en el dominio temporal el valor de  $\phi$ , simplemente hay que calcular la proporción que existe entre en tiempo de desfase de ambas señales con respecto al periodo T de la señal de entrada, de forma que

$$\phi = 360 \cdot \frac{T_{\phi}}{T} \text{ en grados}$$
$$\phi = 2\pi \cdot \frac{T_{\phi}}{T} \text{ en radianes}$$

El signo de  $\varphi$  va a depender de si la señal de salida está retrasada (*lag*) o adelantada (*lead*) con respecto a la entrada.

En la figura 5 se presenta el esquema de un excelente desplazador de fase basado en un amplificador operacional. El potenciómetro  $R_2$  permite ajustar el ángulo  $\varphi$  a un valor específico. Para analizar este circuito, apliquemos KVL a las entradas del OA:

$$V_{n} = \frac{R_{1}}{R_{1} + R_{1}} V_{i} + \frac{R_{1}}{R_{1} + R_{1}} V_{o} = \frac{V_{i}}{2} + \frac{V_{o}}{2}$$
$$V_{p} = \frac{1 / C\omega j}{1 / C\omega j + R_{2}} V_{i} = \frac{V_{i}}{1 + R_{2}C\omega j}$$

En un OA ideal se verifica que  $V_n=V_p$ , y después de realizar algunas operaciones sencillas se demuestra que



$$\frac{V_o}{V_i} = \frac{1 - R_2 C\omega j}{1 + R_2 C\omega j}$$

En esta ecuación compleja se puede comprobar

- Amplitud:  $\left|\frac{V_0}{V_i}\right| = 1$ , las amplitudes de la onda sinusoidal de V<sub>i</sub> y V<sub>o</sub> son iguales.
- Fase:  $\varphi = \arctan g(-R_2C\omega) \arctan g(R_2C\omega) = -2 \cdot \arctan g(R_2C\omega)$

Luego la fase depende de R<sub>2</sub>, C y  $\omega$  a través de la siguiente ecuación:

$$R_2 C\omega = -tag\left(\frac{\varphi}{2}\right)$$

- E) Montar el circuito de la figura 5 siendo R<sub>1</sub>=22kΩ, C=10nF y R<sub>2</sub> un potenciómetro variable de 47kΩ. Aplicar una onda sinusoidal de 1 V de amplitud y 1kHz de frecuencia. Observar cómo al variar el valor de R<sub>2</sub> cambia el desfase φ entre la entrada y la salida. Medir el valor de R<sub>2</sub> cuando el desfase φ tenga el valor asignado a la práctica.
  - $\bigcirc$  Para medir fácilmente los tiempos T y T<sub> $\phi$ </sub>, realizar las siguientes operaciones:
    - 1. Seleccionar el disparo en el canal 1: Coupling
    - 2. Medidas de tiempos:



F) Medir el valor de R<sub>2</sub> para los siguientes valores de  $\varphi$ : -15°, -30°, -60° y -90°.

## 4.- Análisis de una fuente de corriente Howland

En la figura 6 se muestra el esquema de una fuente de Howland que es una fuente de corriente controlada por tensión. En este caso, la corriente que circula por la carga  $R_L$  depende de la tensión de entrada y es independiente del propio valor de la carga.

G) Realizar el montaje de la fuente de Howland de la figura 6 con  $R_1=12k\Omega$  y  $R_2=3.3k\Omega$ . En el caso de que  $V_i$  sea una fuente DC cuyo valor es el asignado a la práctica, medir la corriente  $I_L$  a través de  $V_L$  para tres valores de  $R_L$ : 1) 2k2 $\Omega$ , 2) 1k $\Omega$ , y 3) 560 $\Omega$ .



Figura 6. Fuente de corriente Howland. – 🛴 👢 LTspice IV



## **OSCILADOR DE PUENTE DE WIEN**

## **Objetivos**

Los osciladores o fuentes de excitación sinusoidal son piezas fundamentales en muchos sistemas electrónicos. Un sistema realimentado oscilará si la señal transmitida a lo largo del amplificador y red realimentación tiene desfase  $0+2k\pi$ , y si la ganancia en magnitud del amplificador por el factor de la red de realimentación es ligeramente superior a 1. En esta práctica se analiza un oscilador de puente de Wien constituido por un amplificador lineal a tramos y una red basada en un puente equilibrado de Wien. Se analizarán individualmente ambos circuitos y se comprobará que cuando se conectan (y se verifican las anteriores condiciones) el circuito comenzará a oscilar con la frecuencia de oscilación establecida.



Figura 1. Oscilador de puente de Wien. – 式 👢 LTspice IV

## 1.- Trabajo previo de laboratorio

La figura 1 describe un oscilador de puente de Wien constituido por una amplificador lineal a tramos, para estabilizar y linealizar la onda sinusoidal de salida, y una red de realimentación en puente de Wien.



- A) ¿Cuál es la ecuación que define la frecuencia de oscilación? Asignar valores a los componentes para que esa frecuencia sea f con un error del 10%. Utilizar solo valores de componentes que se disponen en el laboratorio
- B) ¿Cuál es la relación que debe cumplir las resistencias  $R_1$ ,  $R_2$  y  $R_3$  para que se cumplan las condiciones de oscilación? Si  $R_1=R_3=1k\Omega$ , ¿cuál sería el valor adecuado y práctico de  $R_2$ ?
- C) Realizar la simulación del circuito con los valores obtenidos. Se puede descargar el esquemático de la página web en donde sólo es necesario personalizar los valores.
  - Para poder simular el circuito con LTSpice, es necesario descargar en la página de la asignatura el fichero *ConfiguracionLTspice.zip* y seguir las indicaciones especificadas en el fichero *readme.txt*.

## 2.- Desarrollo práctico

- D) Realizar el montaje en el laboratorio del amplificador de la figura 1 con los valores anteriores. La resistencia variable R<sub>2</sub> tiene dos objetivos: cumplir la condición de oscilación y limitar la amplitud máxima de salida. Ajusta esa resistencia para que oscile el circuito y la amplitud de la tensión de salida sea de 5 V.
- E) Retirar los diodos del esquema y observar la onda resultante. Comparar ambas señales sinusoidales. ¿Qué ha ocurrido? ¿Por qué?
- F) Aislar la red de realimentación del amplificador. Representar gráficamente el desfase y la ganancia entre la entrada (nudo A) y salida (nudo B) en función de la frecuencia (entre 100Hz y 5kHz).
  - Aplicar una onda sinusoidal a la entrada y medir el desfase de la salida con respecto a la entrada para diferentes frecuencias.
  - ☺ Comprobar que el desfase es de 0 a la frecuencia de oscilación.
  - *Cuál es la magnitud de la ganancia de la red de realimentación a la frecuencia de oscilación?*
- G) A continuación se procederá a obtener la curva de transferencia de tensión o VTC del amplificador. Para ello, retirar la red de realimentación del circuito de la figura 1. Aplicar una fuente DC variable al nudo B con distintos valores de tensión desde -10V a +10V. Representar gráficamente la V<sub>i</sub> frente a la V<sub>o</sub>, representación conocida como VTC del circuito.
  - ② Para aplicar tensiones negativas intercambiar los cables de salida de la fuente DC.

## 6 GENERADOR DE DIENTE DE SIERRA Y CUADRADA BASADO EN UN DISPARADOR DE SCHMITT

## <u>Objetivos</u>

La integración de la salida de un disparador Schmitt con retroalimentación es un circuito que permite obtener simultáneamente una onda cuadrada y triangular; ésta última puede derivar en una onda en forma de diente de sierra (onda triangular no simétrica). El objetivo de esta práctica consiste en montar y analizar un generador de estas características en base a dos circuitos muy comunes y de fácil realización con amplificadores operacionales: un disparador de Schmitt y un integrador RC. También se introducen los conceptos básicos de los LEDs y se presenta un multivibrador astable como caso práctico de realización de un intermitente luminoso.

Valores individualizados extraídos de la tabla de valores: V<sub>LED</sub>, V<sub>TH</sub>, V<sub>TL</sub> y T.

## 1.- Trabajo previo de laboratorio

En el circuito de la figura 1 se presenta un comparador regenerativo también denominado comparador con histéresis o disparador de Schmitt. Para este circuito, se pide:





Figura 2. Circuito generador de diente de sierra y onda cuadrada. – LTspice IV

 A) Determinar el valor de las resistencias R<sub>1</sub>, R<sub>2</sub> (ambas >8kΩ) para que el disparador Schmitt tenga los valores V<sub>TH</sub> y V<sub>TL</sub> (error 10%) especificados en la práctica. Dibujar su curva de transferencia de tensión o VTC teórica.



- Aproximar los valores de los componentes a alguno de los valores estándares que se disponen en el laboratorio.
- O Estimar el valor de  $V_{OH}$  y  $V_{OL}$  a la salida del amplificador operacional para una tensión de alimentación de ±15 V.
- B) Con el disparador de Schmitt anterior construye el circuito generador de diente de sierra y onda triangular de la figura 2, siendo C=10nF. Determinar el valor de R<sub>3</sub> para que el periodo de la señal T tenga el valor especificado.
  - ② Para simplificar el análisis de este circuito, utilizar las ecuaciones de simetría.
- C) Realizar la simulación del circuito con los valores obtenidos. Se puede descargar el esquemático de la página web en donde sólo es necesario personalizar los valores de los componentes. Representar gráficamente V<sub>01</sub> y V<sub>02</sub>.
  - Para poder simular el circuito con LTSpice, es necesario descargar en la página de la asignatura el fichero *ConfiguracionLTspice.zip* y seguir las indicaciones especificadas en el fichero *readme.txt*.
- D) En la figura 3 se muestra el esquema de un multivibrador astable basado en un disparador Schmitt. Utilizando los valores de R<sub>1</sub> y R<sub>2</sub> obtenidos en el apartado A), representar gráficamente la VTC de este disparador. Observar las diferencias entre el disparador de la figura 1 y éste.
- E) Si C=100nF, asignar un valor a R para que la frecuencia de salida sea aproximadamente de 2 Hz. Simular el circuito personalizando los valores en el esquemático que se puede descargar de la página web. Asegurarse de que la frecuencia de la señal de salida es aproximadamente la pedida.
  - ② Para simplificar el análisis de este circuito, utilizar las ecuaciones de simetría de este multivibrador.



Figura 3. Multivibrador astable. – 🛴 👢 LTspice IV

## 2.- Desarrollo práctico del generador de diente de sierra

NOTA: En esta práctica, las medidas experimentales deben realizarse con los canales de entrada del osciloscopio CH1 y CH2 en modo DC o

- F) Montar el circuito de la figura 1 y medir los valores de V<sub>OH</sub>, V<sub>OL</sub>, V<sub>TL</sub> y V<sub>TH</sub>, y compararlos con los resultados teóricos. Aplicar a la entrada del disparador una onda sinusoidal de 10 V de amplitud y 100Hz de frecuencia. Representar gráficamente el resultado. Comprobar que los cambios en el estado del comparador se produce para las tensiones de entrada obtenidas en el anterior apartado.
  - El TL081/2/4 es un AO de propósito general y bajo costo con entrada JFET que tiene mejores prestaciones que el clásico μA741. El TL081 encapsula un único OA, el TL082 dos AO y el TL084 hasta cuatro AOs. El conexionado se puede encontrar en el datasheet de este dispositivo.
  - Las tensiones de entrada de disparo y las tensiones de salida definen las características de este disparador Schmitt. Para visualizar gráficamente su VTC, se puede eliminar el barrido del osciloscopio y ponerlo en modo XY. Para ello, en el panel frontal pulsar de entrada y cambiar la base de tiempos de tiempos de a a time Base. Aumentar la amplitud de la onda de entrada si fuera necesario hasta que se observe su curva VTC característica.
- G) Repetir el apartado F) retirando la resistencia R<sub>2</sub> del circuito (equivalente a hacer R<sub>2</sub>=∞).
   Discutir las diferencias obtenidas en ambos casos.
  - ? ¿Explicar las diferencias que existen entre un comparador de Schmitt y un comparador simple?
- H) Montar el circuito de la figura 2 y medir el periodo de la señal de salida. Representar gráficamente V<sub>01</sub> y V<sub>02</sub>. Indicar claramente los valores de tensión más característicos de este circuito.

## 3.- Diodo emisor de luz o LED: Conceptos básicos

El diodo LED o *light-emiting diode* es un tipo especial de diodo realizado con compuestos de Arseniuro de Galio (GaAs) o Fósforo de Galio (GaP) que emite radiación luminosa cuando es polarizado directamente. Los diodos más utilizados son los que emiten radiación visible con colores amarillo, verde y rojo, y su principal campo de aplicación se encuentra en paneles luminosos. Hay otro tipo de diodos LED menos utilizados que emiten radiación no visible (infrarroja) para realizar transmisión de señales en equipos de comunicaciones y de control remoto.



#### 3.1 Polarización de un LED

Para que un diodo LED emita luz hemos de polarizarlo directamente con unos niveles de tensión y corriente determinados. La cantidad de luz de emisión es proporcional a la corriente eléctrica que pasa por él. La mayoría de los LED emiten un nivel razonable de luz cuando se les aplica una corriente de 5mA a 20mA. Sin embargo, cuanta más luz emita menor será su vida útil; un LED correctamente polarizado (<20mA) puede permanecer hasta 20 años permanentemente encendido.

Danámatna	Tipos de LEDs más comunes				
Parametro	Miniatura	Estándard	Alta eficiencia	Alta intensidad	
Diámetro (mm)	3	5	5	5	
Máx. corriente (mA)	40	30	30	30	
Corriente típica (mA)	12	10	7	10	
Típica caída de tensión (V)	2.1	2.0	1.0	2.2	
Máx. tensión inversa (V)	5	3	5	3	
Máx. potencia disipada (mW)	150	100	27	135	
Longitud de onda pico (nm)	690	635	635	635	

La conducción en directa de un diodo normal de unión PN (diodo de Silicio) requiere de una caída de tensión entre sus terminales de aproximadamente 0.7V (típico), pero en un diodo LED esta tensión es un poco mayor y varía su el color: verde (GaP) 2.2V, rojo (GaP) 1.6 V, infrarrojo (GaAs) 1.2V, y azules y blancos de 4V.



Formas típicas de LEDs. El formato rojo redondo de 5mm (el quinto por la izquierda) es el más común con cerca del 80% de la producción mundial.

#### 3.2 Aplicación de corriente alterna a un LED

Cuando se aplica corriente alterna a un LED, el cambio de polaridad hace que se apague y se encienda de forma intermitente. Durante un semiciclo se polariza directamente (LED encendido) y durante el siguiente semiciclo la polarización inversa apaga el LED.



Un diodo LED polarizado inversamente no emite luz pero hay que tener cuidado con la tensión inversa de ruptura (con un comportamiento similar a la de un diodo Zener) la cual suele ser relativamente pequeña del orden de 5 a 40V, muy inferior a la de un diodo normal PN (100V). Por ello, en algunas aplicaciones se utiliza un diodo de protección basado en un diodo normal conectado en modo anti-paralelo paralelo con el LED para evitar que el LED entre en modo de conducción inverso y, por consiguiente, su deterioro.

- Montar el circuito de la figura 4. Para ello, calcular la resistencia R para que el diodo LED del circuito esté polarizado aproximadamente a V<sub>AK</sub>=2V e I<sub>AK</sub>=5mA: utilizar el valor de V<sub>LED</sub> asignado a la práctica. Medir el valor experimental de V<sub>AK</sub> e I<sub>AK</sub>.
  - ② Aproximar esta resistencia R a uno de los valores estándares que se disponen en el laboratorio.



Figura 4. Polarización directa de un LED.

- J) Cambiar de posición el LED para que esté polarizado en inversa y deje de emitir luz. En éste caso, ¿cuánto vale la tensión V<sub>AK</sub>?
  - $\bigcirc$  Hay que tener en cuenta que en este caso la V<sub>AK</sub> es negativa.

## 4.- Realización de un astable

- K) Montar el circuito de la figura 5 con los valores asignados en los apartados D) y E). Como caso práctico, se ha añadido una carga basado en dos LED de diferentes colores polarizados en contra-fase para que se enciendan alternativamente, uno cuando la salida está en V<sub>OH</sub> y el otro cuando está en V<sub>OL</sub>. Asignar un valor a la resistencia de salida R<sub>C</sub> para que la polarización de los LEDs sea de aproximadamente V<sub>AK</sub>=2V e I<sub>AK</sub>=5mA.
  - 🙂 En el laboratorio se disponen de LEDs de diferentes colores. Escoger dos cualesquiera.
  - Se puede utilizar la misma R<sub>C</sub> para ambos LED, ya que cuando uno conduce el otro no. Además, el que está polarizado directamente provoca una caída de tensión entre sus terminales de unos 2 V, que protege al diodo inversamente polarizado de una tensión inversa excesiva.



Figura 5. Multivibrador astable con dos LED de salida.


## ANÁLISIS DE TRANSISTORES MOS EN DC

## **Objetivos**

El circuito integrado MC14007UB, cuyo esquema y encapsulado se muestran en la figura 1, consiste en tres transistores PMOS y tres NMOS que pueden ser interconectados para construir diferentes circuitos analógicos y digitales. El objetivo de esta práctica de laboratorio es analizar experimentalmente el funcionamiento de los transistores MOS en corriente continua (DC).



Figura 1. Encapsulado y esquemático del circuito integrado MC14007UB.

## 1.- Trabajo previo de laboratorio

Analizar los circuitos de la figura 2 utilizando: el modelo simple de los transistores, los parámetros característicos de los transistores MOS mostrados en la tabla I, y los valores de las resistencias asignadas a cada grupo de prácticas de la tabla II. La tensión de alimentación usada en esta práctica es de  $V_{DD} = 10V$ .

- A) Leer y descargar el datasheet del MC14007UB que se puede descargar de la página web.
- B) Calcular el valor teórico de I<sub>1</sub> e I<sub>3</sub>.
- C) Obtener los valores teóricos de  $V_{G2}$  y  $V_{G4}$  que permiten conseguir  $V_{DS2} = 5Vy V_{SD4} = 5V$ .









	K'W/L ( $\mu$ A/V <sup>2</sup> )	V <sub>TO</sub> (V)
NMOS	1065	1.72
PMOS	942	-0.91

Tabla I. Características de los transistores MOS.

	$R_1 (k\Omega)$	$R_2$ (k $\Omega$ )	R <sub>3</sub> (kΩ)	$R_4$ (k $\Omega$ )
GRUPO A	2.2	2.2	3.3	3.3
GRUPO B	3.3	3.3	2.2	2.2
GRUPO C	4.7	4.7	5.6	5.6
GRUPO D	5.6	5.6	4.7	4.7

Tabla II. Asignación de valores a los grupos de prácticas.

## 2.- Desarrollo práctico

NOTA: Para la correcto funcionamiento de los transistores del MC14007UB, no hay que olvidar la conexión del pin 7 ( $V_{SS}$ ) a tierra y del pin 14 ( $V_{DD}$ ) a alimentación.

En la figura 3 se muestra el esquema del montaje realizado sobre el MC14007UB correspondiente al circuito PROTO\_1 (figura 2.a).

D) Medir y anotar el valor de  $R_1$ . Medir  $V_{GS1}$  y calcular  $I_1$ .

En la figura 4 se muestra el esquema del montaje realizado sobre el MC14007UB correspondiente al circuito PROTO\_2 (figura 2.b).

E) Medir y anotar el valor de R<sub>2</sub>. Montar el circuito de la figura 4, utilizando una fuente de DC variable para generar V<sub>G2</sub>. Actuar sobre la fuente de tensión variable (V<sub>G2</sub>) hasta conseguir que V<sub>DS2</sub>  $\cong$  5V. Medir V<sub>GS2</sub>, V<sub>DS2</sub> y calcular I<sub>2</sub>.



Figura 3. Montaje del PROTO\_1.

Figura 4. Montaje del PROTO\_2.

En la figura 5 se muestra el esquema del montaje realizado sobre el MC14007UB correspondiente al circuito PROTO\_3 (figura 2.c).

F) Medir y anotar el valor de  $R_3$ . Montar el circuito de la figura 5. Medir  $V_{SG3}$  y calcular  $I_3$ .

En la figura 6 se muestra el esquema del montaje realizado sobre el MC14007UB correspondiente al circuito PROTO\_4 (figura 2.d).

G) Medir y anotar el valor de R<sub>4</sub>. Montar el circuito de la figura 6, utilizando una fuente de DC variable para generar V<sub>G4</sub>. Actuar sobre la fuente de tensión variable (V<sub>G4</sub>) hasta conseguir que V<sub>SD4</sub>  $\cong$  5V. Medir V<sub>SG4</sub>, V<sub>SD4</sub> y calcular I<sub>4</sub>.





Figura 5. Montaje del PROTO\_3.

Figura 6. Montaje del PROTO\_4.

#### 2.1 Característica de transferencia en tensión (VTC) del inversor CMOS

- H) Montar el circuito inversor CMOS de la figura 7 y medir las tensiones V<sub>OUT</sub> y V<sub>IN</sub>, para R=1MΩ. Identificar la región de operación de cada uno de los transistores.
- Montar el circuito inversor CMOS de la figura 8 y medir V<sub>OUT</sub> para los valores de V<sub>IN</sub> asignados en la hoja de evaluación. Identificar, en cada caso, la región de operación de los transistores.
- J) A continuación, representar gráficamente la VTC, tensión de salida ( $V_{OUT}$ ) frente a la de entrada ( $V_{IN}$ ), variando  $V_{IN}$  entre 0V y  $V_{DD}$  (10V), con incrementos de 0.1V en el intervalo  $3V < V_{IN} < 7V$  y de 0.5V en los demás intervalos de entrada.



Figura 7. Inversor CMOS con resistencia.

Figura 8. Inversor CMOS.



## **Objetivos**

El objetivo de esta práctica es caracterizar mediante simulación cuatro fuentes de corriente MOS utilizando el modelo simple de los transistores del IC MC14007UB.

## 1.- Trabajo previo de laboratorio

La simulación de los circuitos se realizará utilizando los parámetros de los transistores de la tabla I y los datos asignados a cada grupo de prácticas de la tabla II.

	<b>W</b> (μm)	L (µm)	<b>Κ'</b> (μΑ/V <sup>2</sup> )	V <sub>TO</sub> (V)	λ(V <sup>-1</sup> )	$\gamma$ (V <sup>1/2</sup> )
NMOS	300	10	36.5	1.72	0.013	2.02
PMOS	600	10	15.7	-0.91	0.069	0.27

Tabla I.	Características	de los	transistores	MOS.
----------	-----------------	--------	--------------	------

	I <sub>01</sub> (mA)	I <sub>02</sub> (mA)
GRUPO A	1.4	1.5
GRUPO B	1.9	2.1
GRUPO C	1.2	1.3
<b>GRUPO D</b>	2.7	3.0

Tabla II. Asignación de valores a los grupos de prácticas.



Figura 1. Espejo de corriente simple NMOS.



Figura 2. Espejo de corriente simple PMOS.



En las figuras 1 y 2 se muestran los esquemas de dos espejos de corriente MOS. La tensión de alimentación usada en esta práctica es  $V_{DD} = 10V$ . Para estos circuitos se pide:

- A) Calcular los valores de las resistencias R<sub>1</sub> y R<sub>2</sub> que permiten conseguir respectivamente las corrientes de salida I<sub>O1</sub> e I<sub>O2</sub> asignadas en la tabla II.
- B) Obtener las tensiones extremas de salida  $V_{O1}(min)$  y  $V_{O2}(max)$ .
- C) Calcular las resistencias de salida R<sub>01</sub> y R<sub>02</sub>.

## 2.- Desarrollo práctico

En el laboratorio se realizarán los trabajos de edición esquemática y simulación que se describen en los siguientes apartados, utilizando el programa LTspice.

#### 2.1. Espejos de corriente

- D) Editar los circuitos de las figuras 1 y 2 en dos ficheros diferentes, utilizando los símbolos de los transistores nmos4 y pmos4 respectivamente. Para ello,
  - Cambiar los modelos de los transistores que aparecen por defecto en los símbolos (NMOS y PMOS) por N14007 y P14007.
  - 2.- Los parámetros de geometría de los transistores se especifican situando el cursor del ratón sobre el símbolo, pulsando el botón derecho y rellenando los valores de w y L en la ventana que aparece en la pantalla, de acuerdo con los datos especificados en la tabla I.
  - 3.- Para seleccionar la visibilidad de los parámetros basta con situar el cursor sobre el símbolo del transistor, pulsar simultáneamente la tecla de control y el botón derecho del ratón y marcar (x) o no las casillas correspondientes.
- E) En cada fichero, editar las directivas de spice (Edit→SPICE Directive) correspondientes a los modelos de los transistores:

#### .model N14007 nmos kp=36.5u vto=1.72 lambda=0.013 gamma=2.02

#### .model P14007 pmos kp=15.7u vto=-0.91 lambda=0.069 gamma=0.27

F) Utilizar el símbolo misc\battery para realizar la fuente de alimentación DC de 10V.

- G) Conectar otra fuente DC de 5 V a la salida de cada espejo de corriente y etiquetar con VTST.
   A continuación realizar un análisis del punto de operación (.op). Comprobar que la corriente de los transistores se aproximan a los obtenidos teóricamente.
- H) Utilizar la fuente **VTST** conectada a las salidas para realizar un barrido de tensión (**DC Sweep**) entre 0 y 10 V con un paso de 0.01V. A continuación, visualizar  $I_{O1}$  en función de  $V_{O1}$ , e  $I_{O2}$  en función de  $V_{O2}$ .

I ransient	AL Analysis DC sweep Noise DC Transfer DC op pnt
Compute trea	the DC operating point of a circuit while stepping independent sources an ting capacitances as open circuits and inductances as short circuits.
	1st Source 2nd Source 3rd Source
	Name of 1st Source to Sweep: VTST
	Type of Sweep: Linear 💌
	Start Value: 0
	Stop Value: 10
	Increment: 0.01
iyntax: .dc	[ <oct,dec,lin>] <source1> <start> <stop> [<incr>] [<source2>]</source2></incr></stop></start></source1></oct,dec,lin>
dc VTST 0	10 0.01

- Obtener las tensiones extremas de salida y la resistencia de salida de cada circuito a partir de los datos obtenidos mediante simulación. Comparar estos resultados con los obtenidos teóricamente.
  - Las tensiones extremas de salida se pueden definir identificando el momento en que la corriente de salida cambia de curva a recta. No es una frontera clara.
  - $\bigcirc La resistencia de salida r_o se define como r_o = \frac{\Delta V_o}{\Delta I_o}. Para ello, desplegar el medidor y seleccionar dos puntos en la recta de la corriente de salida. El valor de r_o se obtiene directamente como el inverso de la pendiente (1/slope).$



Figura 3. Fuente cascode NMOS.



Figura 4. Fuente cascode PMOS.



#### 2.2. Fuentes de corriente cascode

Caracterizar mediante simulación las fuentes de corriente cascode mostradas en las figuras 3 y 4. Los grupos de prácticas A y B analizarán la fuente NMOS (figura 3) y los grupos C y D la PMOS (figura 4).

- J) Siguiendo el procedimiento descrito en el apartado anterior, editar el circuito asignado a cada grupo, utilizando las resistencias indicadas en la hoja de evaluación.
- K) Conectar una fuente DC de 5 V (etiquetar como VTST) en la salida de la fuente y analizar el punto de operación (.op) del circuito.
- L) Utilizar la fuente DC conectada en la salida para realizar un barrido de tensión (.dc) entre 0 y 10 V con un paso de 0.01V. Dibujar  $I_{O3}$  e  $I_{O4}$  en función de  $V_{O3}$  y  $V_{O4}$  respectivamente.
- M) Deducir la tensión mínima o máxima de salida y la resistencia de salida de cada circuito a partir de los datos obtenidos mediante simulación.



## **Objetivos**

El objetivo de esta práctica es realizar dos amplificadores simples CMOS, con fuente de corriente como carga, utilizando los transistores del circuito integrado MC14007UB. El diseño teórico de ambos circuitos se llevará a cabo con anterioridad a la sesión de laboratorio, en la que se implementarán y caracterizarán experimentalmente los circuitos.

### 1.- Trabajo previo de laboratorio

Utilizar los parámetros de los transistores incluidos en la tabla I y los valores asignados a cada grupo en la tabla II para realizar los cálculos teóricos de los amplificadores que se describen en los apartados siguientes. La tensión de alimentación usada en esta práctica es  $V_{DD}$  = 10V.

	K'W/L ( $\mu$ A/V <sup>2</sup> )	V <sub>TO</sub> (V)	$\lambda (V^{-1})$
NMOS	1065	1.72	0.013
PMOS	942	-0.91	0.069

Tabla I. Características de los transistores MOS.

	I <sub>REF1</sub> (mA)	I <sub>REF2</sub> (mA)
GRUPO A	2.1	1.3
GRUPO B	1.5	3.0
GRUPO C	3.0	1.5
GRUPO D	1.3	2.1

Tabla II. Asignación de valores a los grupos de prácticas.

#### 1.1. Amplificador fuente común con fuente de corriente PMOS

- A) Para el amplificador mostrado en la figura 1, se pide calcular:
  - 1. El valor de la resistencia  $R_{REF1}$  para conseguir la corriente de referencia  $I_{REF1}$  asignada a cada grupo en la tabla II.
  - 2. El valor de la fuente de tensión  $V_{GG1}$ .



- 3. La resistencia de salida  $R_{O1}$ .
- 4. La ganancia de tensión en baja frecuencia (LF).
- 5. La frecuencia de corte superior, tomando  $C_{L1} = 1$  nF.



Figura 1. Amplificados NMOS en fuente común.

#### 1.2. Seguidor de fuente PMOS

- B) Para el seguidor de fuente mostrado en la figura 2, se pide calcular:
  - 1. El valor de la resistencia  $R_{REF2}$  para conseguir la corriente de referencia  $I_{REF2}$  asignada a cada grupo en la tabla II.
  - 2. El valor de la fuente de tensión  $V_{GG2}$ , para que la tensión de salida del amplificador tome un valor intermedio entre el mínimo y el máximo.
  - 3. La resistencia de salida  $R_{O2}$ .
  - 4. La ganancia de tensión en baja frecuencia (LF).
  - 5. La frecuencia de corte superior, tomando  $C_{L2} = 10 \text{ nF}$ .



Figura 2. Amplificador seguidor de fuente PMOS.

## 2.- Desarrollo práctico

En el laboratorio se implementarán los amplificadores CMOS descritos anteriormente, utilizando los transistores del circuito integrado MC14007UB, y se realizará su caracterización experimental.



## 2.1. Amplificador fuente común con fuente de corriente PMOS

La implementación del amplificador de la figura 1 y su caracterización experimental se realizaran de acuerdo con el procedimiento siguiente:

- C) Seleccionar  $R_{REF1}$ , de acuerdo con el resultado obtenido en el apartado [A.1]; medir y anotar su valor. Montar el amplificador fuente común; no conectar el condensador  $C_{L1}$ , utilizando el esquema de la figura 3 y eligiendo  $R_{G1} = 10 \text{ k}\Omega \text{ y } R_{G2} = 1 \text{ k}\Omega$ . Verificar la conexión del pin 14 (V<sub>DD</sub>) del circuito integrado a la fuente de tensión continua de 10 V y la del pin 7 (V<sub>SS</sub>) a tierra. Medir la caída de tensión en  $R_{REF1}$  y calcular I<sub>REF1</sub>.
- D) Anular la tensión de offset del generador de señal (V<sub>GEN</sub>), seleccionar la salida sinusoidal con una frecuencia de 1 kHz y reducir al mínimo su amplitud. Actuar sobre la fuente de tensión V<sub>DC</sub>, de forma que el nivel de continua en la salida del amplificador tome un valor intermedio entre el mínimo y el máximo. Aumentar la amplitud del generador de señal hasta conseguir una señal de salida sinusoidal, sin distorsión y con la máxima amplitud posible. Medir la ganancia de tensión en LF respecto de la puerta del transistor (pin 3).
- E) Medir la frecuencia de corte. Conectar el condensador de salida (C<sub>L1</sub>) y volver a medir la frecuencia de corte.

#### 2.2. Seguidor de fuente PMOS

La implementación del seguidor de fuente de la figura 2 y su caracterización experimental se realizaran de acuerdo con el procedimiento siguiente:

- F) Seleccionar  $R_{REF2}$ , de acuerdo con el resultado obtenido en el apartado [B.1]; medir y anotar su valor. Montar el amplificador seguidor; no conectar el condensador  $C_{L2}$ , siguiendo el esquema de la figura 4 y eligiendo  $R_{G3} = 10 \text{ k}\Omega \text{ y} R_{G4} = 1 \text{ k}\Omega$ . Verificar la conexión del pin 14 ( $V_{DD}$ ) del circuito integrado a la fuente de tensión continua de 10 V y la del pin 7 ( $V_{SS}$ ) a tierra. Medir la caída de tensión en  $R_{REF2}$  y calcular  $I_{REF2}$ .
- G) Anular la tensión de offset del generador de señal (V<sub>GEN</sub>), seleccionar la salida sinusoidal con una frecuencia de 1 kHz y reducir al mínimo su amplitud. Actuar sobre la fuente de tensión V<sub>DC</sub>, de forma que el nivel de continua en la salida del amplificador tome un valor intermedio entre el mínimo y el máximo. Aumentar la amplitud del generador de señal hasta conseguir una señal de salida sinusoidal, sin distorsión y con la máxima amplitud posible. Medir la ganancia de tensión en LF respecto de la puerta del transistor (pin 3).
- H) Medir la frecuencia de corte. Conectar el condensador de salida (C<sub>L2</sub>) y volver a medir la frecuencia de corte.



Figura 4. Implementación del circuito de la figura 2.





## <u>Objetivos</u>

El objetivo de esta práctica es analizar mediante simulación los fundamentos que producen la limitación de frecuencia en los amplificadores CMOS.

## 1.- Trabajo previo de laboratorio

Analizar el amplificador mostrado en la figura 1, utilizando los parámetros tecnológicos incluidos en la tabla I, los valores de geometría asignados a cada grupo en la tabla II,  $R_{REF} = 192k\Omega$ ,  $R_S = 800 k\Omega y V_{DD} = 5V$ .

Parámetro	NMOS	PMOS
K <sub>P</sub>	$120 \ \mu A/V^2$	$40 \ \mu A/V^2$
V <sub>TO</sub>	<b>0.8</b> V	-0.9 V
λ	<b>0.01</b> V <sup>-1</sup>	0.0125 V <sup>-1</sup>
Cox	1.73 $\mathrm{fF}/\mathrm{\mu m}^2$	$1.73 \text{ fF}/\mu\text{m}^2$
CJ	$0.4 \text{ fF}/\mu\text{m}^2$	$0.4 \text{ fF}/\mu\text{m}^2$
C <sub>JSW</sub>	0.3 fF/μm	0.3 fF/μm
M <sub>J</sub>	0.5	0.5
M <sub>JSW</sub>	0.5	0.5
PB	1 V	1 V
C <sub>GDO</sub>	0.2 fF/μm	0.2 fF/μm
C <sub>GSO</sub>	0.2 fF/μm	0.2 fF/μm
C <sub>GBO</sub>	0.1 fF/µm	0.1 fF/µm

 Tabla I. Características de los transistores MOS.

	NMOS			PMOS				
	W	L	AD AS	PD PS	W	L	ADAS	PD PS
<b>GRUPO</b> A	10 µm	2 μm	50 µm <sup>2</sup>	30 µm	30 µm	2 µm	$150 \ \mu m^2$	70 µm
<b>GRUPO B</b>	15 µm	2 μm	$75 \mu m^2$	40 µm	45 µm	2 µm	$225 \ \mu m^2$	100 µm
<b>GRUPO C</b>	20 µm	2 μm	$100 \ \mu m^2$	50 µm	60 µm	2 µm	$300 \ \mu m^2$	130 µm
<b>GRUPO D</b>	25 µm	2 μm	$125 \ \mu m^2$	60 µm	75 µm	2 µm	$375 \ \mu m^2$	160 µm

Tabla II. Asignación de valores a los grupos de prácticas.



Para el amplificador mostrado en la figura 1, se pide:

- A) Dibujar el circuito equivalente de pequeña señal en alta frecuencia (HF) y calcular sus parámetros.
- B) Calcular la ganancia de tensión, la resistencia de salida y la frecuencia de corte.



Figura 1. Amplificador fuente común NMOS.

#### 2.- Desarrollo práctico

En el laboratorio se analizarán mediante simulación las prestaciones de los amplificadores CMOS descritos en este apartado, utilizando los modelos de los transistores N\_1u y P\_1u incluidos en el fichero de tecnología cmosedu\_models.txt, que se encuentra en la carpeta Practica 10 y que puede ser descargado de la página Moodle. Utilizar la carpeta Practica 10 para salvar los sucesivos diseños realizados con LTspice.

#### 2.1. Amplificador fuente común NMOS

La caracterización experimental del amplificador de la figura 1 se realizara con el simulador LTspice de acuerdo con el procedimiento siguiente:

C) Editar el circuito de las figura 1, utilizando los símbolos de los transistores nmos4 y pmos4. Cambiar los modelos de los transistores que aparecen por defecto en los símbolos (NMOS y PMOS) por N\_1u y P\_1u. Los parámetros de geometría de los transistores se especifican situando el cursor del ratón sobre el símbolo, pulsando el botón derecho y rellenando los valores en la ventana que aparece en la pantalla. Inicialmente se especificarán sólo los valores de w y L, de acuerdo con los datos asignados a cada grupo en la tabla II. Para seleccionar la visibilidad de los parámetros basta con situar el cursor sobre el símbolo del transistor, pulsar simultáneamente la tecla de control y el botón derecho del ratón y marcar (X) o no en las casillas correspondientes. Editar la directiva de spice (Edit $\rightarrow$ SPICE Directive) para incluir el fichero de tecnología:

#### .include cmosedu\_models.txt

Guardar el esquemático en una carpeta e incluir en ella el fichero de tecnología.

- D) Asignar inicialmente a V<sub>GG</sub> 0V. Realizar un barrido de tensión (dc sweep) variando la V<sub>GG</sub> entre 0 y 5 V, con un paso de 1 mV. Dibujar la característica de transferencia en tensión y determinar sobre ella el valor de V<sub>GG</sub> que genera una tensión de salida intermedia entre los extremos del tramo lineal de máxima pendiente. Asignar este valor a V<sub>GG</sub> con tres cifras decimales de precisión y analizar el punto de operación (.op) de los transistores.
- E) Realizar un análisis en frecuencia (.ac) eligiendo el intervalo adecuado para medir la ganancia de tensión y la frecuencia de corte. Medir la ganancia de tensión relativa a la fuente de señal y la frecuencia de corte.
- F) Realizar un análisis transitorio (.tran) eligiendo los valores adecuados, de amplitud y frecuencia de la señal de entrada, para poder medir la ganancia de tensión relativa a la fuente de señal.
- G) Añadir a los transistores los parámetros de geometría de restantes (AD, AS, PD, PS) asignados a cada grupo en la tabla II. Repetir el análisis en frecuencia (.ac) y medir la frecuencia de corte.

#### 2.2. Amplificador fuente común PMOS

Analizar el amplificador mostrado en la figura 2 utilizando los parámetros de la tabla I, los valores asignados en la tabla II,  $R_{REF} = 192 \text{ k}\Omega$ ,  $R_S = 800 \text{ k}\Omega \text{ y } V_{DD} = 5 \text{ V}$ .

- H) Dibujar el circuito de pequeña señal y calcular teóricamente la ganancia de tensión, la resistencia de salida y la frecuencia de corte.
- I) Aplicar paso a paso el procedimiento descrito en el apartado 2.1 para caracterizar experimentalmente las prestaciones del amplificador.





Figura 2. Amplificador fuente común PMOS.

#### 2.3. Seguidores de fuente

Los grupos A y B analizarán el amplificador mostrado en la figura 3 y los grupos C y D el de la figura 4. Utilizar los parámetros de la tabla I, los valores asignados en la tabla II,  $R_{REF}$ = 192 k $\Omega$ ,  $R_S$  = 800 k $\Omega$  y  $V_{DD}$  = 5V.

- J) Dibujar el circuito de pequeña señal y calcular la ganancia de tensión y la resistencia de salida.
- K) Aplicar paso a paso el procedimiento descrito en el apartado 2.1 para caracterizar experimentalmente las prestaciones.



Figura 3. Seguidor de fuente NMOS.

Figura 4. Seguidor de fuente PMOS.

# **11** RESPUESTA EN FRECUENCIA Y COMPENSACIÓN DE AMPLIFICADORES OPERACIONALES CMOS

## <u>Objetivos</u>

El objetivo de esta práctica es analizar mediante simulación las características de comportamiento en DC y respuesta frecuencial de un amplificador operacional (OA) CMOS de tres etapas, primero en cadena abierta y luego con realimentación.

## 1.- Trabajo previo de laboratorio

Leer detenidamente este documento y volver a estudiar los conceptos relativos a respuesta en frecuencia, realimentación, estabilidad y compensación de circuitos y sistemas lineales, necesarios para realizar esta práctica.

Realizar los trabajos de edición esquemática y simulación que se describen en los siguientes apartados, utilizando el programa LTspice.

#### 1.1. Edición del esquemático del OA

En la carpeta **Practica 11** se encuentra el fichero tecnológico de spice **cn20\_lev1models.txt**, cuyo contenido se muestra en la figura 1. Utilizar esta carpeta para salvar los sucesivos diseños realizados con **LTspice**. Este fichero puede ser descargado de la página Moodle

```
* CMOSN and CMOSP level 1 models
. model cmosn nmos level=1 vto=0.83 kp=50u lambda=0.06 gamma=0.25
+ tox=431e-10 cgdo=3.8e-10 cgso=3.8e-10
+ cj=1.0375E-04 mj=0.6604 cjsw=2.1694E-10 mjsw=0.178543 pb=0.8
. model cmosp pmos level=1 vto=-0.91 kp=17u lambda=0.06 gamma=0.55
+ tox=431e-10 cgdo=0.5e-9 cgso=0.38e-9
+ cj=3.2456E-04 mj=0.6044 cjsw=2.5430E-10 mjsw=0.244194 pb=0.8
```

Figura 1. Modelo Spice de los transistores MOS.

Abrir LTspice y editar (Edit→ New Schematic) el esquemático del amplificador operacional de tres etapas mostrado en la figura 2, utilizando la geometría de los transistores que se muestran en la Tabla 1. Seguidamente, añadir los puertos de alimentación continua (Vdd, Vss), entrada (In-,



In+), compensación (cp1, cp2) y salida (Out). Finalmente, incluir el fichero de modelos (.include cn20\_lev1models.txt) usando la opción Edit $\rightarrow$  op SPICE directive y guardar el esquemático con el nombre OACmos en la carpeta de trabajo.



Figura 2. Amplificador operacional MOS de tres etapas.

Transistores	MODEL	L	W	AD	AS	PD	PS
M1, M2, M5, M8	CMOSN	5u	15u	105p	105p	44u	44u
M3, M4, M7	CMOSP	5u	70u	490p	490p	154u	154u
<b>M6</b>	CMOSN	5u	30u	210p	210p	74u	74u
M9	CMOSN	2u	150u	1050p	1050p	314u	314u
<b>M10</b>	CMOSP	2u	700u	4900p	4900p	1414u	1414u
M11	CMOSN	2u	15u	105p	105p	44u	44u
M12	CMOSP	2u	70u	490p	490p	154u	154u

Tabla 1. Geometría de los transistores MOS.

#### 1.2. Edición del símbolo del amplificador operacional

Editar el símbolo (**Edit**→ *New Symbol*) de amplificador operacional siguiendo el modelo de la figura 3. Dibujar el símbolo y añadir los pines (puertos), teniendo en cuenta que las etiquetas de los pines del símbolo y las de los puertos del esquemático de la figura 2 tienen que coincidir. Se recomienda utilizar la opción de ocultar las etiquetas de los pines del símbolo y escribir texto resumido para identificarlos. Guardar el símbolo en la carpeta de trabajo con el nombre OACmos.



Figura 3. Símbolo del OA.

## 2.- Simulación del amplificador operacional

El siguiente objetivo a realizar en el Laboratorio es obtener la característica de transferencia en tensión (VTC) y la respuesta en frecuencia del amplificador operacional, respuesta que varía cuando se utilizan redes RC externas de compensación. Para ello, se propone editar el esquemático mostrado en la figura 4, utilizando tres configuraciones diferentes del OACmos y diferentes componentes de la librería general. El primer amplificador carece de red de compensación, el segundo tiene sólo un condensador C de compensación y el tercero está compensado con una red RC. Los tres amplificadores tienen la misma fuente de tensión de entrada y están alimentados con  $\pm 2.5$ V.

Una vez editado el esquemático y guardado en la carpeta de trabajo, realizar las siguientes tareas:

- A) Ejecutar el comando de simulación DC (.dc Vs -6m 6m 10u), dibujar la VTC y medir el rango de operación lineal del amplificador.
- B) Ejecutar el comando de simulación AC (.ac dec 10 10 100meg), dibujar la respuesta en frecuencia y medir la ganancia de tensión, la frecuencia de corte, el margen de amplitud y el margen de fase de cada amplificador.
- C) Comentar los resultados.





Figura 4. Esquemático de tres configuraciones del OACmos.

## 3.- Aplicaciones básicas

Editar el esquemático de la figura 5, correspondiente a un amplificador seguidor compensado con la red RC, guardarlo en la carpeta de trabajo y realizar las siguientes tareas:



Figura 5. Amplificador operacional en configuración seguidora.

- D) Simular en DC (.dc Vs -2.5 2.5 0.1), dibujar la VTC y estimar del rango de operación lineal.
- E) Simulación temporal (.tran 0 7m 0 1u) y dibujo de las formas de onda de entrada y salida.
- F) Simular en AC (.ac dec 10 100 10meg), dibujar la respuesta frecuencial y medir la ganancia de tensión y la frecuencia de corte.
- G) Comentar los resultados.

Editar el esquemático de la figura 6, correspondiente a un amplificador inversor compensado con la red RC, guardarlo en la carpeta de trabajo y realizar las siguientes tareas:

- H) Simular en DC (.dc Vs -2.5 2.5 0.1), dibujar la VTC y estimar el rango de operación lineal.
- I) Simulación temporal (.tran 0 7m 0 1u) y dibujo de las formas de onda de entrada y salida.
- J) Simular en AC (.ac dec 10 100 10meg), dibujar la respuesta frecuencial y medir la ganancia de tensión y la frecuencia de corte.
- K) Comentar los resultados.



Figura 6. Amplificador operacional en configuración inversora.





## SIMULACIÓN DE CIRCUITOS LÓGICOS CMOS

## **Objetivos**

Las puertas lógicas CMOS son diseñados siguiendo un conjunto de reglas asociativas de transistores PMOS y NMOS que permiten construir bloques funcionales complejos. El simulador Dsch es una herramienta muy útil y fácil de usar que permite validar de una manera sencilla diferentes puertas complejas CMOS realizando una simulación a nivel de transistor. El objetivo de esta práctica es simular puertas complejas CMOS, FFD y circuitos lógicos básicos mediante su simulación a nivel de transistor.

Valor individualizado extraído de la tabla de valores: F

### 1.- Trabajo previo de laboratorio

En la carpeta **DCSH** del escritorio se encuentra todo el material necesario para realizar esta práctica. El ejecutable es **Dsch3**. Dentro de esta carpeta está a su vez la carpeta **Practica 12** que incluye diferentes esquemáticos, los cuales pueden ser usados y modificados para realizar los diferentes apartados.

No intentar abrir un fichero directamente. Para abrir un esquemático es preciso primero arrancar la herramienta Dsch3 y seleccionar la tecnología de  $0.12\mu$ m. Para ello, ejecutar File $\rightarrow$ Select foundry y escoger el fichero cmos012.tec. A continuación, File $\rightarrow$ Open o F3 y escoger el fichero a abrir.

- A) Dibujar el esquemático a nivel de transistor que realice la función lógica F asignada a la práctica.
- B) Analizar el biestable FFD de la figura Figura 4.sch. Proponer una modificación para que utilizando una señal adicional realice una operación de *reset* o *set* asíncrono de ese biestable de acuerdo a las especificaciones asignadas en la tabla I.

	Reset	Set
GRUPO A	0	No
GRUPO B	1	No
<b>GRUPO C</b>	No	0
<b>GRUPO D</b>	No	1



Tabla I. Asignación de valores a los grupos de prácticas.



Figura 1. Entorno gráfico comentado de Dsch.

## 2.- Simulador DSCH<sup>®</sup> de puertas digitales CMOS

En primer lugar se va a realizar un pequeño tutorial para diseñar un inversor y su posterior simulación. En el circuito de la figura 1 se muestra el entorno gráfico comentado de **Dsch** con una barra de menús desplegables y una barra de herramientas básicas formadas por una paleta de símbolos y el control de simulación. A continuación se indica las operaciones básicas para realizar la edición y simulación del inversor CMOS mostrado en la figura 2.



Figura 2. Ejemplo de inversor CMOS.

Arrancar el simulador **Dsch3** que se encuentra en la carpeta DCSH del escritorio del ordenador. A continuación se especifica la tecnología que se va a utilizar; en nuestro caso  $0.12\mu$ m. Para ello, ejecutar **File** $\rightarrow$ **Select foundry** y escoger el fichero **cmos012.tec**. Para editar el inversor, arrastrar en primer lugar los transistores NMOS y PMOS del menú de símbolos. Al

pulsar dos clicks sobre uno de esos transistores se abre una ventana donde se indica los parámetros de ese transistor. Entre esos parámetros destacan su anchura (**Channel width**) y longitud (**Channel length**) que en esta caso corresponde a una tecnología de 0.12um. Seleccionar **Show pin Names** y **Show name and properties** tal como se muestra a continuación.

	Spolar	nmis	-	the la	105	-		
Hos Farandher	Poster: 70 . 45							
Charatel width (pro)	Part	IN/04	Name	Delate	(Family)	Loadini		
Channel length (Juni 1013)	1	2	4	0.500	18	8-300		
	2	2		0.000		0.000		
	2	10	14	0.000	2	0140		
	197.58 197.58	ton Pit Na ton Pit na han galad tan raha	ner der Tille eri poper			g delay Diandard fight gamed		

En el esquemático es importante la posición de los terminales de los transistores. Los terminales source (s) de los transistores PMOS deben estar orientados hacia Vdd y los de NMOS a Gnd. En caso contrario, el DCSH es incapaz de simular correctamente el circuito.

A continuación, añadir los componentes Vdd, Gnd, el pulsador de entrada que presenta dos estados para modelar una señal digital y el LED de salida para visualizar su estado lógico (encendido es "1" y "0" si está pagado). Dando dos clicks sobre el pulsador o sobre el LED se puede editar su nombre y el color para indicar su estado lógico "1".

Finalmente, se cablea todos los componentes utilizando la opción **R**. Una vez seleccionado, un cable se inicia pulsando un click del ratón y sin soltar arrastrar el puntero hasta el otro extremo y soltar; Los cables son líneas rectas que solo se trazan sobre el grid del fondo.

La simulación del circuito se activa pulsando el botón <a>
Se puede observar como los transistores son modelados como llaves cuyo estado cambia cuando se clickea el pulsador de entrada. Se puede visualizar el estado lógico de los nudos además del estado de los cables (azul "0" Y rojo "1") y del LED (rojo o encendido "1" y apagado "0"). Aplica algunos cambios a la entrada y observa su salida. Para visualizar gráficamente los cambios en la entrada y salida pulsar</a>

C) Arrancar Dsch. Desde Dsch y utilizando la opción File→Open o F3 o p, abrir el fichero Figura
 3.sch que se encuentra en la carpeta Practica 12. Analizar el circuito basado en puertas de transmisión y obtener su función lógica. Comprobar el resultado simulando el circuito con Dsch. ¿De qué circuito se trata?





- D) Una vez aprendido el funcionamiento básico, realizar con **Dsch** una puerta compleja CMOS que implemente la siguiente función lógica:  $F=\overline{A+BC}$ . Utilizando los pulsadores de entrada generar la tabla de verdad del circuito buscando las 8 combinaciones de entrada.
  - Aviso. Para el correcto funcionamiento de los transistores, es necesario posicionar correctamente a los transistores PMOS y NMOS. De esta manera, el terminal fuente (s) de los PMOS debe estar más próximo a la tensión de alimentación que su terminal drenador (d). Al contrario, el terminal fuente (s) de un NMOS debe estar más próximo a masa que el drenador (d). Es decir, el terminal d de un transistor debe estar conectado al terminal s del transistor contiguo, y viceversa. Para mostrar el terminal de los transistores, no olvidar seleccionar la opción Show pin Names.



El transistor NMOS superior tiene el terminal s y d en posición incorrecta. Realizar un giro horizontal a ese dispositivo para intercambiar los terminales.



El transistor PMOS inferior tiene el terminal s y d en posición incorrecta. Realizar un giro horizontal a ese dispositivo para intercambiar los terminales.

E) Realizar usando Dsch una puerta lógica CMOS que implementa la función lógica F asignada a la práctica. Para comprobar que se ha sido diseñada correctamente, generar 5 combinaciones de entrada aleatorias y aplicarlas a su entrada. Comprobar que su salida coincide con la prevista.

## 3.- Diseño de un registro de desplazamiento

F) En el fichero Figura 4.sch se encuentra el esquema de un biestable o flip-flop D (FFD) disparado por flanco de bajada de reloj CLK. En este circuito, cuando CLK=1 el dato D es almacenado en la sección *Master*. Por el contrario, para CLK=0, el dato del *Master* es transferido a la sección *Slave*; en este caso, el *Master* está aislado a cualquier cambio de D y la salida Q muestra el último estado leído en cuando CLK=0.



Realizar las siguientes operaciones sobre este circuito:

- 1. Poner CLK=1. Cambiar el estado de la entrada D y observar cómo afecta a la sección *Master*. Indicar las llaves de paso que se encuentran en conducción y en corte. ¿Por qué no cambia la sección *Slave*?
- 2. Poner CLK=0. Cambiar el estado de la entrada D y observar el comportamiento del circuito. Indicar las llaves de paso que se encuentran en conducción y en corte.
- G) Basado en este FFD, a continuación se va a realizar el diseño de un registro de desplazamiento. En primer lugar se construye un bloque o símbolo de ese FFD que consiste en una caja con las entradas y salidas. Para ello, ejecutar File→Schema to new symbol que abre la siguiente ventana. Modificar sus parámetros para generar el símbolo indicado en la figura, guardar el directorio y nombre del símbolo y pulsar Ok.



	:	Situación en ca	ida cara:		
		L o Left			
	Orden de	R o Right			
	posición en	D o Down			
Nombre de las	cada cara	UoUp			
entradas/					
salidas /	Schema to Symbol				
N N	I/Os Verilog			Symbol preview	
	Pin Name Po D 1 CLK 2 Q 1	sition <u></u> jide L D R		►D FFD Q ↓DLK	Actualizar los cambios
		$\mathcal{U}$		Refresh E	tamaño de la caja
	Sort by C Increasing of	order ( Decreas	+ ing order	Symbol Properties Name FFD Title : FFD	Nombre del símbolo
	🖌 ОК	🗙 Cancel	🧼 Help	Save in ments Docencia DSCH	12.6c >+-> Directorio

H) Abrir un nuevo diseño, File→new e insertar el símbolo creado anteriormente (Insert→User symbol (.SYM)). Repetir la operación cuatro veces, insertar pulsadores y LEDS y cablear el circuito tal como se indica a continuación.



Realizar la simulación del circuito para comprobar que se comporta como un registro de desplazamiento. Para ello, aplicar la siguiente secuencia:

- 1. Con IN=1, aplicar un pulso de CLK. La salida del primer FFD debe ser 1.
- 2. Con IN=0, aplicar sucesivos pulsos de CLK y observa como ese 1 se va transmitiendo a lo largo de la cadena de FFD.

## 4.- Diseño de un contador asíncrono

En la figura 5 se muestra un esquema alternativo al FFD de la figura 4.sch. En este caso, las puertas de transmisión han sido reemplazadas por multiplexores que se encuentran localizados en la sección **Switches** dentro de la pestaña **Avanced** del menú de símbolos. Además, se ha realizado una modificación de este FFD para incorporar una señal de reset asíncrona que permita su inicialización a 0 mediante puertas NAND de dos entradas. Nótese que el reset se activa por nivel bajo. Esto significa que cuando R=0, el biestable se inicializa a 0 (Q=0 y  $\overline{Q}$ =1) con independencia de la señal de clock (CLK).

I) Realizar el esquemático del FFD indicado en la figura 5 y simular el circuito para comprobar su funcionamiento. Generar el símbolo de este circuito.





Figura 5. FFD con reset.



Figura 6. Divisor frecuencial.

Basado en el FFD de la figura 5 es posible construir un divisor frecuencial, cuya salida es de frecuencia mitad de la entrada. En la figura 6 se muestra el esquema de este circuito en donde



la salida  $\overline{Q}$  se realimenta con la entrada D. En este caso, la salida Q es de frecuencia mitad que CLK como se puede observar en su diagrama temporal.

- J) Realizar el esquemático del contador asíncrono de 4 bits de la figura 7 basado en la conexión en cascada de 4 divisores frecuenciales de la figura 6. En este caso la salida Q de un FFD constituye la señal de reloj del siguiente FFD dividiendo por 2 la frecuencia del FFD anterior. Así, Q<sub>1</sub> divide la frecuencia de CLK, Q<sub>2</sub> la de Q<sub>1</sub> y por consiguiente divide por 4 la de CLK, y así sucesivamente; por último, Q<sub>4</sub> tiene una frecuencia de operación 16 veces inferior a la del CLK. Simular el circuito teniendo en cuenta que inicialmente hay que resetear los biestables. Nótese que el contador es decreciente. ¿Qué sucede si el *display hexadecimal* se conecta a las salidas complementadas de los FFD?
  - Para visualizar mejor el funcionamiento del circuito, conectar un display hexadecimal a cada una de las salidas. Q1 debe estar conectado al conector más a la derecha del display, Q2 al siguiente y así sucesivamente.



Figura 7. Contador asíncrono.



## EDICIÓN DE LAYOUTS DE CIRCUITOS CMOS

## **Objetivos**

En esta práctica se introducirá los conceptos básicos para la edición de layouts en circuitos digitales CMOS. Para ello, se utilizará como herramienta de trabajo Microwind<sup>®</sup> (http://www.microwind.org) que permite realizar de una manera sencilla las operaciones básicas relacionadas con el diseño y simulación de circuitos CMOS. Esta práctica puede considerarse como un tutorial de esta herramienta donde a través de sencillos ejemplos se podrá adquirir unas nociones básicas útiles para adquirir los conocimientos necesarios en esta materia.

Valor individualizado extraído de la tabla de valores: F

## 1.- Trabajo previo de laboratorio

Antes de realizar el trabajo de laboratorio es imprescindible leer con detalle la sección 4 de la práctica.

- A) Dibujar el esquemático a nivel de transistor de la puerta CMOS que realiza la función lógica F asignada a la práctica.
- B) A partir del anterior esquemático, realizar el pre-diseño del layout utilizando el esquema de la figura 2.

## 2.- Tutorial de Microwind<sup>®</sup>: Realizacion de un inversor CMOS

El objetivo de este pequeño tutorial consiste en la realización de un inversor simétrico en una tecnología estándar de 0.25µm y simularlo para obtener los parámetros temporales más importantes. En primer lugar se arranca el software **Microwind2** que se encuentra en la carpeta Microwind2.6s del escritorio del ordenador.

C) Seleccionar la tecnología de 0.25µm; esto significa que la longitud mínima del transistor es de ese valor. Para ello, File→Select foundry y escoger cmos025.rul.



Dibu una c	ija aja B	C Sorra	opia r	r <sup>E</sup> n	stirar o 10ver	Z	coom 1	Sim	ulac ↑	ión	Rec tecn	reaci ológ 7	ión ica D	DRC	Desp v	lazamiento entana	×
Tile.	Vie	wind 2	- EX8	mple.	nsk Co		- An:	hurin	Hale	_	/	-	/				
D						e,				, 219	23		A	<u>.</u>			
5 lan	nbda H		•	81	81		81	251	81	*	75	₹.	Co	ontacto		S Palette	Ŋ
1.00		÷	÷	÷	÷	÷		÷	÷	1		÷	Tran	isistore	s ∕ · ·		
	•		1	÷		Ċ	1	·	÷	÷	1	Dispo	ositiv	os pasi	vos ←		
	•	÷	×	ā.	1	1	2	10	•	1	\$	2	22	o Va Gn		Options	
	2	÷.	2	×.	÷	÷	×.	2	2	÷	¥.	2	:: Elem	entos d	e /	Metal 5 📕 🐂	
				$\sim$	$\sim$		$\mathbf{x}$ :	$\sim$		×		89	simu	ilación	~ K	Metal 4	
																Metal 2	
				4		43			4	42	8	2.5	23	Laye	rs ←	Metal 1	
																Polysilicon 2	
										25			×.	5	6 - 6	Contact 🔯 🗠	
		2	4	50	50	50	50	50	80	2	5	57	5	55	85 - B	Polysilicon	
		12	12	2		3		15	13	15	12	22	21	21	21 <mark>-</mark> 21	P+ Diffusion	
																N Well	
	•	•	•		•	•						4	÷.	ecnolo	ogia <	· · · ·	
Fix th	e text	t locat	ion w	ith the	cursor									Vdd		CMOS 0.35µ	m )/

Figura 1. Entorno gráfico comentado de Microwind.

Microwind permite visualizar las características eléctricas de los transistores MOS para una tecnología determinada. Pulsar  $\boxed{}$  (o Simulated $\rightarrow$ MOS characteristics) y aparecerá la ventana inferior.



Sobre esta ventana se puede realizar las siguientes operaciones:

- 2. Modelo de transistor MOS. Microwind permite la selección de tres modelos:
  - a) Level 1 o modelo simple.
  - b) Level 3 o modelo más preciso.
  - c) BSIM (Berkeley Short-channel IGFET Model) o modelo estándar y comercial utilizado por muchos simuladores analógicos.

En la figura anterior se puede extraer a partir del modelo del transistor la corriente de drenador para V<sub>GS</sub>=2V. Para esta tecnología, UO=0.06m/s, TOX=5·10<sup>-9</sup>m,  $\epsilon_{ox}$ =3.5·10<sup>-11</sup>F/m, VTO=0.45V, de forma que

$$I_{DS} = \frac{1}{2}\beta \frac{W}{L} (V_{GS} - VT0)^2 = \frac{1}{2} UO \frac{\varepsilon_{ox}}{TOX} \frac{W}{L} (V_{GS} - VT0)^2 = 20.2 mA$$

- 3. Obtener el valor teórico de la corriente de drenador para el caso de  $V_{GS}$ =1.5V.
- 4. Seleccionar diferentes modelos y observar su efecto en las características eléctricas del transistor.
- 5. Efecto de la temperatura. Observar el efecto de la temperatura sobre las curvas. ¿Qué sucede cuando aumenta o disminuye la temperatura?

Cerrar esta ventana para continuar con el tutorial.

D) Insertar un transistor NMOS cuya geometría es W=0.75µm y L=0.25µm. Para ello, ejecutar Edit→Generate→nMOS Device y rellenar en la ventana los campos Width MOS y Length MOS. Seleccionar la opción Add polarization. Pulsar finalmente Generate Device.

💊 Layout Generator	
Pads Inductor Contacts MOS	Path   Logo   Bus   Resistor
Mos Parameters	
Width MOS 2	µm L source
Length MOS 0.250	µm 💭 🗖
Nbr of fingers 1	
nMOS pMOS double gate	Units (° in micron (µm) (° in lambda
Imax:7.136mA	Add polarization
Generate Device	X Cancel



A continuación, pulsar un click en la posición que se desea insertar el transistor. Repetir la operación con un transistor PMOS (**Edit** $\rightarrow$ **Generate** $\rightarrow$ **pMOS Device**) de geometría W=2µm y L=0.25µm. Los contactos a Vdd y Gnd permiten la correcta polarización de los transistores. Salvar el diseño **[]**.









E) A continuación procederemos a girar −180° el transistor PMOS. Para ello, ejecuta Edit→Flip and Rotate→-90°. Selecciona por área todo el transistor PMOS y se girará −90°. Repetir la operación para girar otros −90°. Salvar el diseño 🖳.



- F) Para conectar las puertas de ambos transistores, seleccionar en primer lugar rationar para dibujar un rectángulo. En la paleta de layers (si ésta no está abierta pulsar sobre rationar on view→Palette of layers) y seleccionar el layer Polysilicon cuyo texto pasará a color rojo. Con el ratón dibujar una caja que conecte la puerta de ambos transistores.
- G) Repetir la operación para conectar ambos drenadores utilizando el layer Metal 1
   Salvar el diseño 🖳.

- H) El etiquetado de los nudos del layout se realiza a través de los símbolos definidos en la paleta de layers. El procedimiento es sencillo, se selecciona un símbolo y se pega sobre un nudo del layout mediante un click. Realizar el etiquetado de los nudos pegando los siguientes símbolos:
  - 1. Vdd o 🕏. Para esta tecnología tiene asignado 2.5 V.
  - 2. Vss o Gnd o 🚮.
  - 3. Visualización de un nudo o 💿 . Indica aquellos nudos que van a ser visualizados en la gráficas de salida del simulador. Aplicar esta opción al nudo de salida y etiquetarlo con out.
  - Clock de entrada o <u>∎</u>. Se definen una serie de pulsos para su posterior simulación del circuito.

Label name :	clock2		
DC Supply Clock	Pulse   Sinus	Variable Grou	Ind Piece-Wise
Parameters		1	
High Level (V): 2	.50	tl tr th	⊥tf
Low level (V):	.00	low_	
Time low (tl) 0.450	Rise time (tr)	Time high (th)	Fall time (tf)
	wer M F	aster 🔀 ~La	ast Clock

- I) Para finalizar, es preciso comprobar que el layout no viola ninguna regla de diseño y cumple con todos los requerimientos geométricos. Esta operación la realiza el DRC (Design Rule Checker). Cuando se clickea sobre 2 (o Analysis->Design Rule Checker), el DRC muestra sobre el layout un mensaje de un error debido a que no se cumple la distancia mínima entre el contacto a Gnd y el transistor NMOS. Para corregir este error es necesario alejar ese contacto mediante los siguientes pasos:
  - Pulsar by seleccionar por área el contacto, lo que va a permitir desplazarlo y alejarlo del transistor.
  - Conectar mediante Metal 1 el contacto y el transistor. Para ello, seleccionar y dibujar una caja que los una.

Al volver a ejecutar el DRC se observa que el contacto de Vdd asociado al transistor PMOS presenta el mismo problema. Repetir la misma operación y corregir ese error. El layout está libre de errores cuando el DRC no muestre ningún mensaje. Salvar el diseño 🖳.



J) Microwind2 tiene una herramienta muy interesante que permite recrear las principales etapas del proceso de fabricación del layout que acabamos de diseñar. Para ejecutar esta herramienta pulsar a (o Simulate → Process steps in 3D). En la ventana abierta, a la derecha se muestra la lista de los pasos del proceso de fabricación. Estos se pueden ejecutados paso a paso (Botón inferior Next Step) o dejar que la herramienta lo muestre como en una película ( Auto ).





- K) El proceso de simulación del layout permite extraer sus características eléctricas. de ese inversor Al ejecutar ▶ (o Simulate→Run Simulation ...→Voltage vs. Time) se despliega una ventana con dos gráficas, una corresponde a la entrada del inversor, y la inferior a su salida. Para una mejor visualización, poner el parámetro Time scale situado a la derecha a 2ns y pulsar ➡ More ; pulsar este botón cada vez que se modifica alguna opción de la ventana. En la gráfica inferior, se muestra de manera automática el tiempo de propagación t<sub>PHL</sub>=14ps y el t<sub>PLH</sub>=12ps. En la parte inferior de la ventana existen diferentes pestañas a parte de la que se encuentra activa (Voltage vs. Time), como son:
  - Voltages and current. En la gráfica superior se muestra las características temporales del consumo de corriente suministrada por la fuente Vdd. Nótese que ese consumo solo se produce durante las transiciones del nudo de salida, siendo el resto despreciable. Como resultado, la potencia promedio de la puerta es de P=40.667µW tal como se especifica en la parte inferior derecha.
- Voltages vs. Voltages. Permite visualizar la VTC o curva de transferencia en tensión de la puerta. En este caso, el punto medio de la tensión de salida (Vdd/2) corresponde a una tensión de entrada de 1.299V. Para ello, marcar la ventana x50 en el menú Evaluate situado a la derecha.
- 3. Frequency vs. Time. No usado aquí.
- 4. **Eye diagram**. Permite una visualización más detallada de las transiciones de la puerta.
- L) A continuación, se va a analizar el incremento del tiempo de propagación de la puerta cuando se añade una capacidad extra al nudo de salida. Para añadir una carga, seleccionar en la paleta de layers el símbolo del condensador, +, y clikear sobre el nudo de salida. Se despliega una ventana donde se indica el valor de esa capacidad en pF. Modificar ese valor a 0.05 y pulsar ok. El condensador y su valor quedarán dibujados en el layout. Volver a simular el circuito y observar las diferencias en términos de tiempos de propagación, consumo de corriente y potencia.

## 3.- Generación automática de Layouts

Una opción muy interesante de Microwind2 es la posibilidad de generar automáticamente de layout a partir de una descripción funcional o leyendo un fichero verilog<sup>©</sup>. Verilog es un lenguaje de descripción hardware y se utiliza para describir circuitos digitales.

M) Arranca el Microwind2 y ejecuta Compile→Compile one line. En la ventana que se despliega, existe un conjunto de funciones predefinidas. Escoger por ejemplo la descripción de una puerta or2 y pulsar Compile como se muestra a continuación.

S CMOS Cell Compiler		<b>×</b>
Enter equation		
or2=(A B)		•
Compile	🗶 Cancel	🛷 Help

Utilizando los caracteres | (operación lógica or), & (and) y ~ (not), compilar la siguiente ecuación  $SAL = \overline{AB+CD}$ .



N) Microwind2 es capaz de sintetizar descripciones de alto nivel. Arrancar la herramienta Dsch, seleccionar la tecnología 0.25µm (File→Select foundry y escoger cmos025.tec) abrir el fichero figura5.sch de la práctica 12. Esta herramienta es capaz de generar la descripción verilog de este circuito. Para ello, ejecutar File→Make verilog file y al pulsar Ok se genera un fichero figura5.v con su descripción verilog en el mismo directorio donde se encuentra el anterior fichero. A continuación, arrancar Microwind2 y seleccionar la misma tecnología (File→Select foundry y escoger cmos025.rul). Ejecutar Compile→Compile verilog file y seleccionar el fichero figura5.v anterior; para ver este fichero seleccionar el tipo: Any file . Como resultado se genera de manera automática el layout.

## 4.- Edición del layout de un circuito CMOS

En esta sección se procederá a realizar el layout de un circuito CMOS que implementa la función F especificada en la práctica. Observar que la función que se pide es no inversora. Esto significa que hay que añadir un inversor a la salida para complementar la función de la puerta compleja CMOS.

## 4.1. Sugerencias en la realización del layout

En la edición del layout se va a utilizar como punto de partida una estructura similar a la mostrada en la figura de la página siguiente. Está constituido por dos arrays de 4 transistores, PMOS en la parte superior y NMOS en la parte inferior, cuyas puertas están conectadas a través de polisilicio. Las entradas A, B, C y D se suponen conectadas a este polisilicio sin ningún orden predeterminado. Dos líneas horizontales metálicas anchas conforman la alimentación (Vdd en la parte superior) y la masa (Gnd en la parte inferior). Sobre estas líneas se colocan los contactos a pozo o N-well ( ) sobre Vdd y los contactos a substrato ( ) sobre Gnd; Ojo, es necesario extender el N-well para que contenga los contactos a pozo tal como se indica en la figura. Se ha añadido el inversor a la salida en la parte derecha como celda independiente pero que dependiendo del diseño puede ser colocado a la izquierda. La salida de este inversor es la salida F de la celda.

Sobre esta estructura se realizará el interconexionado entre los transistores PMOS y NMOS y a su vez con el inversor de salida para que le celda realice la función lógica F especificada. Las conexiones solo se pueden realizar con líneas metálicas de Metal 1. Esto implica que a veces es necesario aumentar la distancia entre los transistores PMOS y Vdd, entre los transistores PMOS y NMOS o entre los transistores NMOS y Gnd con objeto de crear más espacio libre para situar esas líneas metálicas. Cada diseño necesita unos requerimientos de espacio diferentes. Por ello, antes de realizar el layout es necesario efectuar un análisis previo de nuestra celda que permita conocer la distribución real de las líneas de interconexión.



En la parte inferior se muestra un esquema a nivel de transistor del layout superior. Observar la relación directa que existe entre el layout y la distribución de los transistores de la figura inferior. Conceptualmente ambas representaciones tienen la misma distribución de los transistores.



Figura 2. Pre-diseño del layout.

A continuación se muestra como ejemplo el procedimiento para realizar el layout de una puerta CMOS que realice la función lógica  $F = (A + B) \cdot C$ .



**Paso 1: Descripción a nivel de transistor**. Aplicando algebra de Boole, se obtiene  $F = \overline{\overline{(A+B)} \cdot C}$ . La descripción a nivel transistor de este circuito incluye un inversor de salida y sería



**Paso 2: Realización de un prediseño: Diagrama de stick**. Se realiza el pre-diseño a nivel de transistor o diagrama de stick del layout de la puerta. Se puede observar que la primera puerta necesita tres transistores NMOS y PMOS cuya salida está conectada a un inversor. El pre-layout permite definir las interconexiones metálicas de los transistores para construir el esquemático del paso anterior. Como resultado se obtendría la siguiente estructura:



**Paso 3: Realización del layout final.** Se traslada la estructura definida anteriormente para realizar el layout siguiendo unas directrices que previamente se han especificado. No olvidar las conexiones a substrato y a pozo. El layout final toma la siguiente forma:

	· · ·					
Vdd+						
	$\boxtimes$					
					$\boxtimes$	
	•••••					
						F
Vss-						
		1.00				
		A	3 · · · ·	C · · ·		

## 4.2. Edición del layout

En esta sección se procederá a realizar el layout que implemente la función F asignada a la práctica. El punto de partida es el esquemático a nivel de transistor del apartado A y su correspondiente traslado a una descripción pre-layout desarrollada en el apartado B.

- O) En primer lugar se generan todos los transistores del layout. Para ello, arrancar Microwind2 y seleccionar la tecnología 0.25µm (File→Select foundry y escoger cmos025.rul). La generación de varios transistores en serie se puede realizar automáticamente en la ventana generada por Edit→Generate→nMOS Device o pMOS Device:
  - Asignar la geometría a los transistores: W=1.5μm y L=0.25μm para los NMOS y W=5μm y L=0.25μm para los PMOS.
  - 2) Modificar las opciones de Nbr of fingers (4 en nuestro caso).
  - 3) Deseleccionar la opción Add polarization.



Sector Contractor	_ 🗆 X
Pads Inductor Contacts MOS Path	Logo Bus Resistor
Mos Parameters	
Width MOS 1.50 µm	L source
Length MOS 0.250 µm	
Nbr of fingers 4	gate
nMOS pMOS double gate	
નું સું મું	in micron (µm)
104 64 04	🔿 in lambda
Imax:5.187mA	Add polarization
Generate Device	X Cancel

- P) Una vez generado y alienados todos los transistores, el paso siguiente es completar el layout siguiendo la estructura del pre-diseño realizado en el apartado B. Para ello, conectar las puertas de polisilicio y añadir la líneas metálicas anchas de Vdd y Gnd. Para añadir los contactos a substrato y pozo, en la parte superior de la Palette, seleccionar y colocarlo sobre la línea metálica de Gnd, y añadir sobre Vdd y dentro del pozo (N-Well). Debe haber al menos un contacto por cada uno de los pozos. Pasar el DRC y corregir todos los posibles errores de diseño.
- Q) Simular el circuito aplicando los estímulos correspondientes. Para ello, buscar una combinación de entrada que genere una transición  $0 \rightarrow 1$  o  $1 \rightarrow 0$  a la salida. Calcular el tiempo de propagación (t<sub>p</sub>).

# **HOJAS DE CARACTERÍSTICAS**

# **DE LOS**

## **COMPONENTES**

## **UTILIZADOS EN LA**

# **REALIZACIÓN DE ESTAS PRÁCTICAS**

## **Componentes**:

- µA741, *Pág.* 75
- TL081/82/83, *Pág. 82*
- MC14007UB, Pág. 87



## μΑ741, μΑ741Υ GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

SLOS094B - NOVEMBER 1970 - REVISED SEPTEMBER 2000

- Short-Circuit Protection
- Offset-Voltage Null Capability
- Large Common-Mode and Differential Voltage Ranges
- No Frequency Compensation Required
- Low Power Consumption
- No Latch-Up
- Designed to Be Interchangeable With Fairchild µA741

#### description

The  $\mu$ A741 is a general-purpose operational amplifier featuring offset-voltage null capability.

The high common-mode input voltage range and the absence of latch-up make the amplifier ideal for voltage-follower applications. The device is short-circuit protected and the internal frequency compensation ensures stability without external components. A low value potentiometer may be connected between the offset null inputs to null out the offset voltage as shown in Figure 2.

The  $\mu$ A741C is characterized for operation from 0°C to 70°C. The  $\mu$ A741I is characterized for operation from -40°C to 85°C.The  $\mu$ A741M is characterized for operation over the full military temperature range of -55°C to 125°C.

#### symbol





NC - No internal connection

**OA741** 



## μΑ741, μΑ741Υ GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

#### SLOS094B - NOVEMBER 1970 - REVISED SEPTEMBER 2000

#### absolute maximum ratings over operating free-air temperature range (unless otherwise noted)<sup>†</sup>

			μ <b>A741</b> Ι	μ <b>A741M</b>	UNIT
Supply voltage, V <sub>CC+</sub> (see Note 1)		18	22	22	V
Supply voltage, VCC- (see Note 1)		-18	-22	-22	V
Differential input voltage, VID (see Note 2)		±15	±30	±30	V
Input voltage, VI any input (see Notes 1 and 3)		±15	±15	±15	V
Voltage between offset null (either OFFSET N1 or OFFSET N2) and V <sub>CC</sub> _			±0.5	±0.5	V
Duration of output short circuit (see Note 4)		unlimited	unlimited	unlimited	
Continuous total power dissipation		See Dissipation Rating Table			
Operating free-air temperature range, TA		0 to 70	-40 to 85	-55 to 125	°C
Storage temperature range		-65 to 150	-65 to 150	-65 to 150	°C
Case temperature for 60 seconds FK package				260	°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds	J, JG, or U package			300	°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	D, P, or PW package	260	260		°C

<sup>†</sup> Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. All voltage values, unless otherwise noted, are with respect to the midpoint between V<sub>CC+</sub> and V<sub>CC-</sub>

2. Differential voltages are at IN+ with respect to IN-.

3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 V, whichever is less.

 The output may be shorted to ground or either power supply. For the µA741M only, the unlimited duration of the short circuit applies at (or below) 125°C case temperature or 75°C free-air temperature.

#### DISSIPATION RATING TABLE

PACKAGE	T <sub>A</sub> ≤ 25°C POWER RATING	DERATING FACTOR	DERATE ABOVE TA	T <sub>A</sub> = 70°C POWER RATING	T <sub>A</sub> = 85°C POWER RATING	T <sub>A</sub> = 125°C POWER RATING
D	500 mW	5.8 mW/°C	64°C	464 mW	377 mW	N/A
FK	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
J	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
JG	500 mW	8.4 mW/°C	90°C	500 mW	500 mW	210 mW
P	500 mW	N/A	N/A	500 mW	500 mW	N/A
PW	525 mW	4.2 mW/°C	25°C	336 mW	N/A	N/A
U	500 mW	5.4 mW/°C	57°C	432 mW	351 mW	135 mW

### **OA741**

AVAILABLE OPTIONS										
			PACK	AGED DEVIC	ES			CHIP		
TA	SMALL OUTLINE (D)	CHIP CARRIER (FK)	CERAMIC DIP (J)	CERAMIC DIP (JG)	PLASTIC DIP (P)	TSSOP FLAT (PW) PACK (U)		CHIP FORM (Y)		
0°C to 70°C	μA741CD				μA741CP	µA741CPW		μA741Y		
-40°C to 85°C	μA741ID				μA741IP					
-55°C to 125°C		μA741MFK	μA741MJ	µA741MJG			μA741MU			

The D package is available taped and reeled. Add the suffix R (e.g., µA741CDR).

#### schematic



 Component Count

 Transistors
 22

 Resistors
 11

 Diode
 1

 Capacitor
 1



DADAMETED		TEST	T.T	ŀ	A741C		μ <b>A74</b>	1I, μ <b>Α</b> 7	41M	UNIT
	FARAMETER	CONDITIONS	'A'	MIN	TYP	MAX	MIN	TYP	MAX	UNIT
Vie	Input offect voltage	Vo = 0	25°C		1	6		1	5	m\/
VI0	input onset voltage	V0-V	Full range			7.5			6	v
∆VIO(adj)	Offset voltage adjust range	V <sub>O</sub> = 0	25°C		±15			±15		mV
10	locut offset current	Vo = 0	25°C		20	200		20	200	24
U	input onset content	v0-v	Full range			300			500	10
lin	Input bias current	Vo = 0	25°C		80	500		80	500	nA
18	input bias current	v0-v	Full range			800			1500	115
Vice	Common-mode input		25°C	±12	±13		±12	±13		v
MOR	voltage range		Full range	±12			±12			•
		RL = 10 kΩ	25°C	±12	±14		±12	±14		
Veu	Maximum peak output	$R_L \ge 10 k\Omega$	Full range	±12			±12			v
VOM	voltage swing	R <sub>L</sub> = 2 kΩ	25°C	±10	±13		±10	±13		
		$R_L \ge 2 k\Omega$	Full range	±10			±10			
A. 10	Large-signal differential voltage amplification	R <sub>L</sub> ≥ 2 kΩ	25°C	20	200		50	200		VIII
AVD		V <sub>O</sub> = ±10 V	Full range	15			25			VIIIV
rj	Input resistance		25°C	0.3	2		0.3	2		MΩ
ro	Output resistance	VO = 0, See Note 5	25°C		75			75		Ω
Ci	Input capacitance		25°C		1.4			1.4		pF
CMPR	Common-mode rejection		25°C	70	90		70	90		40
GWIRK	ratio	VIC - VICRIIIII	Full range	70			70			UB
kauta	Supply voltage sensitivity	Vec = +9 V to +15 V	25°C		30	150		30	150	
~8V8	(TANO/TACC)	ACC - TRA 10 T 12 A	Full range			150			150	μν/ν
los	Short-circuit output current		25°C		±25	±40		±25	±40	mA
loo	Supply current	Vo = 0 No load	25°C		1.7	2.8		1.7	2.8	mA
100		VU-0, No load	Full range			3.3			3.3	ma
Po	Total power dissination	Vo = 0 No load	25°C		50	85		50	85	mW
. 0	Total power dissipation	VU - 0, No load	Full range			100			100	

electrical characteristics at specified free-air	temperature, V <sub>CC+</sub> = ±1	15 V (unless otherwise noted)
--	------------------------------------	-------------------------------

<sup>†</sup> All characteristics are measured under open-loop conditions with zero common-mode input voltage unless otherwise specified. Full range for the μA741C is 0°C to 70°C, the μA741I is -40°C to 85°C, and the μA741M is -55°C to 125°C.

NOTE 5: This typical value applies only at frequencies above a few hundred hertz because of the effects of drift and thermal feedback.

## operating characteristics, $V_{CC\pm}$ = ±15 V, T<sub>A</sub> = 25°C

DADAMETED		TEST CONDITIONS		μ <b>A741C</b>			μA741I, μA741M			UNIT
	PARAMETER	TEST CONDITIONS		MIN	TYP	MAX	MIN	TYP	MAX	UNIT
tr	Rise time	V <sub>1</sub> = 20 mV,	R <sub>L</sub> = 2 kΩ,		0.3			0.3		μs
	Overshoot factor	C <sub>L</sub> = 100 pF,	See Figure 1		5%			5%		
ŜR	Slew rate at unity gain	V <sub>I</sub> = 10 V, C <sub>L</sub> = 100 pF,	R <sub>L</sub> = 2 kΩ, See Figure 1		0.5			0.5		V/µs

## **OA741**

#### PARAMETER MEASUREMENT INFORMATION



Figure 1. Rise Time, Overshoot, and Slew Rate

#### APPLICATION INFORMATION

Figure 2 shows a diagram for an input offset voltage null circuit.



Figure 2. Input Offset Voltage Null Circuit





#### TYPICAL CHARACTERISTICS<sup>†</sup>

Figure 5

#### **OA741**



#### TYPICAL CHARACTERISTICS

OPEN-LOOP LARGE-SIGNAL DIFFERENTIAL VOLTAGE AMPLIFICATION



**OA741** 



Order this document by TL081C/D



## JFET Input Operational Amplifiers

These low-cost JFET input operational amplifiers combine two state-ofthe-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar products.

- Input Offset Voltage Options of 6.0 mV and 15 mV Max
- · Low Input Bias Current: 30 pA
- Low Input Offset Current: 5.0 pA
- Wide Gain Bandwidth: 4.0 MHz
- · High Slew Rate: 13 V/• s
- · Low Supply Current: 1.4 mA per Amplifier
- High Input Impedance: 10<sup>12</sup> •

#### ORDERING INFORMATION

Op Amp Function	Device	Operating Temperature Range	Package
Cinale	TL081CD	Te = 01 to 17010	SO8
Single	TL081ACP	IA = 0* 10 +70*C	Plastic DIP
Dual	TL082CD	Ta = 0a to +70aC	SO8
Duai	TL082ACP	1A - 0- 10 +70-C	Plastic DIP
Quad	TL084CN, ACN	T <sub>A</sub> = 0• to +70•C	Plastic DIP



# TL081C,AC TL082C,AC TL084C,AC

## JFET INPUT OPERATIONAL AMPLIFIERS

#### SEMICONDUCTOR TECHNICAL DATA







## TL081/82/83

#### MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	VCC VEE	18 –18	v
Differential Input Voltage	VID	±30	V
Input Voltage Range (Note 1)	VIDR	±15	V
Output Short Circuit Duration (Note 2)	tsc	Continuous	
Power Dissipation Plastic Package (N, P) Derate above T <sub>A</sub> = +47°C	PD 1/θJA	680 10	mW mW/°C
Operating Ambient Temperature Range	TA	0 to +70	°C
Storage Temperature Range	T <sub>stg</sub>	-65 to +150	°C

NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage or

The nutry induces of the input voltage india not exceed the magnitude of the supply voltage of 15 V, whichever is less.
 The output may be shorted to ground or either supply. Temperature and/or supply voltages must be limited to ensure that power dissipation ratings are not exceeded.
 ESD data available upon request.

#### ELECTRICAL CHARACTERISTICS (V<sub>CC</sub> = 15 V, V<sub>EE</sub> = -15 V, T<sub>A</sub> = T<sub>low</sub> to T<sub>high</sub> [Note 1].)

Characteristics	Symbol	Min	Тур	Мах	Unit
Input Offset Voltage (R <sub>S</sub> ≤ 10 k, V <sub>CM</sub> = 0)	VIO				m∨
TL081C, TL082C		-	-	20	
TL084C		-	-	20	
TL08_AC		-	-	7.5	
Input Offset Current (V <sub>CM</sub> = 0) (Note 2)	IIO				nA
TL08_C		-	-	5.0	
TL08_AC		-	-	3.0	
Input Bias Current (V <sub>CM</sub> = 0) (Note 2)	I <sub>IB</sub>				nA
TL08_C		-	-	10	
TL08_AC		-	-	7.0	
Large–Signal Voltage Gain (V <sub>O</sub> = ±10 V,R <sub>L</sub> ≥ 2.0 k)	Avol				V/mV
TL08_C		15	-	-	
TL08_AC		25	-	-	
Output Voltage Swing (Peak-to-Peak)	Vo				V
(R <sub>L</sub> ≥ 10 k)		24	-	-	
(R <sub>L</sub> ≥ 2.0 k)		20	-	-	

NOTES: 1. T<sub>IOW</sub> = 0°C for TL081AC,C TL082AC,C Thigh = 70°C for TL081AC

TL082AC,C

TL084AC,C TL084AC,C 2. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

#### Figure 1. Unity Gain Voltage Follower







MOTOROLA ANALOG IC DEVICE DATA

### TL081/82/83

UC

## TL081C,AC TL082C,AC TL084C,AC

Characteristics	Symbol	Min	Тур	Мах	Unit
Input Offset Voltage (R <sub>S</sub> ≤ 10 k, V <sub>CM</sub> = 0) TL081C, TL082C TL084C TL08_AC	VIO	- - -	5.0 5.0 3.0	15 15 6.0	mV
Average Temperature Coefficient of Input Offset Voltage $R_S = 50 \ \Omega$ , $T_A = T_{low}$ to $T_{high}$ (Note 1)	Δ∨ <sub>IO</sub> /ΔT	-	10	-	μV/°C
Input Offset Current (V <sub>CM</sub> = 0) (Note 2) TL08_C TL08_AC	lio		5.0 5.0	200 100	pА
Input Bias Current (V <sub>CM</sub> = 0) (Note 2) TL08_C TL08_AC	lΒ	-	30 30	400 200	pА
Input Resistance	ľj	-	10 <sup>12</sup>	-	Ω
Common Mode Input Voltage Range TL08_C TL08_AC	VICR	±10 ±11	15, –12 15, –12	-	V
Large Signal Voltage Gain (V <sub>O</sub> = ±10 V, R <sub>L</sub> ≥ 2.0 k) TL08_C TL08_AC	Avol	25 50	150 150		V/mV
Output Voltage Swing (Peak-to-Peak) (RL = 10 k)	Vo	24	28	-	V
Common Mode Rejection Ratio (R <sub>S</sub> ≤ 10 k) TL08_C TL08_AC	CMRR	70 80	100 100	- -	dB
Supply Voltage Rejection Ratio (R <sub>S</sub> ≤ 10 k) TL08_C TL08_AC	PSRR	70 80	100 100		dB
Supply Current (Each Amplifier)	ID	-	1.4	2.8	mA
Unity Gain Bandwidth	BW	-	4.0	-	MHz
Slew Rate (See Figure 1) V <sub>in</sub> = 10 V, R <sub>L</sub> = 2.0 k, C <sub>L</sub> = 100 pF	SR	-	13	-	V/µs
Rise Time (See Figure 1)	tr	-	0.1	-	μs
Overshoot (Vin = 20 mV, RL = 2.0 k, CL = 100 pF)	OS	-	10	-	%
Equivalent Input Noise Voltage $R_S = 100 \Omega$ , f = 1000 Hz	en	-	25	-	nV/√Hz
Channel Separation A <sub>V</sub> = 100	CS	-	120	-	dB

#### ELECTRICAL CHARACTERISTICS (V<sub>CC</sub> = 15 V, V<sub>EE</sub> = -15 V, T<sub>A</sub> = 25°C, unless otherwise noted.)

Thigh = 70°C for TL081AC

NOTES: 1. T<sub>Iow</sub> = 0°C for TL081AC,C T<sub>high</sub> = 70°C for TL081AC TL082AC,C TL082AC,C TL084AC,C TL084AC,C 2. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

### TL081/82/83



## T<sub>A</sub>, AMBIENT TEMPERATURE (+C)

## TL081/82/83

T<sub>A</sub>, AMBIENT TEMPERATURE (•C)

Figure 14. Positive Peak Detector

Figure 15. Voltage Controlled Current Source



Figure 16. Long Interval RC Timer



Time (t) = R4 C4n (VR/VR-VI), R3 = R4, R5 = 0.1 R6 If R1 = R2: t = 0.693 R4C



Figure 17. Isolating Large Capacitive Loads



## TL081/82/83

# MC14007UB

## **Dual Complementary Pair Plus Inverter**

The MC14007UB multipurpose device consists of three N-Channel and three P-Channel enhancement mode devices packaged to provide access to each device. These versatile parts are useful in inverter circuits, pulse-shapers, linear amplifiers, high input impedance amplifiers, threshold detectors, transmission gating, and functional gating.

#### Features

- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- · Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4007A or CD4007UB
- · This device has 2 outputs without ESD Protection. Antistatic precautions must be taken.
- Pb-Free Packages are Available

#### MAXIMUM RATINGS (Voltages Referenced to V<sub>SS</sub>)

Symbol	Parameter	Value	Unit
VDD	DC Supply Voltage Range	-0.5 to +18.0	V
V <sub>in</sub> , V <sub>out</sub>	Input or Output Voltage Range (DC or Transient)	-0.5 to V <sub>DD</sub> +0.5	~
I <sub>in</sub> , I <sub>out</sub>	Input or Output Current (DC or Transient) per Pin	±10	mA
PD	Power Dissipation, per Package (Note 1)	500	mW
TA	Ambient Temperature Range	-55 to +125	°
T <sub>stg</sub>	Storage Temperature Range	-65 to +150	°C
ΤL	Lead Temperature (8 second Soldering)	260	°C

Stresses exceeding Maximum Ratings may damage the device. Maximum Ratings are stress ratings only. Functional operation above the Recommended Operating Conditions is not implied. Extended exposure to stresses above the Recommended Operating Conditions may affect device reliability.

Temperature Derating: Plastic "P and D/DW" Packages: – 7.0 mW/°C from 65°C 50 125°C.



### **ON Semiconductor®**

http://onsemi.com

		MARKING DIAGRAMS				
Naverati	PDIP-14 P SUFFIX CASE 646	14 MC14007UBCP O AWLYYWWG V V V V V V V 1				
Second Second	SOIC-14 D SUFFIX CASE 751A	14 14007UG 0 AWLYWW 1 U U U U U U				
Sectore R	SOEIAJ-14 F SUFFIX CASE 965	14 MC14007UB ALYWG 1				
A WL, L YY, Y WW, V G	= Assemb = Wafer Lo = Year V = Work Wo = Pb-Free	ly Location ot eek Indicator				
PIN ASSIGNMENT						
D-P <sub>B</sub>	<b>[</b> 1• 14	t D Voo				
S-PB	2 13	D-PA				



#### ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 6 of this data sheet.









Figure 2. Schematic

				-55°C 25°C			125	°C			
Symbol	Characteristic		V <sub>DD</sub> Vdc	Min	Max	Min	Typ (Note 2)	Max	Min	Max	Unit
VoL	Output Voltage * Vin = V <sub>DD</sub> or 0	0" Level	5.0 10 15	- - -	0.05 0.05 0.05	- - -	0 0 0	0.05 0.05 0.05	- - -	0.05 0.05 0.05	Vdc
VoH	V <sub>in</sub> = 0 or V <sub>DD</sub> =	1" Level	5.0 10 15	4.95 9.95 14.95		4.95 9.95 14.95	5.0 10 15	-	4.95 9.95 14.95		Vdc
VIL	Input Voltage (V <sub>O</sub> = 4.5 Vdc) (V <sub>O</sub> = 9.0 Vdc) (V <sub>O</sub> = 13.5 Vdc)	0" Level	5.0 10 15		1.0 2.0 2.5	- -	2.25 4.50 6.75	1.0 2.0 2.5		1.0 2.0 2.5	Vdc
VIH	$(V_O = 0.5 \text{ Vdc})$ " $(V_O = 1.0 \text{ Vdc})$ $(V_O = 1.5 \text{ Vdc})$	1" Level	5.0 10 15	4.0 8.0 12.5		4.0 8.0 12.5	2.75 5.50 8.25	- - -	4.0 8.0 12.5		Vdc
юн	Output Drive Current (V <sub>OH</sub> = 2.5 Vdc) (V <sub>OH</sub> = 4.6 Vdc) (V <sub>OH</sub> = 9.5 Vdc) (V <sub>OH</sub> = 13.5 Vdc)	Source	5.0 5.0 10 15	-3.0 -0.64 -1.6 -4.2		-2.4 -0.51 -1.3 -3.4	-5.0 -1.0 -2.5 -10		-1.7 -0.36 -0.9 -2.4		mAdc
IOL	(V <sub>OL</sub> = 0.4 Vdc) (V <sub>OL</sub> = 0.5 Vdc) (V <sub>OL</sub> = 1.5 Vdc)	Sink	5.0 10 15	0.64 1.6 4.2	-	0.51 1.3 3.4	1.0 2.5 10		0.36 0.9 2.4	-	mAdc
lin	Input Current		15	-	±0.1	-	±0.00001	±0.1	-	±1.0	μAdc
Cin	Input Capacitance (Vin = 0)		-	-	-	-	5.0	7.5	-	-	pF
IDD	Quiescent Current (Per Package)		5.0 10 15	-	0.25 0.5 1.0	-	0.0005 0.0010 0.0015	0.25 0.5 1.0	-	7.5 15 30	μAdc
Ι <sub>Τ</sub>	Total Supply Current (Notes 3 (Dynamic plus Quiescent, Per Gate) (C <sub>L</sub> = 50 pF)	3 and 4)	5.0 10 15			$I_T = (0.1)$ $I_T = (1.1)$ $I_T = (2.1)$	7 μΑ/kHz) f 4 μΑ/kHz) f 2 μΑ/kHz) f	+ I <sub>DD</sub> /6 + I <sub>DD</sub> /6 + I <sub>DD</sub> /6			μAdc

#### ELECTRICAL CHARACTERISTICS (Voltages Referenced to V<sub>SS</sub>)

Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.
 The formulas given are for the typical characteristics only at 25°C.
 To calculate total supply current at loads other than 50 pF: I<sub>T</sub>(C<sub>L</sub>) = I<sub>T</sub>(50 pF) + (C<sub>L</sub> - 50) Vfk where: I<sub>T</sub> is in µA (per package), C<sub>L</sub> in pF, V = (V<sub>DD</sub> - V<sub>SS</sub>) in volts, f in kHz is input frequency, and k = 0.003.



#### SWITCHING CHARACTERISTICS (Note 5) (CL = 50 pF, TA = 25°C)

Symbol	Characteristic	V <sub>DD</sub> Vdc	Min	Typ (Note 6)	Max	Unit
t⊤∟H	Output Rise Time $ \begin{array}{l} t_{TLH} = (1.2 \text{ ns/pF}) \ C_L + 30 \text{ ns} \\ t_{TLH} = (0.5 \text{ ns/pF}) \ C_L + 20 \text{ ns} \\ t_{TLH} = (0.4 \text{ ns/pF}) \ C_L + 15 \text{ ns} \end{array} $	5.0 10 15		90 45 35	180 90 70	ns
t⊤HL	Output Fall Time $ \begin{array}{l} t_{THL} = (1.2 \text{ ns/pF}) \ C_L + 15 \text{ ns} \\ t_{THL} = (0.5 \text{ ns/pF}) \ C_L + 15 \text{ ns} \\ t_{THL} = (0.4 \text{ ns/pF}) \ C_L + 10 \text{ ns} \end{array} $	5.0 10 15		75 40 30	150 80 60	ns
tрін	$\begin{array}{l} \mbox{Turn-Off Delay Time} \\ t_{PLH} = (1.5 \mbox{ ns/pF}) \ C_L + 35 \mbox{ ns} \\ t_{PLH} = (0.2 \mbox{ ns/pF}) \ C_L + 20 \mbox{ ns} \\ t_{PLH} = (0.15 \mbox{ ns/pF}) \ C_L + 17.5 \mbox{ ns} \end{array}$	5.0 10 15		60 30 25	125 75 55	ns
t <sub>PHL</sub>	$\begin{array}{l} \mbox{Turn-On Delay Time} \\ t_{PHL} = (1.0 \mbox{ ns/pF}) \ C_L + 10 \ ns \\ t_{PHL} = (0.3 \ ns/pF) \ C_L + 15 \ ns \\ t_{PHL} = (0.2 \ ns/pF) \ C_L + 15 \ ns \end{array}$	5.0 10 15	- -	60 30 25	125 75 55	ns

The formulas given are for the typical characteristics only. Switching specifications are for device connected as an inverter.
 Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.





All unused inputs connected to ground.

All unused inputs connected to ground.



Figure 3. Typical Output Source Characteristics



These typical curves are not guarantees, but are design aids. Caution: The maximum current rating is 10 mA per pin.



Figure 5. Switching Time and Power Dissipation Test Circuit and Waveforms

#### APPLICATIONS

The MC14007UB dual pair plus inverter, which has access to all its elements offers a number of unique circuit applications. Figures 1, 6, and 7 are a few examples of the device flexibility.



X = Don't Care

Figure 6. 3-State Buffer



Substrates of P-Channel devices internally connected to  $V_{DD}$ ; Substrates of N-Channel devices internally connected to  $V_{SS}$ .

#### Figure 7. AOI Functions Using Tree Logic

#### PACKAGE DIMENSIONS







# MANUAL DE INSTRUCCIONES DEL OSCILOSCOPIO DIGITAL

# **AGILENT SERIE DS03000**





## 1.- Introducción

El osciloscopio AGILENT serie DS03000 es un osciloscopio digital de dos canales. En la Fig 1. se muestra el panel frontal de este osciloscopio. Tiene a su izquierda una pantalla en color y a su derecha teclas y mandos; las teclas son pulsadores y los mandos son giratorios. La mayoría de las teclas y mandos se agrupan bajo alguno de los siguientes descriptores: Control horizontal y vertical, control de formas de onda., control de ejecución, disparo, control de medida y control del menú. Las teclas situados en la parte derecha de la pantalla debajo de

## MENU

pulsador MENU ON/OFF  $\bigcirc$  muestran en pantalla los menús de los pulsadores programables que permiten acceder a las funciones del osciloscopio.



Figura 1. Disposición frontal de mandos y teclas.

Este manual de instrucciones tiene solamente como finalidad describir las operaciones básicas para el manejo de este osciloscopio enfocadas a la realización de las prácticas de esta asignatura. Para un manejo más avanzado es necesario recurrir al manual completo proporcionado por el fabricante y que se puede descargar de la página Web de la asignatura.

## 2.- Compensación de las sondas

Antes de usar el osciloscopio, es necesario efectuar un ajuste en frecuencia de las sondas, operación conocida como **compensación de la sonda**. Esta operación debe realizarse cuando se conecte por primera vez una sonda a un canal y sólo es válido para esa sonda y ese canal. En



caso contrario, hay que repetir la operación. Por ello, se recomienda que una vez compensada una sonda se deje conectada permanentemente al canal.

La compensación se realiza de la siguiente manera:

- 1.- Conectar una sonda al canal y seleccionar ese canal <sup>1</sup> o <sup>2</sup> (la tecla se ilumina). En el menú Probe seleccionar la atenuación de 10X, es decir, pulsar el botón de la derecha de la pantalla correspondiente a la opción Probe hasta que aparezca <sup>Probe</sup>. Opciones de Probe son: 1X, 10X, 100X y 1000X. En nuestro caso, las sondas que utilizamos tienen una atenuación de 10X.
- Conectar la sonda a la salida de la onda cuadrada de compensación de sonda (esquina inferior derecha).

Auto-

- **3.-** Pulsar Scale del panel frontal.
- **4.-** Utilizar un destornillador y girar el tornillo hasta que aparezca una onda cuadrada perfecta, tal como se indica la figura 2.



Figura 2. Compensación de la sonda para baja frecuencia.

## 3.- Visualizar una señal automáticamente

Las teclas de ejecución son



Figura 3. Teclas de ejecución.

- Run Stop
   (iluminada en verde): El osciloscopio obtiene los datos y muestra la traza más reciente. Modo normal de operación.
- $\rightarrow$  Run (iluminada en rojo): Se congela la pantalla.
- $\rightarrow$  (Single) Adquiere una traza sencilla.

El osciloscopio tiene una función de autoescala (tecla blanca Scale) que lo configura automáticamente para visualizar lo mejor posible la señal de entrada. Para utilizar Auto-Scale se necesitan señales de frecuencia mayor o igual a 50Hz, un ciclo de trabajo superior a 1% y una amplitud de al menos 10mV pico a pico. Cuando se pulsa Cale, cambia la escala de todos los canales que tengan señales aplicadas y selecciona un rango de base de tiempos en función de la

fuente de disparo. Se elige automáticamente como fuente de disparo la entrada con señal de mayor amplitud(si hay señal conectada a la entrada del disparador externo, se elige ésta como fuente de disparo).

## 4.- Configuración vertical

Cada canal tiene un menú de control vertical que aparece después de presionar el canal (1)  $_{0}$  (2) del panel central. Los mandos y teclas del control vertical se indican en la figura 4 y en la figura 5 se muestra las distintas informaciones que aparecen en pantalla. El mando **position knob** (2) mueve la forma de onda verticalmente. El valor numérico de tensión es mostrado durante un corto intervalo de tiempo en la esquina inferior izquierda y corresponde al punto indicado por los símbolos de masa (1)  $_{0}$  (2). Estos símbolos situados a la izquierda se mueven simultáneamente con el **position knob**. El mando **Scale knob** (2) permite modificar la sensibilidad vertical, es decir, el valor de *Volts/Div* en un rango de 20mV/div a 50V/div; el valor seleccionado es visualizado en la línea inferior de estado.

Pulsando  $\begin{pmatrix} 1 \\ 0 \end{pmatrix}$  se activa el canal si aún no lo estaba (la tecla se ilumina) y aparece en pantalla a la derecha la configuración de ese canal. Para desactivar el canal, se presiona

nuevamente la tecla hasta que se apague. El menú asociado al canal se activa o desactiva

pulsando O.



Figura 4. Controles verticales de los canales 1 y 2.



Figura 5. Información que proporciona la pantalla del osciloscopio.

Este menú permite seleccionar entre otras opciones:

- → Coupling o acoplamiento. Tipo de acoplamiento de la señal de entrada: DC Coupling Coupling GND y AC Coupling AC . Al pulsar la tecla se selecciona alternativamente uno de estos tipos.
- $\rightarrow$  **BW** Limit o límite de ancho de banda. Dejar por defecto al valor de OFF
- → *Probe*. Atenuación de la sonda. Las sondas utilizadas en el laboratorio tienen una atenuación de 10X
- $\rightarrow$  *Invert*. Invierte la señal de entrada  $\bigcirc$  0 no  $\bigcirc$
- → Digital Filter. Aplicación de un filtro digital para eliminar señales de entrada de un rango de frecuencia. Opción avanzada no utilizada en el laboratorio.



Figura 6. Operación suma entre ambos canales.

La tecla (I tecla se ilumina cuando está activada) permite realizar operaciones matemáticas entre los dos canales tales como suma (A+B), resta (A-B) o multiplicación (AxB). Esta función también permite realizar la FFT de un canal. Como ejemplo, en la figura 6 se muestra el resultado de realizar una operación suma entre ambos canales. En la pantalla se vería en amarillo el canal 1 (CH1), en verde el canal 2 (CH2) y en rosa el resultado. Para seleccionar

otra operación aritmética se pulsa nuevamente el botón (ATH). De este modo se selecciona alternativamente las operaciones de A+B, A-B, AxB y FFT. Para desactivar esta opción volver a pulsar (MATH) y la luz se apagará.

**BW** limit

La tecla Ref guarda en memoria no-volátil (permanente) las formas de onda de los canales para visualizarlas posteriormente.

## 5.- Configuración horizontal (Escala de tiempos)

El control horizontal asociada a la escala de tiempos se encuentra en la zona superior izquierda y está constituido por los controles indicados en la figura 7. La velocidad de barrido se

selecciona a través del mando **Scaled knob** que varía con un rango 5ns/div a 50s/div. Asimismo, en la parte superior de la pantalla (figura 8) se muestra gráficamente el rango de datos almacenados en memoria, de los cuales solamente se visualiza en pantalla la zona indicada

a través de dos corchetes. Esta zona se modifica utilizando el mando **Position knob**  $\stackrel{\bigcirc}{\triangleleft}$ . El símbolo  $\stackrel{\bigcirc}{\bigtriangledown}$  indica la posición del disparo (**Trigger**).





Figura 8. Selección de la zona de visualización en pantalla.

La tecla despliega un menú que especifica la configuración vertical tal como se indica en la figura 9.



Figura 9. Pantalla de control de la configuración vertical.



Figura 10. Visualización para la opción o ampliación de una zona.

## Delayed

La opción despliega dos formas de onda: una principal (arriba) correspondiente a la señal principal y un secundaria (abajo) que amplia la zona seleccionada en la **Delayed Sweep** window, tal como aparece en la figura 10. Esta zona se puede modificar utilizando los mandos **Scaled know** y **Position knob**. Esta operación es equivalente a pulsar el mando **Scaled knob** 

para realizar una ampliación (zoom) de una zona de la señal.



El resto de las opciones es mejor dejarlas a su valor de defecto.



## 5.1. Disparo del osciloscopio

Para estabilizar una señal en la pantalla es necesario controlar el disparo (**Trigger**) del osciloscopio a través de los mandos y teclas situados en la esquina inferior derecha (figura 11). Existen varios modos de disparo, pero aquí solo se describen los más básicos.

El mando  $\stackrel{\frown}{\longrightarrow}$  selecciona el nivel de disparo. Si se gira, se observa en la pantalla una línea horizontal amarilla que indica la tensión de disparo. Si esta línea se sale fuera de los límites de la señales entonces se vuelve inestable la imagen. La tecla 50% selecciona automáticamente un nivel de tensión de disparo correspondiente a la mitad de la amplitud de la

señal de entrada, el cual puede ser posteriormente modificada mediante el mando



Figura 11. Control de disparo.

Mode La tecla Coupling permite modificar los parámetros de disparo. Si una señal en pantalla es inestable, generalmente es debido a que no se ha seleccionado adecuadamente el canal 1 Source (CH1) o canal 2 (CH2) sobre el que actúa el disparo. Para ello, se escoge el canal 1 (CH1)) o Source CH2 canal 2 pulsando la tecla correspondiente. Si se sigue pulsando de nuevo cambia Source Source Slope Slope Source **EXT/5** V AC line. La ópción EXT indica un disparo por alternativamente a Coupling flanco positivo o negativo. Por último, es recomendable que el acoplamiento sea AC,

### 5.2. Estabilización de señales en pantalla
En el caso de encontrar problemas para estabilizar las señales en pantalla, es necesario aplicar algunas de estas indicaciones:



→ Seleccionar el canal con mayor amplitud de señal de entrada especificándolo a través de

Auto-



 $\rightarrow$  Si no se estabiliza con las anteriores teclas, pulsar Scale.

## 6.- Control de medida

El osciloscopio puede realizar medidas sobre las señales visibles en pantalla. Estas mediadas pueden ser de dos tipos, medidas automáticas a través de la tecla <sup>Measure</sup>, o medidas a través de cursores pulsando la tecla <sup>Cursors</sup> (figura 12).



Figura 12. Teclas de medida.

### 6.1. Medida a través de cursores

La tecla <sup>Cursors</sup> permite realizar medidas a través de cursores y se activa cuando al pulsar se ilumina en verde; si se pulsa nuevamente se desactivará esta opción y se apagará. Los cursores son líneas discontinuas verticales y horizontales mostradas en pantalla que indican los valores del eje X y del eje Y de una señal seleccionada, y se utilizan para hacer medidas personalizadas de tiempo y de tensión sobre la señal. Existen dos modos de operación:

A.- Manual o Manual. Calcula una medida sobre la señal correspondiente al canal 1



- Source Source CH1 o canal 2 Esta medida consiste en calcular la diferencia en tiempo Type Туре o tensión Voltage Time entre los puntos especificados por los cursores A (CurA) o CurA-B (**CurB**). Para ello, seleccionar el cursor A ( Ð CurB-6 permite desplazar la línea del cursor U.) de azul oscuro. El mando especificado. Las intersecciones de las líneas de ambos cursores con la señal del canal permiten especificar dos puntos. En la pantalla aparece sobre-impresionado el Туре resultado en términos de diferencia temporal para  $\Box$  a través del parámetro  $\Delta X$ Туре (o en términos de frecuencia  $1/\Delta X$ ) o de tensión para Voltage a través del parámetro ΔY.
- B.- Puntual o Track. Realiza una medida sobre dos puntos cualesquiera de la pantalla. Para especificar el punto correspondiente al cursor A, se selecciona el cursor A poniendo la tecla a y se indica el canal pulsando para canal 1 o cursor A para canal 2;
  Cursor A para canal 2;
  Cursor A desactiva este cursor. Para especificar el punto correspondiente al cursor B, se repite la operación pero ahora utilizando los botones correspondientes a este cursor. En la pantalla se mostrará sobre impresionado la diferencia temporal ΔX, frecuencia 1/ ΔX y diferencia de tensión ΔY.

### 6.2. Medida automática

La tecla esa señal. Estos parámetros son:

- V<sub>max</sub>: Tensión máxima.
- V<sub>mín</sub>: Tensión mínima.
- V<sub>pp</sub>: Tensión pico a pico.

- V<sub>top</sub>: Tensión superior.
- ♦ V<sub>base</sub>: Tensión inferior.
- ◆ V<sub>amp</sub>: V<sub>top</sub> V<sub>base</sub>
- V<sub>avs</sub>: Tensión promedio.
- ♦ V<sub>rms</sub>: Tensión eficaz.
- V<sub>ovr</sub>: Sobre-tensión superior.
- V<sub>pre</sub>: Sobre-tensión inferior.
- Prd: Periodo.
- Freq: Frecuencia.
- **Rise:** Tempo de subida.
- Fall: Tiempo de caída.
- +Wid: Anchura de pulso positivo.
- -Wid: Anchura de pulso negativo.
- +**Duty:** Ciclo de ocupación positivo.
- -Duty: Ciclo de ocupación negativo.

Estos parámetros se definen gráficamente en las siguientes figuras.



Figura 13. Parámetros de tensión.



Figura 14. Parámetros de Frecuencia y periodo.





Figura 15. Parámetros de tiempos de subida y bajada.



Figura 16. Parámetros de -Wid y +Wid.

## 7.- Control de formas de onda



Figura 17. Control de formas de onda.

La tecla permite alterar el modo de adquisición de datos. Es preferible dejarlo a Mode su modo normal

Display permite modificar la forma de visualización en pantalla de las señales. La tecla Entre otras opciones, tenemos:

1) Tres opciones de rejilla: rejilla completa Grid , rejilla solo con ejes y sin





2) Persistencia. Con persistencia OFF ( ) se borra las formas de onda anteriores Persist

antes de mostrar en pantalla una nueva. Con persistencia **Infinite** (Infinite) mantienen las formas de onda anteriores mientras se muestran nuevas en pantalla.

3) Refresco de pantalla.

Pulsando se accede a estas otras opciones:

- 4) Brillo: más 🌞 🕶 o menos 🔅 📼 brillo.
- 5) Duración de las opciones de menú. Por defecto es infinito, esto significa que las opciones asociadas al menú permanecerán indefinidamente en la pantalla. Si se cambia el tiempo a 1s, 2s, 5s, 10s o 20s, estas opciones de las teclas permanecerán ese tiempo antes de desaparecer.

6) Pantalla normal Normal o invertida Screen



# TUTORIAL DE LTspice<sup> $\circ$ </sup> IV

# http://www.linear.com/designtools/software/#LTspice



Para instalar algunos modelos de componentes utilizados en esta práctica, leer el fichero readme.txt dentro de la carpeta Practicas y seguir los pasos indicados.



## 1.- Introducción

LTspice es un simulador de circuitos electrónicos de alto rendimiento basado en Spice (Simulation Program with Integrated Circuit Emphasis) que es un simulador de propósito general de circuitos electrónicos cuyo código abierto. Básicamente, LTspice es una interfaz gráfica para poder utilizar fácilmente todo el poder de Spice. Este tutorial pretende ser una pequeña guía para que el alumno que no conoce LTspice pueda trabajar en el mismo, diseñando esquemas de circuitos y simulaciones básicas.

## 2.- Instalación del programa

La compañía que ha desarrollado LTspice, Linear Technology pone a disposición del usuario de forma libre en su página Web http://www.linear.com/designtools/software/ todo el software necesario para su instalación, así como diferentes manuales de utilización y multitud de ficheros de circuitos y aplicaciones electrónicas que pueden ejecutarse con LTspice.

LTspice en su última versión IV, puede ser ejecutado en plataformas PC con sistemas operativos Windows 98, 2000, NT4.0, Me, XP, Vista, ó Windows 7. Así mismo también se ha podido ejecutar con sistema operativo LINUX en su versión de RedHat 8.0 with WINE.

Debido que la simulación puede generar muchos megabytes de datos en pocos minutos, es aconsejable disponer de 10 Gbytes de espacio libre de disco duro, así como 1 Gbyte de memoria RAM.

## 3.- El entorno gráfico



Una vez instalado y eiecutado el programa, entramos en el LTspice y nos encontramos con un agradable entorno gráfico como el que se muestra en la siguiente imagen, en la que podemos ver una barra de menús desplegables y barra de herramientas una

básicas. El resto del escritorio está dedicado en principio como zona de trabajo para dibujar el

esquemático del circuito.



Nada más entrar en el entorno LTspice, lo primero que hacemos es abrir la zona de

trabajo con "Nuevo esquemático", (File – New Schematic), seguidamente, situamos los componentes necesarios en la zona de trabajo y procedemos a cablear. Finalmente, ejecutamos la simulación (Run). En éste momento la zona de trabajo se ha

dividido en dos, por una parte tenemos la pantalla de trazas ó zona de simulación y por otra la zona del esquemático del circuito.

En la figura siguiente se indica el significado de algunos iconos de la barra de herramientas





## 4.- Simulando un circuito básico

Vamos a iniciar los primeros pasos buscando la simulación de un sencillo circuito RC tipo paso bajo. Comenzaremos insertando cada uno de los componentes que vamos a necesitar: una resistencia, un condensador, una toma de tierra y una fuente de señal (fuente de voltaje, seleccionado en la ventana "Select Component Simbol") dentro del icono **Component**.



A continuación vamos a posicionar cada uno de los elementos (icono Move) y cablearemos adecuadamente (icono Wire). Por último daremos valores a cada uno de los componentes (click derecho sobre cada uno de los elementos).

Podemos insertar cada valor del componente, ó elegir el componente y su valor de la biblioteca interna del programa, para ello basta con hacer click sobre el botón Select Resistor, Select Capacitor, etc.

Especial mención es necesaria para definir la fuente de tensión para definir una fuente de continua (fuente DC). En el caso que se precise una fuente de señal variable en el tiempo, seleccionaremos el botón Advanced, obteniendo otra nueva ventana en donde configuramos nuestra fuente de señal periódica adecuada. En donde se ha configurado una función senoidal de amplitud 5 voltios y frecuencia 1 KHz, Dependiendo del tipo de señal seleccionada, el número de parámetros a configurar será distinto.

Resistor - R1       X         Resistor - R1       Capace         Manufacturer:       OK         Part Number:       OK         Part Number:       Cancel         Select Resistor       Cancel         Resistor Properties       Resistance[\Omega]:         Tolerance[\%]:       Power Rating[W]:	acturer: OK Imper: OK Type:

r

ndependent Voltage Source - V1	×
Functions	DC Value
🔘 (none)	DC value:
PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)	Make this information visible on schematic: 📝
SINE(Voffset Vamp Freq Td Theta Phi Ncycles)	
EXP(V1 V2 Td1 Tau1 Td2 Tau2)	Small signal AC analysis(.AC)
SFFM(Voff Vamp Fcar MDI Fsig)	AC Amplitude:
PwL(t1 v1 t2 v2)	AC Phase:
PwL FILE:     Browse	Make this information visible on schematic: 📝
DC offset[V]: Amplitude[V]: 5	Parasitic Properties Series Resistance[Ω]: Parallel Capacitance[F]:
Freq[Hz]:       Ik         Tdelay[s]:	Cancel
Voltage Source - V1         DC value[V]:         Series Resistance[Ω]:	OK Cancel



Nuestro circuito hasta ahora tiene el aspecto siguiente que se representa en la figura adjunta en donde también se han insertado dos etiquetas (In / Out) utilizando el icono Label Net.



Es el momento adecuado para comenzar a ejecutar la simulación, para ello hacemos clic sobre el icono Run.

Transient	AC Analusia	DC auron	Maina	DC Transfer	DC on out								
Transienc	AL Analysis	DC op pnt											
Perform a non-linear, time-domain simulation.													
Stop Time: 2m													
Time to Start Saving Data:													
Maximum Timestep:													
Start external DC supply voltages at 0V:													
St	op simulating i	f steady state	is detec	ted: 📃									
Don't r	eset T=0 wher	i steady state	is detec	ted:									
	Ste	p the load cu	rrent sou	rce: 📃									
	Skip Initia	al operating p	oint solut	ion: 📃									
Syntax: .trai	n <tstop> [<o;< th=""><th>otion&gt; (<optio< th=""><th>n&gt;]]</th><th></th><th></th><th></th></optio<></th></o;<></tstop>	otion> ( <optio< th=""><th>n&gt;]]</th><th></th><th></th><th></th></optio<>	n>]]										
.tran 2m													
	Cancel	(	OK										

El programa nos solicita determinados parámetros temporales, abriéndose la ventana siguiente antes de la simulación, en nuestro caso configuramos un tiempo final de simulación de 2 mseg.

En éste momento el área de trabajo del escritorio se ha dividido en dos zonas como indicamos anteriormente. Vamos a indicar como podemos ver las formas de onda.



Voltage probe cursor

Si nos ubicamos con el cursor sobre un nodo, nos aparecerá una punta de prueba, correspondiente a un medidor de voltaje, si hacemos click izquierdo



sobre el nodo obtendremos la forma de onda del voltaje respecto de tierra (GND).

Para obtener el voltaje entre dos nodos basta hacer click en un nodo y manteniendo el click, arrastrarlo al otro nodo respecto del cual quiero medir.



Al poner el cursor sobre un elemento, este se convertirá en un amperímetro,



Current probe cursor si hacemos click izquierdo sobre un elemento obtendremos la forma de onda de la corriente que circula por él.

Para medir la corriente por un cable, basta hacer click izquierdo sobre el cable mientras mantenemos presionado "Alt".



En cualquier momento podemos conocer el nombre de un nodo sin más que pasar por encima de él el cursor, apareciéndonos dicho nombre en la parte inferior izquierda de la pantalla. El nodo de masa siempre es el 0 .Los demás nodos se van numerando, automáticamente, como: N001, N002, etc.

## 5.- Medidas en la zona de simulación

En la zona gráfica de formas de onda vamos a poder realizar diversas medidas interesantes, veamos:



Si hacemos click izquierdo sobre la zona gráfica y mantenemos pulsado dibujando una recta horizontal ó vertical, estamos midiendo la diferencia de magnitudes entre la posición inicial y final del cursor. Esta medida se representa en la esquina inferior izquierda del escritorio.

Medidas utilizando cursores:

- 1. Click derecho sobre el nombre de la señal
- 2. Sobre el icono Attached Cursor seleccionar 1st&2nd
- 3. Posicionar los dos cursores para obtener la medida deseada



## 5.1. Simulación del Análisis AC

En la simulación anterior, estudiamos el modelo transitorio, ahora vamos a cambiar seleccionado en la ventana Edit Simulation Command (en barra de menús: Simulate – Edit Simulación Cmd) la pestaña AC Análisis configurando los parámetros que nos piden.

Edit Simulati	on Command	ł	_			X						
Transient	AC Analysis	DC sweep	Noise	DC Transfer	DC op pnt							
Compute	the small signa	I AC behavio	r of the c point.	ircuit linearized	about its DC	operating						
Type of Sweep: Decade 💌												
Number of points per decade: 100												
		Start Fre	0.1									
		Stop Fre	1MEG									
Syntax: .ac <oct, dec,="" lin=""> <npoints> <startfreq> <endfreq></endfreq></startfreq></npoints></oct,>												
.ac dec 100	0 0.1 1MEG											
	Cancel		OK									

Es importante indicar que para éste estudio en AC hay que definir algún parámetro suplementario en la fuente de señal, por tanto hacemos Click derecho sobre la fuente de señal en el esquema de nuestro circuito, y en la ventana de configuración de la fuente añadimos en la sección de "Small AC Analysis" el valor de la amplitud de la señal de AC (5 voltios en éste caso).



Independent Voltage Source - V1	x
Functions     [none]     PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)     SINE(Voffset Vamp Freq Td Theta Phi Ncycles)     EXP(V1 V2 Td1 Tau1 Td2 Tau2)     SFFM(Voff Vamp Fcar MDI Fsig)	DC Value DC value: Make this information visible on schematic: Small signal AC analysis(AC) AC Amplitude:
PWL (1 v1 12 v2)     PWL FILE:     Browse	AC Phase: Make this information visible on schematic: 📝 Parasitic Properties
DC offset[V]: 0 Ampikude[V]: 5 Freq[Hz]: 1k	Series Resistance[Ω]: Parallel Capacitance[F]: Make this information visible on schematic: I
Tdelay(s) Theta[1/s] Phi[deg]: Ncycles:	
Additional PWL Points Make this information visible on schematic: 📝	Cancel

Volvemos a realizar la simulación: click sobre el icono **Run**. Podemos ver en la zona de simulación dos gráficas correspondientes a la variación de la señal de salida respecto a la entrada y su desfase todo en función de la frecuencia (Diagrama de BODE), pudiéndose realizar sobre el área de dibujo de las señales (como anteriormente se indicó) medidas interesantes como frecuencia de corte, etc..



### 5.2. Medida de potencia

Por omisión LTspice visualiza trazas de V e I. Si se desea visualizar otras trazas habrá que utilizar la directiva Add.Trace. Por ejemplo, si deseamos ver la traza de la potencia en una resistencia R1, conectada entre los nodos N001 y N002, procederíamos de la siguiente forma:

Comenzamos la simulación y sobre la pantalla de trazas hacemos clic con el derecho. En el menú desplegable que nos aparece elegimos Add Trace y en el campo: Expression(s) to Add escribimos: V(N001-N002)\*I(R1)

Add Traces to Plot		
	Only list traces matching	
Available data:	Sterisks match colons	Cancel
V(n001) V(n002) ((C1) ((R1) ((M1) ((M1) time		
Expression(s) to add:		
V(N002,N001)*I(R1)		
📝 AutoRange		

Representado en la zona de simulación, la gráfica de la potencia instantánea de la resistencia R1, en sus unidades correspondientes.



Otra forma de haber obtenido ésta gráfica de una manera más directa, es colocar el cursor en el centro del elemento que vamos a analizar (en éste caso la resistencia R1) y pulsar la tecla ALT, haciendo click simultáneamente.



## 6.- <u>Varios</u>

#### 6.1. Combinaciones de teclado y ratón interesantes

Comandos especiales en la edición de esquemáticos:

- 1. ALT+click izq sobre un wire. Muestra la forma de onda de ese wire.
- 2. ALT+click izq sobre un componente. Muestra la potencia de disipación de ese componente.
- 3. CTRL+click der. sobre un componente. Permite editar las propiedades de ese componente.

Comandos especiales en la edición en las formas de onda:

- 1. **CTRL+click izq** sobre el título de la forma de onda. Muestra el RMS para esa forma de onda.
- 2. Click izq sobre la forma de onda. Activa el cursor de medida simple.

### 6.2. Etiquetas para expresar las unidades en los componentes de los circuitos

- K = k = kilo = 10<sup>3</sup>
- MEG = meg = 10<sup>6</sup>
- ♦ G = g = giga = 10<sup>9</sup>
- ♦ T = t = terra = 10<sup>12</sup>

- M = m = milli = 10-3
- U = u = micro = 10-6
- N = n = nano = 10-9
- P = p = pico = 10-12
- F = f = femto = 10-15

Nota: Usa MEG (no M) para especificar MEG. Usa 1 (no 1F) para 1 Faraday.

#### 6.3. Lista de materiales utilizados en el circuito

En el menú View, seleccionar la opción "Bill of Material" (BOM) obteniéndose la lista de los componentes utilizados.

8	• 8	2.		1.5		•		1	•3		÷	. *	<b>~</b> •	- 20		19	58				2.4		×	-52	*	÷.	8	۰.	\$ 25		• • •		2.*		×	-55		÷.	8	•	
		a.		a.					•	÷		50			a.		82						a.	120	•		•	e.								• 1					
10.01	• 8	4					- 8		•	*		*	4	8	4	In	8			÷				R	1	2	*		0	ut	• •			- 8	×	•3		4		•	
13	. a	24	23	22	- 25	24	- 20	202	•	2	•	1023	22	4	1			20	22		202	- 20	٨	2	Ā	÷	202	•	- 1	0	100		002	- 22	22	•	20	4	4 3	ά.	-
335	. 8	1	8	-	- 25		- 5	÷.	1	×	÷	×	£.,	.*	Г								()	1	-1	C/				1	• • •			- 5	*	•2	*	9		•	
12	• •	524	*	•	- 90	÷4	- 23	28	•	SY.		28	• ,	r.	+		1	V	1	- 23	82	•33	1	10	1	×.	365	4	¥3	(	1	- *	332	- 22	82	•33	1413	•	*S7	4	
1	1	•	1		1	85	1	85	-	*	3		1		1	•	\$		84.	1	85	1	*	1.0	n	•	*	3	16		~ '	1	11	1	15	•		•	•	•	
12	• •	524	*			0¥.	*3	22	•		÷	1.4	1		1		ŀ.	- 10	24	*	22	•	24		8 <b>8</b> .6	•	946 D	4	-	i			228		с¥.	•33	94.6	•	***	•	1
1	1	1	1	8	- 33	85	1	82		1	1	. *		~	Ť	~	23	1	2,5	-8	82	- 83	1	100	10	1	365	3	15		10	1	185	1	85.	•		1		•	1
Ĩ			1			8 M.							2.		T	ŝ.,	20					-								1	10	II.				• •					
				8	- 83	<u>.</u>		8	19.62	1	1000						S	I	VE	-(	0	5	1	K)	F.			8		8.					8	100					
											Ľ,			~	~	7,				Ϊ,																					
and a	. 4		1		- 28		- 23							143			2	1		3			ġ.			i.		2	•	ļ				- 23	8	. 3					
											.,																														
103	- 8	1	÷				- 8	8.		*		*	-	19	1					-8	8.	- 83	*	.8		ġ.	*	3		÷ .		- 3		- 8	*	•3		ġ		į.,	
13	. 8	2	2	22	20	84	- 23	82		82		1923	.,	16	u	1	40	18	88	3	82	- 20	8		820	2	20	2	200	. 1		- 2	032	- 27	88		20	4	4.3	ŝ.,	-
33	. 8	1	8	88			- 50	÷.	12	×	÷	×	9	30	4	83	8	*		8	÷.	1	×	12	*	9	*	4	• • • •	ŧ.	• • •			- 53	8	12	*	Ģ.	*	•	
12	• •	324	- *	30 <b>9</b>	- 93	8¥.	- 20	28	•3	Ŷ	÷	28	89	*	24	- 93	3	F		ť.					1		1		*20	÷ 1	••••		222	- 22	22	•33	323	•	•	4	*
	1.2	1			1	1	. *	1	•	*	- 8	. *	1		1	-		E	511	1.0	ο	IV	ła	III	ЭГ	la	IIS				10	1	13.5	1	15.	. •3	1	•		•	•
12	R	ei	F.	•		-	M	fc	1	4		- *	84	*	1	*3	-		04	1	Pa	air	t	Ň	Ò.		***	4	****	•	D	e	SĊ	ri	D	tic	n	Ë.	****	•	
	n	4			1	-				1	100			1		1	8	-					1						101	5				1			10	1			
	R	1	Ľ.											Ľ.	1		23* 		art.	1		2		-00				1			TE	S	IS	LC	T,	, 1	10	n			
1	C	1	8						199		10.00			1	8	100	8			3				2000							Ci	ar	a	ci	tc	r.	1	0	n	F	
			Ĩ,								Ĩ,			÷.			3							•						,			0.								

# 7.- <u>Sitios WEB con modelos de SPICE</u>

Analog Devices http://products.analog.com/products html/list gen spice.html Apex Microtechnology http://eportal.apexmicrotech.com/mainsite/index.asp Coilcraft http://www.coilcraft.com/models.cfm Comlinear http://www.national.com/models Elantec http://www.elantec.com/pages/products.html **Epcos Electronic Parts and Components** http://www.epcos.de/web/home/html/home d.html Fairchild Semiconductor Models and Simulation Tools http://www.fairchildsemi.com/models/ Infineon Technologies AG http://www.infineon.com/ Intersil Simulation Models http://www.intersil.com/design/simulationModels.asp International Rectifier http://www.irf.com/product-info/models/ Johanson Technology http://www.johansontechnology.com/ Linear Technology http://www.linear-tech.com/software/ Maxim http://www.maxim-ic.com/ Microchip http://www.microchip.com/index.asp Motorola Semiconductor Products http://www1.motorola.com/ National Semiconductor http://www.national.com/models **Philips Semiconductors** http://www.semiconductors.philips.com/ Polyfet http://www.polyfet.com/ Teccor http://www.teccor.com/asp/sitemap.asp?group=downloads **Texas Instruments** http://www.ti.com/sc/docs/msp/tools/macromod.htm#comps Zetex http://www.zetex.com/ Analog & RF Models http://www.home.earthlink.net/~wksands/ Analog Innovations http://www.analog-innovations.com/ Duncan's Amp Pages http://www.duncanamps.com/ **EDN Magazine** 



http://www.e-insite.net/ednmag/ Intusoft Free SPICE Models http://www.intusoft.com/models.htm MOSIS IC Design Models http://www.mosis.org/ Planet EE http://www.planetee.com/ PSpice.com http://www.pspice.com/ SPICE Models from Symmetry http://www.symmetry.com/ SPICE Model Index http://homepages.which.net/~paul.hills/Circuits/Spice/ModelIndex.html

#### **Otros sitios interesantes con modelos SPICE**

http://www.diodes.com/products/spicemodels/index.php http://www.onsemi.com/PowerSolutions/supportDoc.do?type=models&category=823 http://www.emwonder.com/spicemodels/