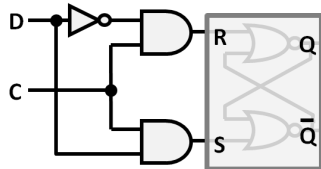
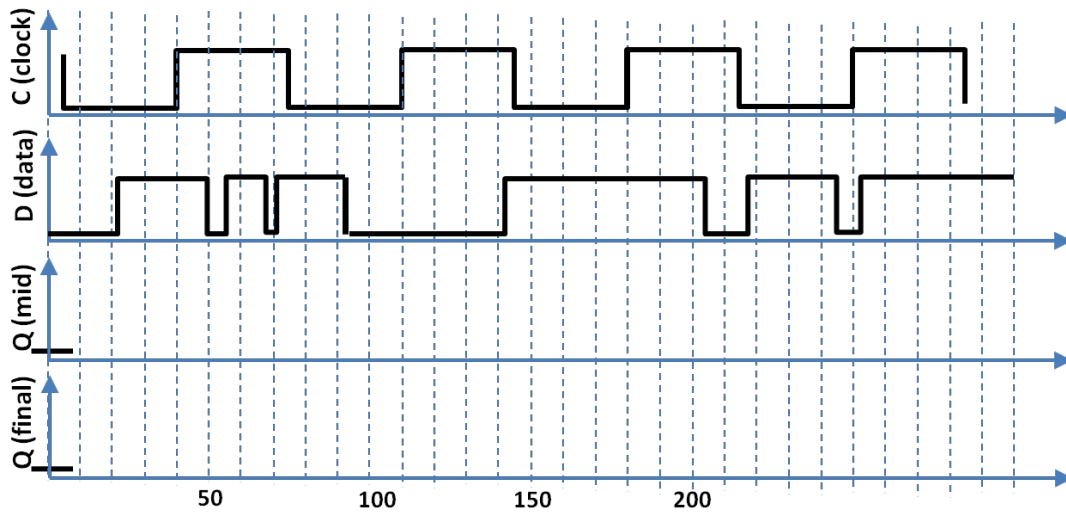
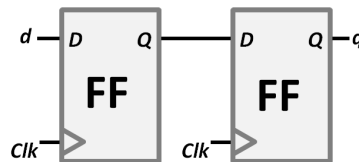


**Ejercicio 1.-** Los latches SR (elementos de memoria más simples) se completaban con un circuito lógico como el mostrado en la figura para formar un Latch D. ¿Cuál es el objetivo de las puertas que se añaden en la entrada?

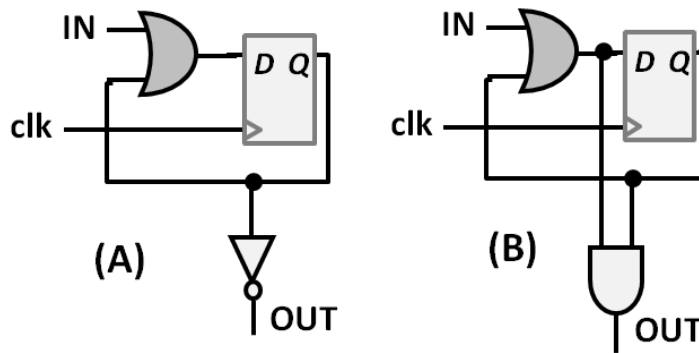


**Ejercicio 2.-** Aplicamos la señal del cronograma inferior a la entrada de dos Flip-Flops activado por flanco y conectados en serie, como muestra la figura. Si dichos Flip-Flop tardan 10 u.t. en propagar los cambios a la salida, completa el cronograma proporcionado:



**Ejercicio 3.-** Para los circuitos de las figuras inferiores, responde a las siguientes preguntas:

- (1p) Indicar si se trata de circuitos secuenciales tipo Mealy ó Moore. Razonar la respuesta.
- (1p) Dada la siguiente tabla con los valores de entrada del circuito B y sabiendo que el estado inicial del circuito es 0, completa la tabla con los valores de salida.
- (1p) Dados los retardos de los componentes de dichos circuitos, determinar en cada caso el camino crítico y el tiempo de ciclo mínimo de los circuitos. NOT: 10 u.t. / AND-OR: 30 u.t. / Biestable: 50 u.t. / Estabilización Entrada y Salida: 40 u.t.

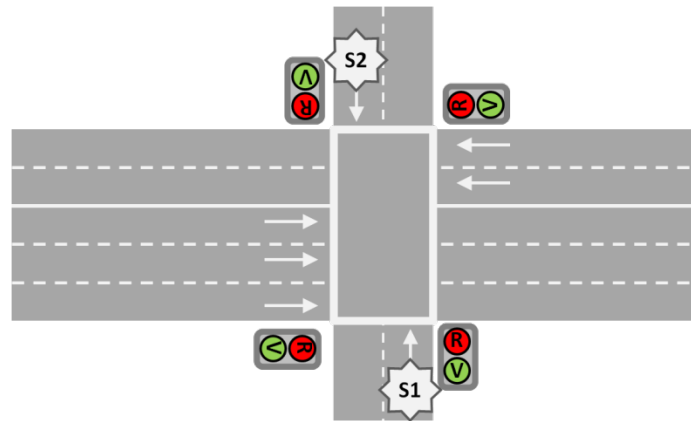


Ciclo	n	n+1	n+2	n+3	n+4	n+5
IN	0	1	1	0	1	1
q						
q+						
OUT						

**Ejercicio 4.-** Queremos implementar, mediante un circuito secuencial, el control por semáforos de un cruce de carreteras entre una vía nacional con mucho tránsito y una carretera comarcal. La figura inferior representa un esquema de dicho cruce. Nuestro circuito tendrá dos señales de entrada, correspondientes a dos sensores que detectan un coche en cada uno de los accesos desde la comarcal a la nacional. Las señales de salida controlarán los 4 semáforos de dicho cruce, de solo dos colores (verde/rojo). Se deben cumplir las siguientes especificaciones:

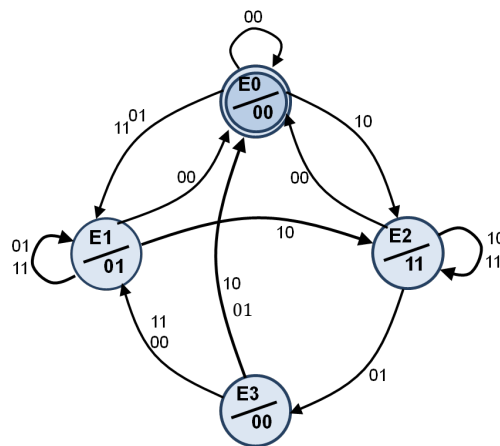
- Los semáforos de la nacional estarán en color verde mientras no se detecten coches en la comarcal.
- Si se detecta un coche en S1 ó en S2, el semáforo de la nacional pasa a rojo (en ambos sentidos) y el correspondiente al coche detectado a verde durante un ciclo.
- Si ambos sensores se activan de forma simultánea, primero se da paso a los coches de S1, y en el siguiente ciclo a los de S2.
- Una vez ocurrido cualquiera de los dos eventos anteriores (2 y 3), en el siguiente ciclo el semáforo de la nacional retorna a color verde y debe mantenerse así al menos durante 3 ciclos, aunque se detecten coches en la comarcal.

Determina el Grafo de Estados de dicho CLS.



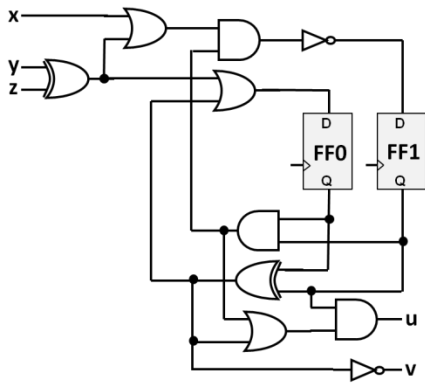
**Ejercicio 5.-** Dado el siguiente grafo de estados de un circuito tipo Moore, responde a las cuestiones que se plantean:

- (1p) Obtener las tablas de verdad correspondientes a transiciones y salidas. Utilizar una tabla para cada caso.
- (1p) Implementar el CLC correspondiente a la tabla de transiciones utilizando una ROM. El CLC de la tabla de salida será implementado como suma de minterms.
- (1p) Dibujar el circuito resultante, conectando los CLCs con los Flip Flops que consideres necesarios. Puedes "encapsular" los circuitos obtenidos en el apartado b para simplificar tu dibujo. Diferencia claramente entre señales de entrada y de salida (utiliza flechas en tu dibujo).



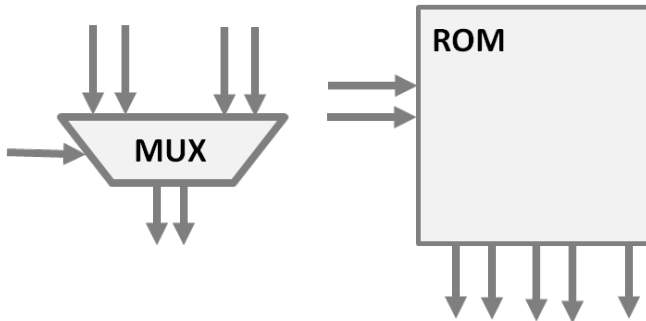
**Ejercicio 6.-** Dado el circuito inferior, determina el camino crítico y el tiempo de ciclo mínimo para su correcto funcionamiento. Suponer que las entradas y salidas están conectadas a biestables como los del circuito. Utilizar los siguientes retardos: AND = OR = 20 u.t. NOT = 10 u.t. XOR = 50 u.t. FF = 80 u.t.

Dada la tabla adjunta con los valores de entrada del circuito y sabiendo que el estado inicial de circuito es 00, completa los valores de salida.



	n+0	n+1	n+2
x	0	1	1
y	1	1	0
z	1	0	1
q0			
q1			
q0+			
q1+			
u			
v			

**Ejercicio 7.-** Dada la tabla de transiciones/salidas inferior, obtener el grafo de estados del circuito al que corresponde. Dicho circuito se puede implementar con los dos CLCs que se muestran, más el número de flip-flops necesarios para codificar el estado. ¿Cómo conectarías estos componentes entre sí para formar el CLS apropiado? Determina cómo quedaría configurada la matriz de conexiones de dicha ROM en este caso:

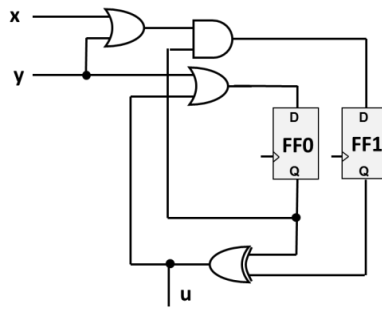


Estado actual	IN	Estado sig.	OUT
0 0	0	0 1	0
0 0	1	1 0	0
0 1	0	1 0	1
0 1	1	1 1	1
1 0	0	1 1	1
1 0	1	0 1	1
1 1	0	1 1	0
1 1	1	0 0	0

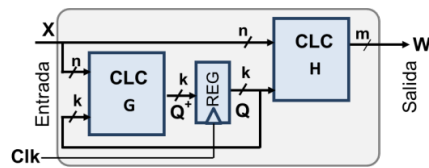
**Ejercicio 8.-** ¿Cuáles son las ventajas e inconvenientes de utilizar una Unidad de Proceso de Propósito General (UPG) frente a una de Propósito Específico?

**Ejercicio 9.-** Con la configuración de UPG proporcionada para el Ejercicio no podemos leer y escribir un dato de Entrada/Salida simultáneamente. ¿Por qué? ¿Cómo solucionarías esta limitación?

**Ejercicio 10.-** Dado el circuito inferior, obtener el grafo de estados completo:

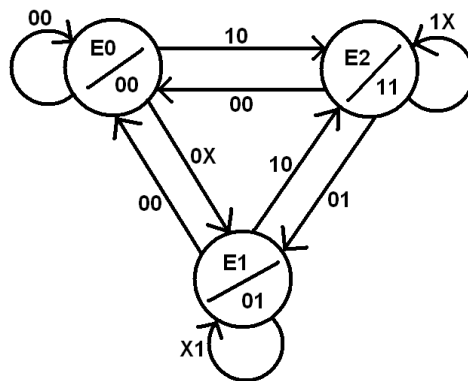


**Ejercicio 11.-** En un CLS genérico como el mostrado en la figura, sabiendo que  $n=7$  y  $m=3$ , ¿Es posible deducir el número de flip-flops necesarios para implementar REG?



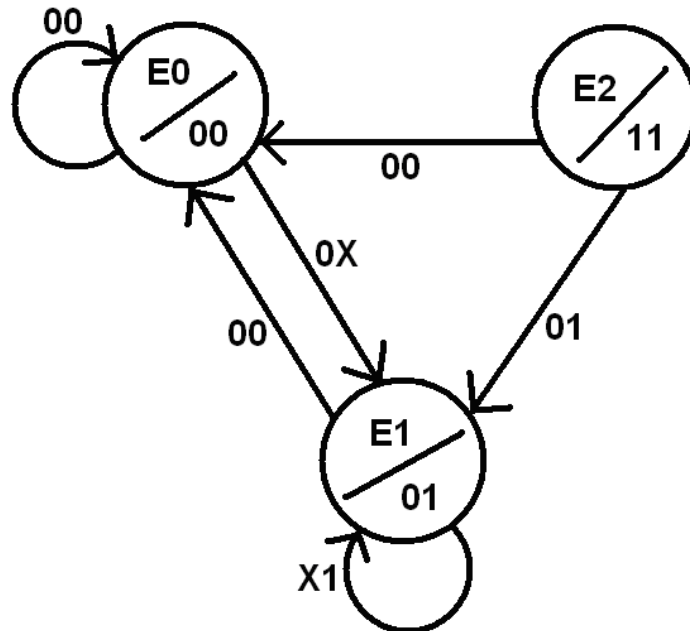
**Ejercicio 12.-** Dado el siguiente grafo de estados, queremos implementar el circuito con una sola ROM y los Biestables necesarios. Obtener:

- La tabla de transiciones/salidas asociada a dicho grafo.
- Rellena los valores de las ventanas proporcionadas.

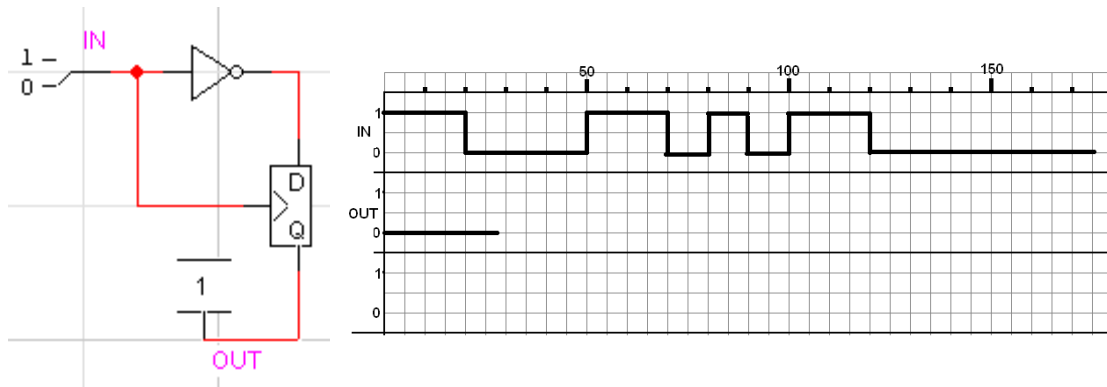


**Ejercicio 13.-** Dado el grafo de estados de la figura inferior, realizar las siguientes acciones:

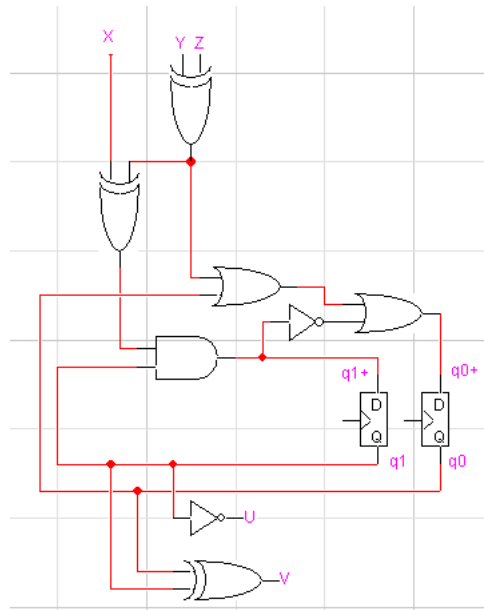
- Completar dicho grafo, creando un nuevo estado en el que terminan todas las transiciones no presentes en el grafo dado. Todas las transiciones que parten del nuevo estado creado tienen como destino el estado E0.
- Obtener la tabla de transiciones/salidas del grafo completo.



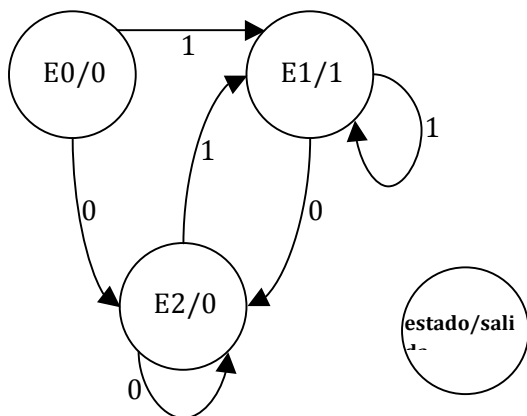
**Ejercicio 14.-** A la vista del circuito inferior, rellenar el cronograma facilitado si la puerta NOT tiene un retardo de 10 ciclos y el latch de 50 ciclos.



**Ejercicio 15.-** Dado el siguiente circuito secuencial, obtener el tiempo de ciclo mínimo. Suponer que las entradas y salidas están conectadas a biestables como los del circuito. Utilizar los siguientes retardos: AND = OR = 20. NOT = 10. XOR = 50. LATCH = 50.



**Ejercicio 16.-** Obtener la tabla de transiciones/salidas del siguiente grafo de estados. Codifica los estados como desees para realizar la tabla.



**Ejercicio 17.-** Deseamos crear un circuito que actúe como cerradura de combinación, en el que debemos introducir la secuencia 3, 1, 2 (en decimal) en 3 ciclos de reloj consecutivos para que el candado se abra.

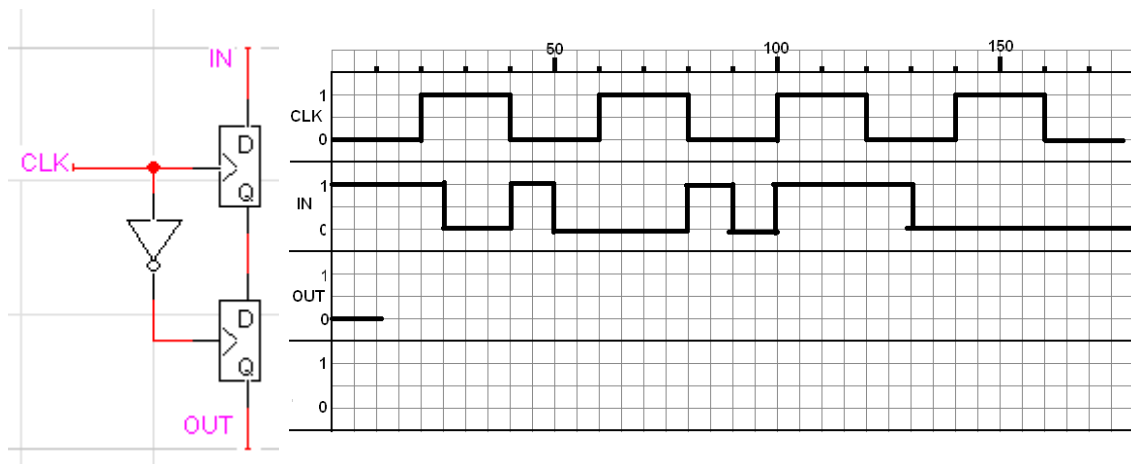
Utilizaremos tres señales de entrada N1, N0, RESET. N1 y N0 codifican en binario el valor numérico que introducimos. cada ciclo con RESET = 0 se lee el valor de entrada, mientras que RESET = 1 anula los valores introducidos y reinicia el candado.

Una señal de salida S indica si el candado está cerrado (0) o abierto (1).

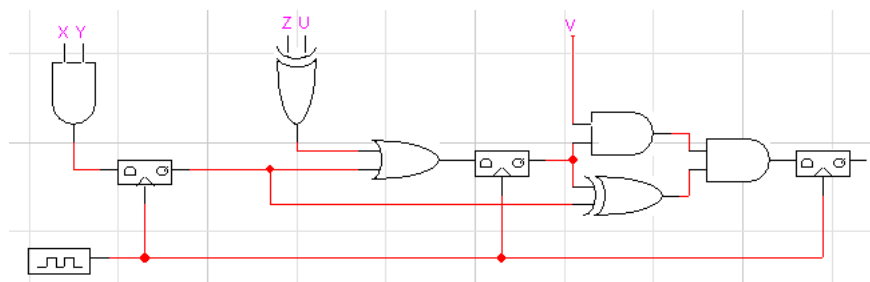
Una vez que el candado está abierto, la única forma de cerrarlo es poner la señal RESET = 1.

- Determina el grafo de estados necesario para que el candado funcione correctamente.
- Si implementamos el circuito con una PROM y biestables, dibuja un esquema de cómo deberías conectarlo todo.

**Ejercicio 18.-** A la vista del circuito inferior, rellenar el cronograma facilitado si la puerta NOT no tiene retardo y el latch lo tiene de de 10 ciclos.

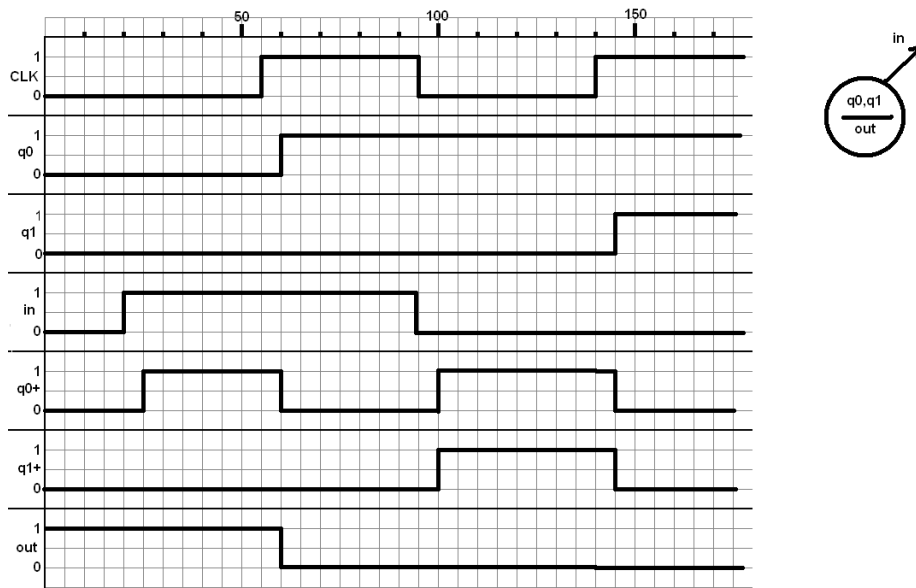


**Ejercicio 19.-** Dado el siguiente circuito secuencial, obtener el tiempo de ciclo mínimo. Suponer que las entradas y salidas están conectadas a biestables como los del circuito. Utilizar los siguientes retardos: AND = OR = 20. NOT = 10. XOR = 50. LATCH = 50.



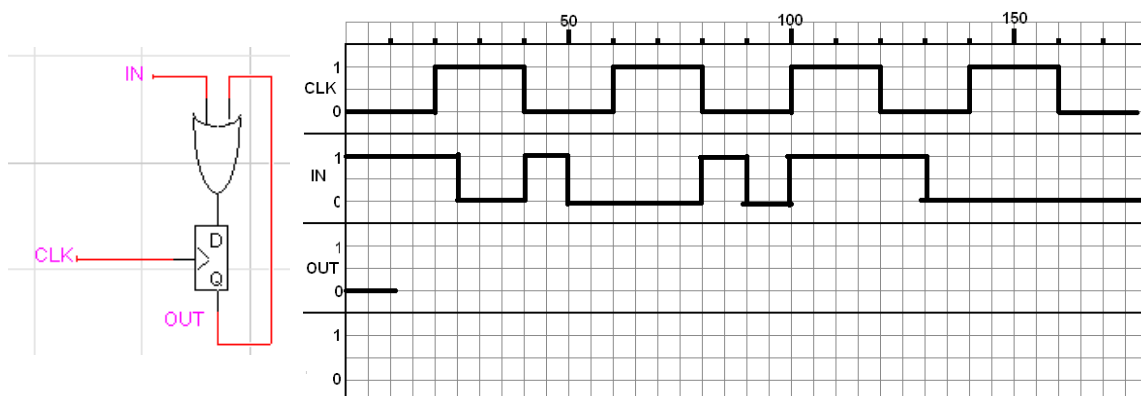


**Ejercicio 20.-** Dado el siguiente cronograma de LogicWorks, rellena los valores del grafo de estados que sean posibles.

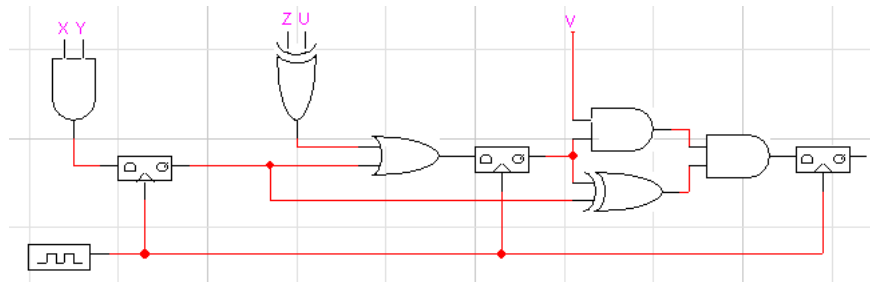


**Ejercicio 21.-** Deseamos crear un circuito que controle la máquina de pago de un parking. El parking cuesta 1 euro y la máquina solo admite monedas de 1 euro y 50 céntimos. La máquina no devuelve monedas ni da cambio. Utilizaremos tres entradas, COIN, EURO, CENT. El valor COIN = 1 indica que una moneda válida se ha introducido, mientras que un valor 0 indica que la moneda no es válida o que no se introdujo moneda. Las señales EURO o CENT indican el valor de la moneda introducida. La salida del circuito, denominada TICKET se pondrá a uno cuando el parking se considere pagado, el resto de tiempo tendrá valor 0. Determina el grafo de estados necesario para que la máquina funcione.

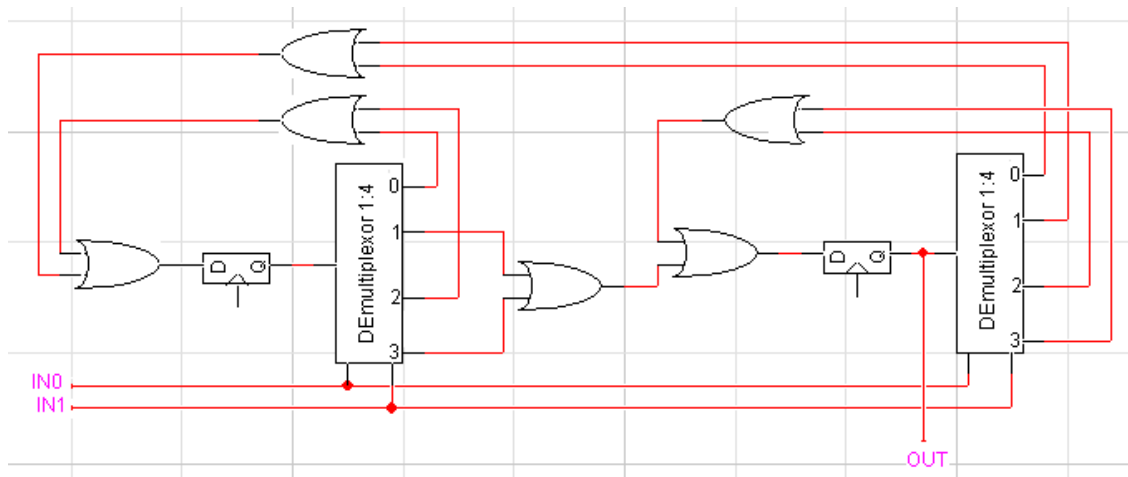
**Ejercicio 22.-** A la vista del circuito inferior, rellenar el cronograma facilitado si la puerta OR no tiene retardo y el latch lo tiene de de 10 ciclos.



**Ejercicio 23.-** Dado el siguiente circuito secuencial, obtener el tiempo de ciclo mínimo. Suponer que las entradas y salidas están conectadas a biestables como los del circuito. Utilizar los siguientes retardos: AND = OR = 20. NOT = 10. XOR = 50. LATCH = 50.



**Ejercicio 24.-** Dado el siguiente circuito, obtener la tabla de transiciones/salidas:



**Ejercicio 25.-** Deseamos crear un circuito que sirva como controlador de un ascensor de tres pisos (Bajo, Primero y Segundo). El ascensor solamente dispone de dos botones, uno que hace que el ascensor suba un piso, y el otro hace que el ascensor baje un piso. Si se pulsa el botón de subir en el piso más alto, el ascensor se queda donde está (lo mismo en el caso del piso más bajo). Finalmente, si pulsamos los dos botones a la vez, el ascensor vuelve a la planta baja. La salida del circuito se corresponde con la codificación en binario de la planta en la que nos encontramos. Determina el grafo de estados necesario para que la máquina funcione.