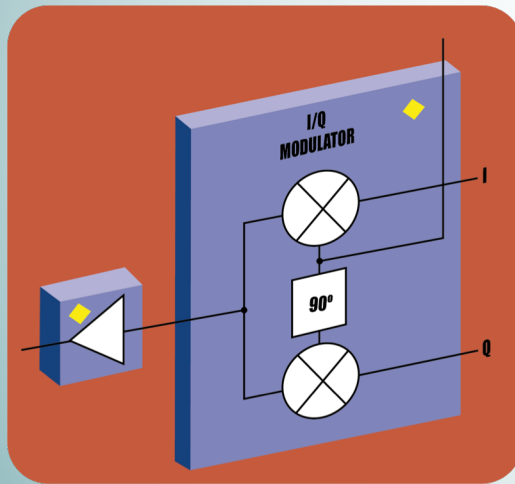


Electrónica de Radiofrecuencia

TEMA 2. OSCILADORES Y PLLS

2.2 PLLs



Juan Pablo Pascual Gutiérrez

Enrique Villa Benito

Luisa María de la Fuente Rodríguez

José Ángel García García

DEPARTAMENTO DE INGENIERÍA DE COMUNICACIONES

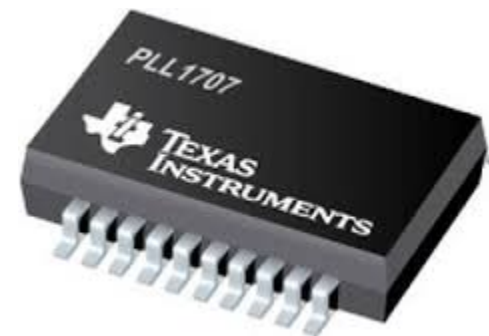
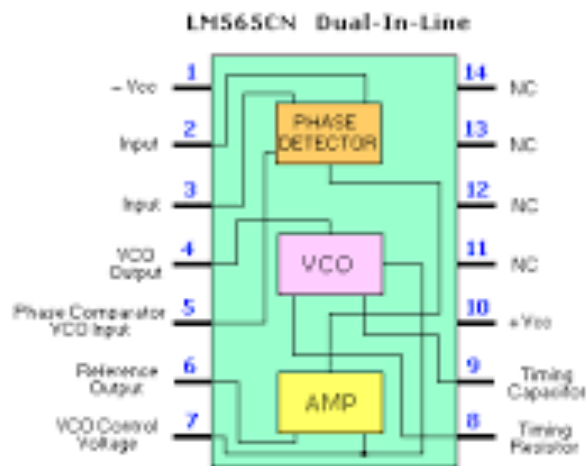
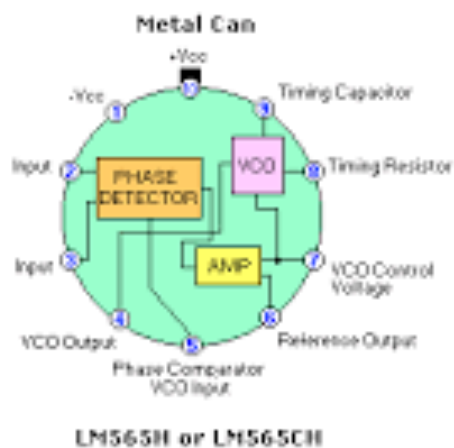
Este material se publica bajo la siguiente licencia:

[Creative Commons BY-NC-SA 4.0](https://creativecommons.org/licenses/by-nc-sa/4.0/)



PLLs

Osciladores enganchados en fase (PLOs) Lazos de Enganche en Fase (PLLs)



PLLs

Contenidos:

- Introducción. Definición. PLLs versus DDS
- Teoría básica del PLL: diagrama de bloques y derivación de la formulación del PLL como lazo realimentado
- Función de transferencia en lazo abierto y lazo cerrado. Tipo y orden. Estabilidad
- Diagrama genérico de bloques de un PLL
- Componentes: detector de fase,
- Componentes: Filtro de lazo con OP Amp para implementación de distintos ordenes y tipos. Margen de fase y ancho de banda. Ejemplo y ejercicio
- Componentes: Mezcladores, multiplicadores y divisores de frecuencia.
- Papel del PLL en el ruido de fase
- Ejemplo completo de diseño de PLL
- Ejemplos de calculadoras on-line de PLLs

PLLs

PLOs:

Osciladores de microondas: estabilidad frecuencial limitada y peor que la de osciladores de cuarzo de baja frecuencia (MHz)

Síntesis de un oscilador de microondas por control de un oscilador de cuarzo

Ejemplo: control digital de sintonía en sistema de auto-búsqueda de radio FM

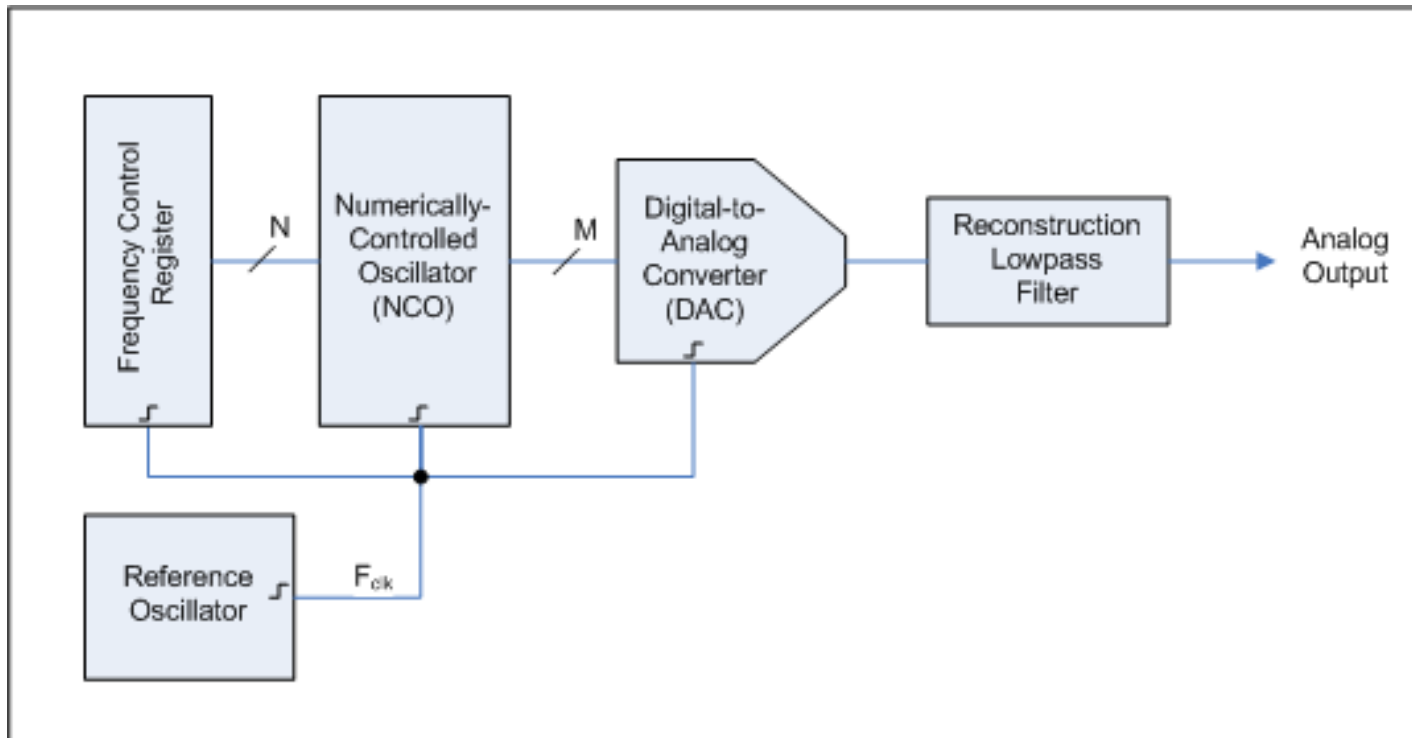
PLLs

- Procedimiento habitual de síntesis: Teoría de Lazos de Control de Fase (PLLs)
- Existe también la Síntesis Digital Directa (DDS)

PLLs

Síntesis Digital Directa (DDS)

En este caso no se requiere oscilador de microondas
Limitada para la síntesis de señales de baja frecuencia (señales de audio, generadores de funciones, modulaciones, etc.)

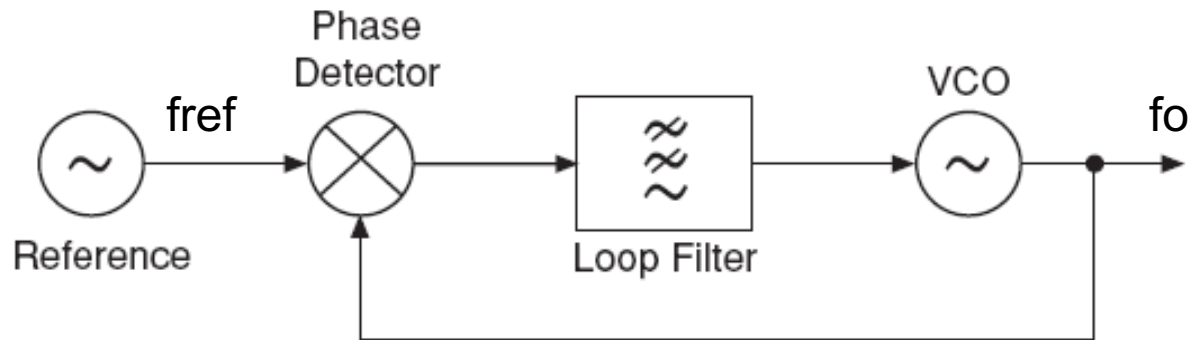


PLLs

PLL:

Sistema realimentado (Teoría de Control)

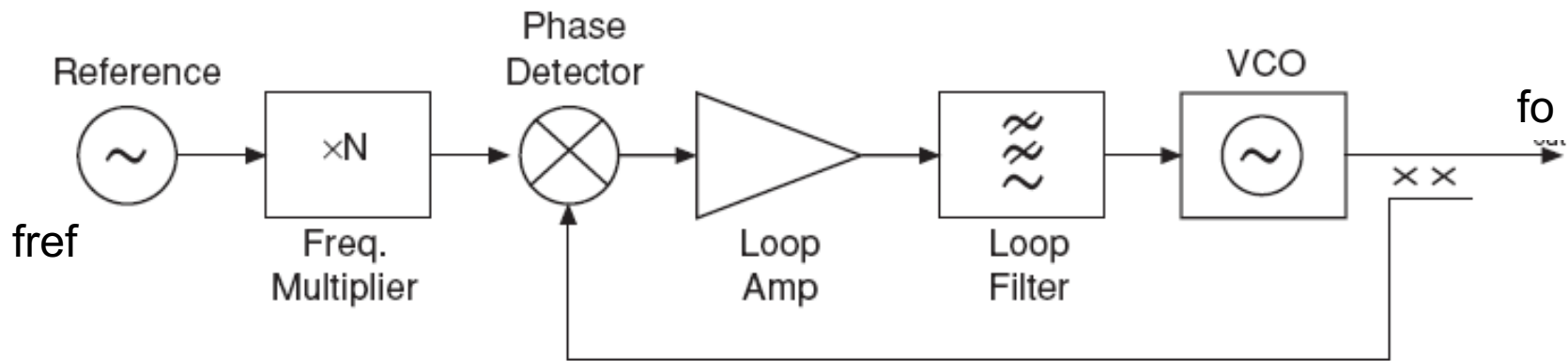
Oscilador de Microondas **SINCRONIZADO** a un oscilador de **REFERENCIA**



Esquema de un PLL simple para conseguir $f_o = f_{ref}$

PLLs

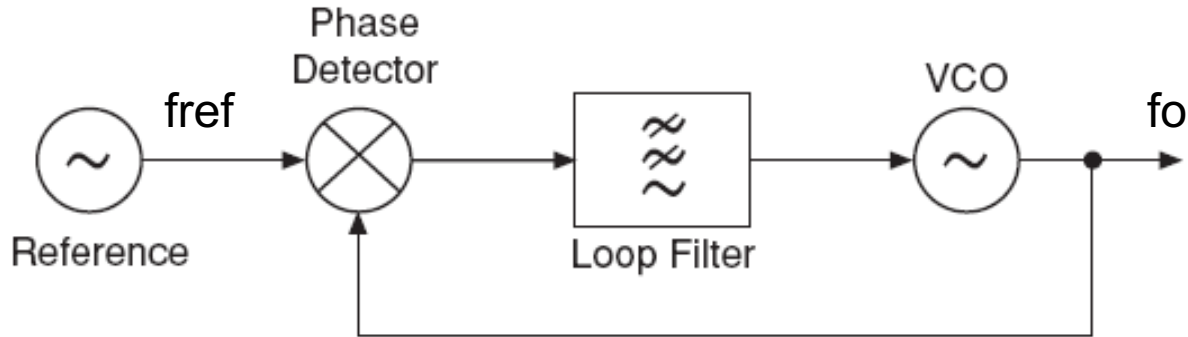
Normalmente la frecuencia del oscilador de microondas será \gg frecuencia de referencia



Esquema de un PLL para conseguir $f_o = N f_{ref}$

PLLs

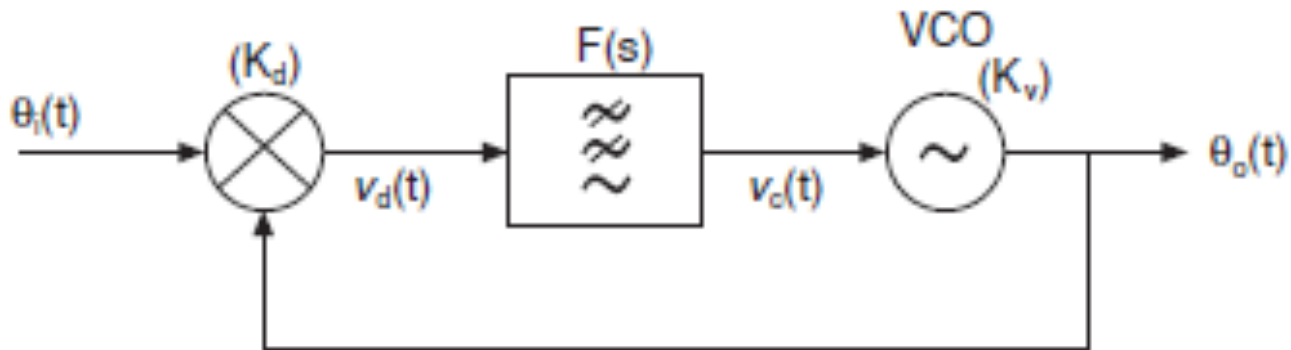
Deducción formulación PLL simple $f_o = f_{ref}$



- Se rehace el diagrama tomando como variables las fases θ_o de la señal de salida y θ_i de la señal de referencia (entrada)
- Si se produce el enganche $f_o = f_{ref}$, la salida del detector de fase v_d será proporcional a la diferencia de fases (K_d Volt/rad)
- El filtro de lazo estará definido por su función de transferencia $F(s)$
- El VCO estará definido por su sensibilidad de sintonía K_v (Hz/Volt)

PLLs

PLL simple



Detector de fase. Respuesta aproximada entorno a 0° :

$$v_d(t) = K_d \sin[\theta_i(t) - \theta_o(t)] \cong K_d[\theta_i(t) - \theta_o(t)]$$

Relación fase-frecuencia: $2\pi f = \omega = \frac{d\theta(t)}{dt}$

$$\omega = K_v v_c(t) = \frac{d\theta_o(t)}{dt}$$

PLLs

Derivada temporal en el dominio de Laplace: $x(t) \Leftrightarrow X(s)$ $\frac{dx(t)}{dt} \Leftrightarrow sX(s)$
(s: pulsación compleja $\alpha \pm j\omega$)

Respuesta del VCO: $s\theta_o(s) = K_v V_c(s) \Rightarrow \theta_o(s) = K_v \frac{V_c(s)}{s}$

Detector de fase: $V_d(s) = K_d[\theta_i(s) - \theta_o(s)]$

Filtro de Lazo: $V_c(s) = F(s)V_d(s)$

$$\theta_o(s) = \theta_i(s) \frac{G(s)}{1 + G(s)}$$

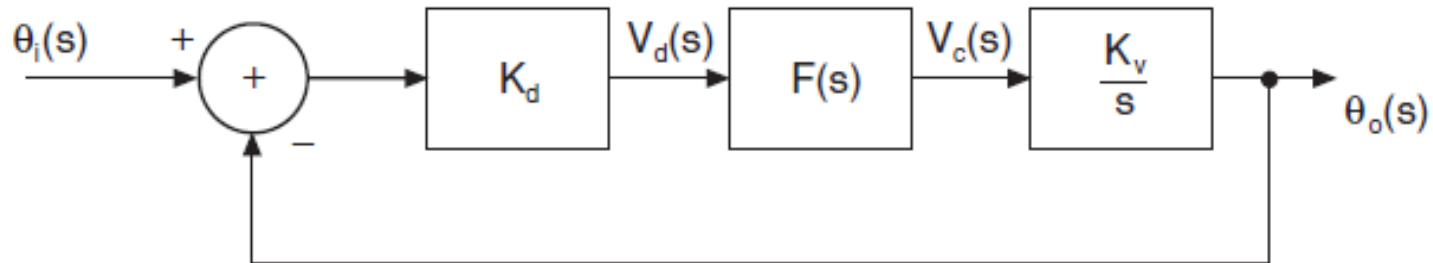
$$G(s) = K_d F(s) \frac{K_v}{s}$$

G(s):

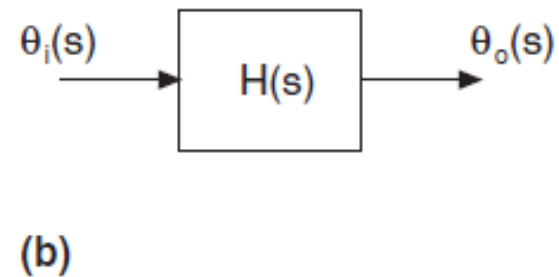
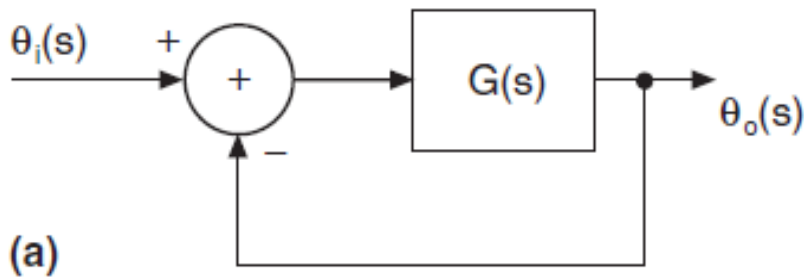
Función de transferencia en lazo abierto

PLLs

Diagrama PLL simple en el dominio de Laplace



Diagramas PLL simple como lazo abierto realimentado o como función de transferencia en lazo cerrado



PLLs

$H(s)$: Función de transferencia en lazo cerrado

$$H(s) = \frac{\theta_o(s)}{\theta_i(s)} = \frac{K_d K_v F(s)}{s + K_d K_v F(s)}$$

$H_e(s)$: Función de transferencia de error

$$\theta_e(s) = \theta_i(s) - \theta_o(s) = \theta_i(s)[1 - H(s)]$$

$$H_e(s) = \frac{\theta_e(s)}{\theta_i(s)} = 1 - H(s) = \frac{s}{s + K_d K_v F(s)}$$

PLLs

Se suele usar la función de transferencia en lazo abierto $G(s)$ para clasificar los lazos según tipo y orden considerando los polinomios del numerador y denominador:

$$G(s) = \frac{K_n(1 + a_1s + \dots + a_l s^l)}{s^n(1 + b_1s + \dots + b_p s^p)}$$

n: tipo
n+p: orden

Ejemplo: sea $F(s)$:

$$G(s) = K_d F(s) \frac{K_v}{s}$$

$$F(s) = \frac{1 + \tau_1 s}{1 + \tau_2 s}$$

Tipo 1
Orden 2

$$F(s) = \frac{1 + \tau_2 s}{s\tau_1}$$

Tipo 2
Orden 2

PLLs

Estabilidad de un PLL:

Un PLL como sistema realimentado puede ser inestable, en el sentido de dar una señal de frecuencia oscilante. Eso se traduciría en que la frecuencia de salida no se “engancharía” con la de entrada.

La estabilidad se estudia viendo las condiciones para evitar la oscilación del lazo. El diseñador puede actuar sobre la función de transferencia $F(s)$ del filtro de lazo.

El filtro de lazo es un filtro paso bajo, que debe dejar pasar la DC y filtrar la referencia, pero tampoco demasiado para no ralentizar la agilidad de respuesta a cambios en la referencia.

PLLs

$$\theta_o(s) = \theta_i(s) \frac{G(s)}{1 + G(s)}$$

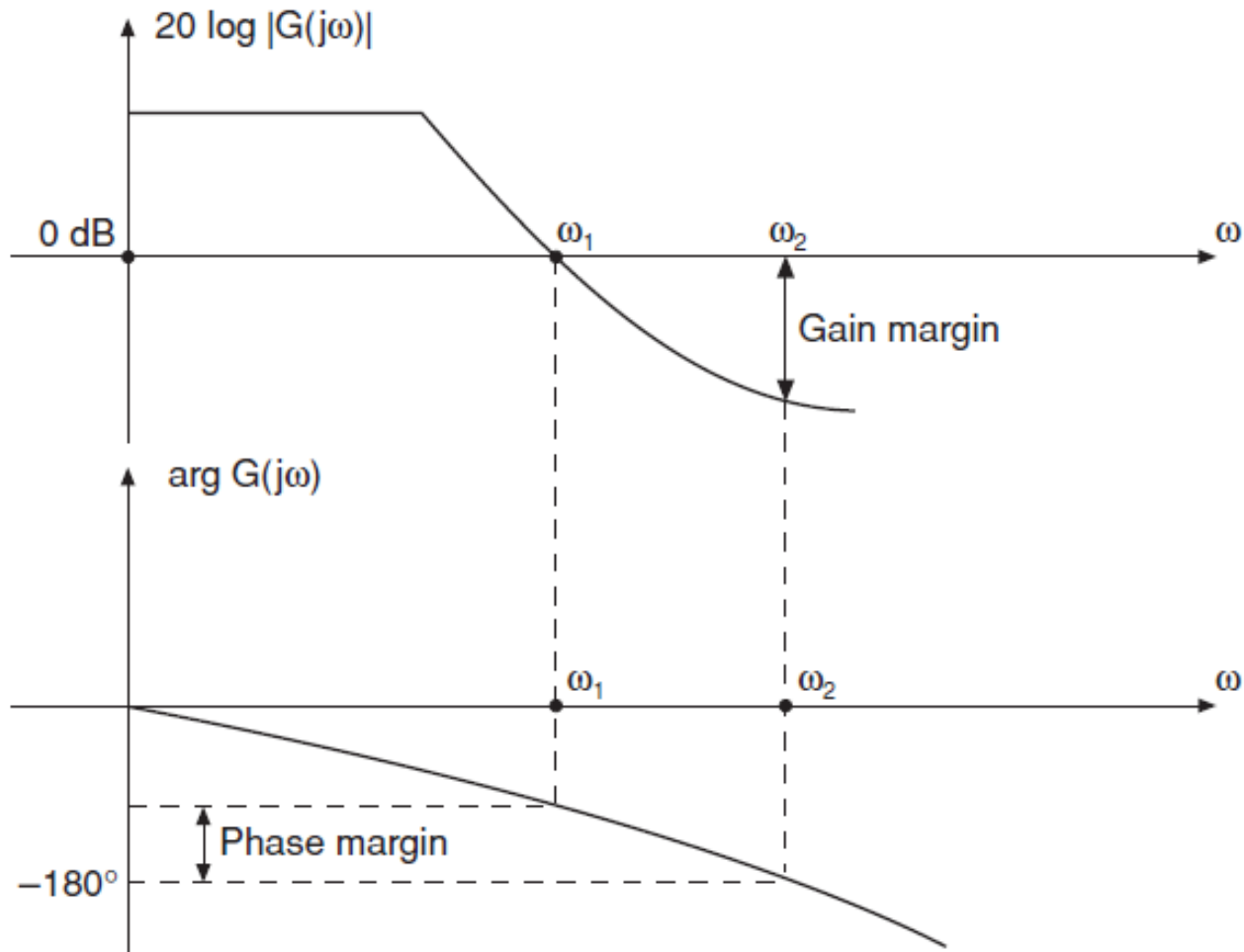
Estabilidad $\rightarrow G(s) \neq -1$ (singularidad denominador nulo \rightarrow ganancia infinita)

Se definen unos márgenes de estabilidad en magnitud y en fase

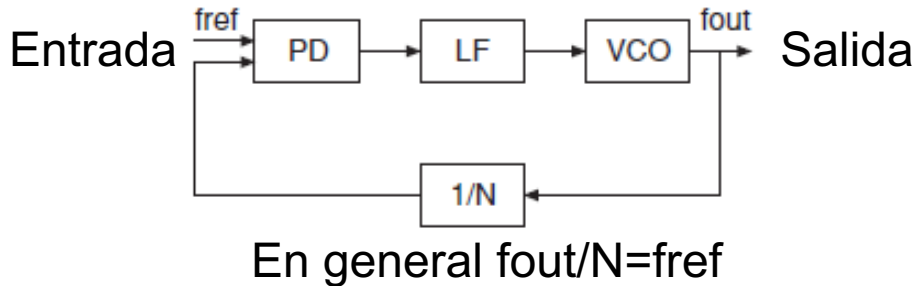
PLLs

$G(s=j\omega)$ en módulo y fase:

Diagrama de Bode de un PLL, en este caso incondicionalmente estable



PLLs



Notar que si se añade un divisor por N en la realimentación la función de transferencia en lazo abierto ya no será solo $G(s)$ sino $G(s)/N$

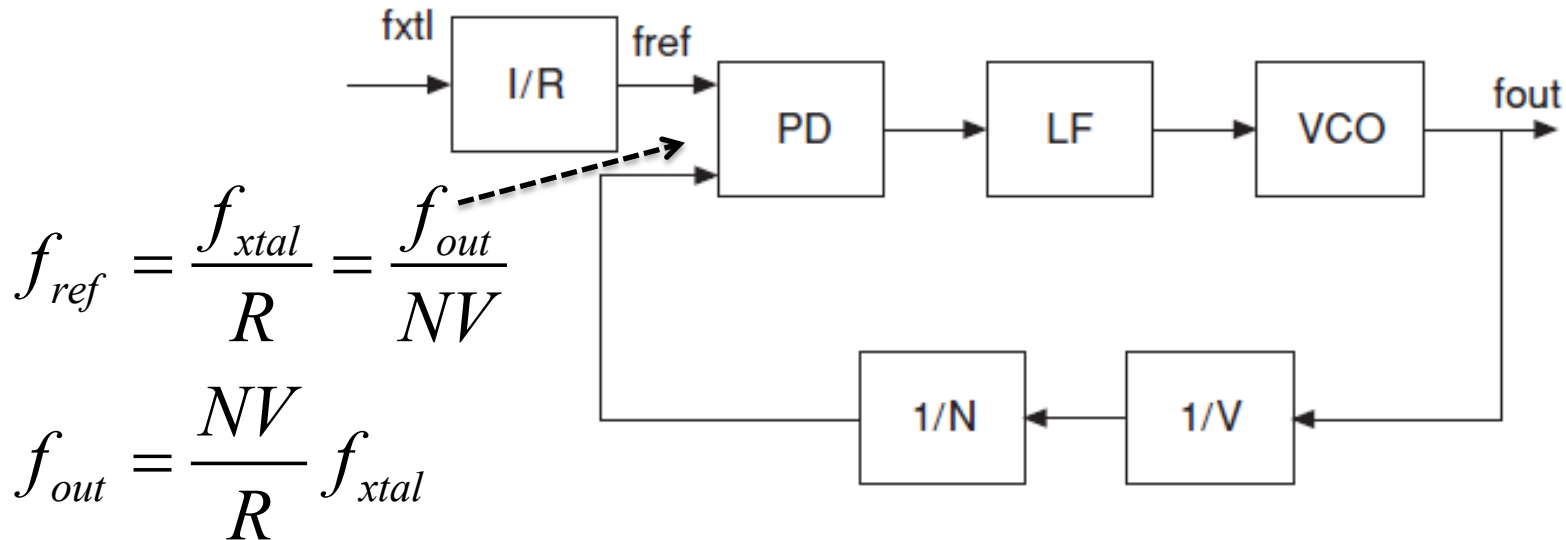
$$H(s) = \frac{\theta_o(s)}{\theta_{ref}(s)} = \frac{G(s)}{1 + G(s) \frac{1}{N}}$$

Siendo:

$$G(s) = K_d F(s) \frac{K_v}{s}$$

PLLs

Diagrama funcional de un PLL genérico:



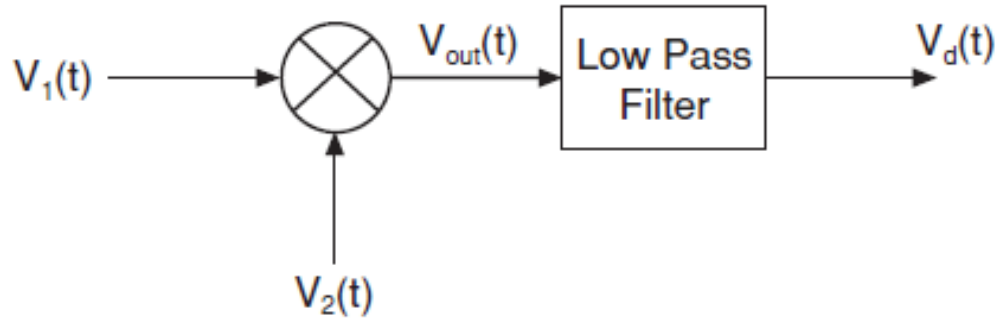
Condición enganche

The VCO is characterised by a constant K_{vco} (MHz/volt), the phase detector (PD) by a constant K_d (volt/rad) and the dividers by their division ratio (R, N, V). The loop filter (LF) is defined by its poles and zeros.

PLLs

Detector de fase:

A partir de un multiplicador ideal + filtro paso bajo

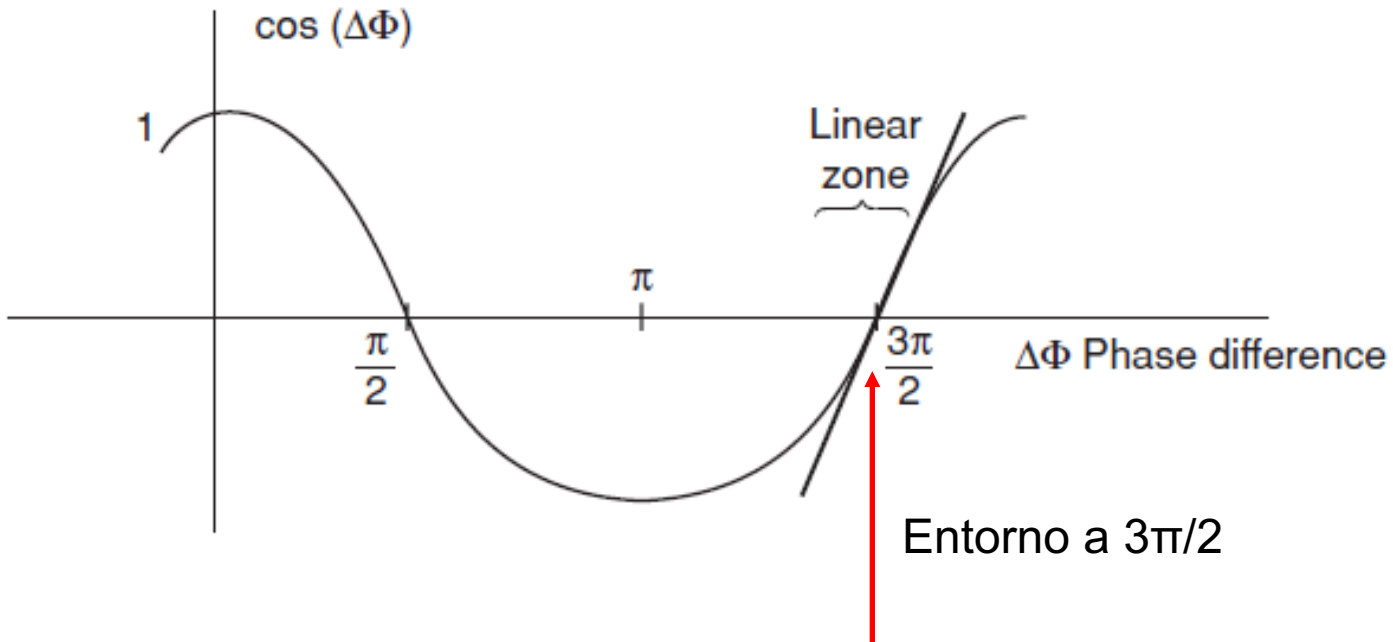


$$V_1(t) = A \cos(\omega_0 t + \phi_1(t))$$

$$V_2(t) = B \cos(\omega_0 t + \phi_2(t))$$

$$V_{out}(t) = KV_1(t)V_2(t) = \frac{1}{2} ABK [\cos(2\omega_0 t + \phi_1(t) + \phi_2(t)) + \cos(\phi_1(t) - \phi_2(t))]$$

PLLs



$$\cos(\phi_1(t) - \phi_2(t)) \approx \phi_1(t) - \phi_2(t)$$

Constante del detector:

$$K_d = \frac{1}{2} K_{AB}$$

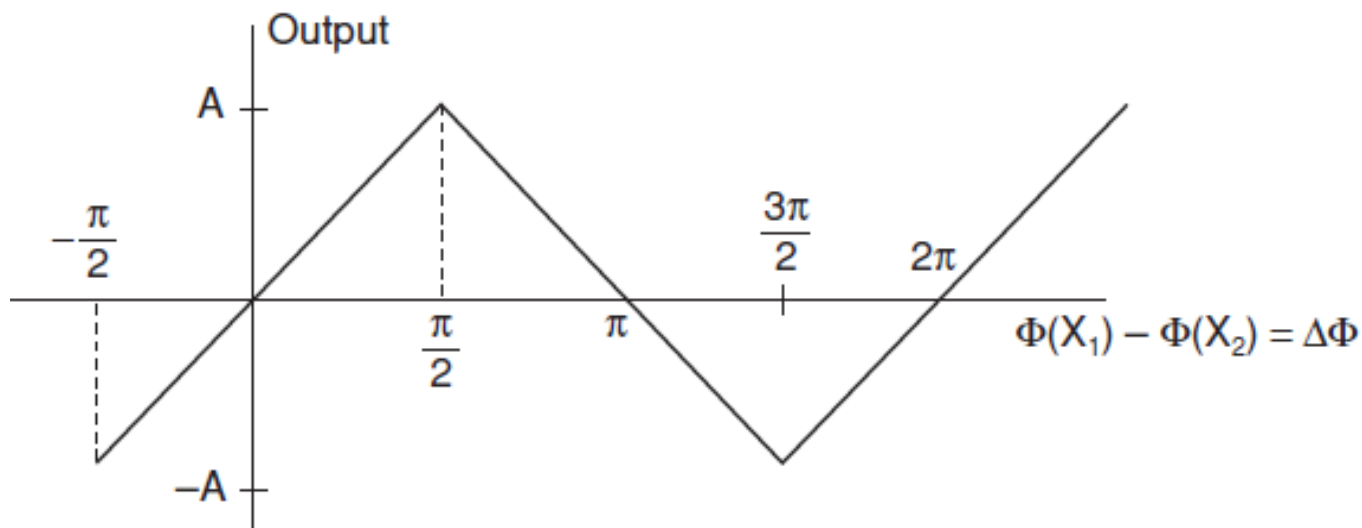
PLLs

Detector de fase:

A partir de una puerta XOR (Exclusive OR)



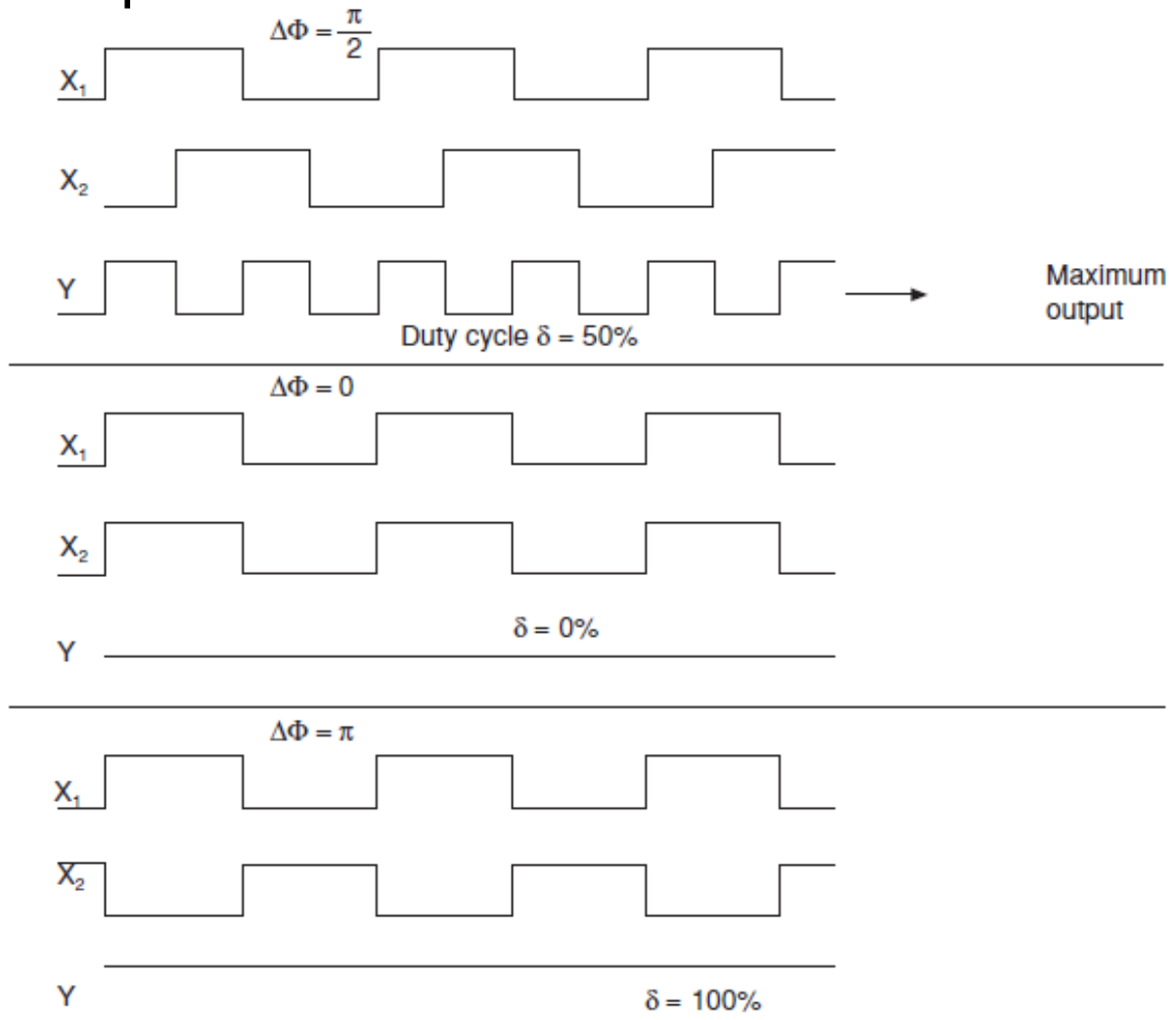
X_1	X_2	Y
0	1	1
0	0	0
1	1	0
1	0	1



$$K_d = \frac{2A}{\pi}$$

PLLs

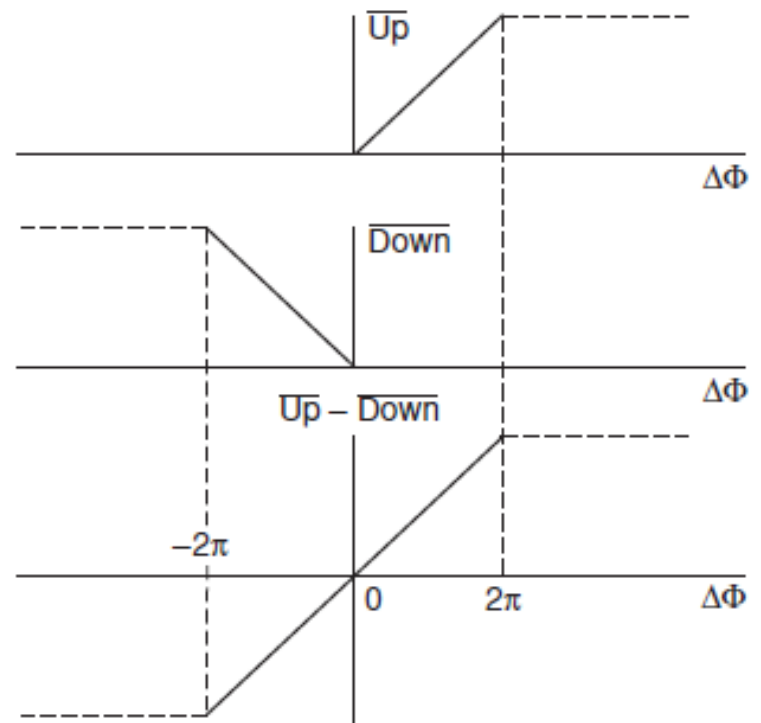
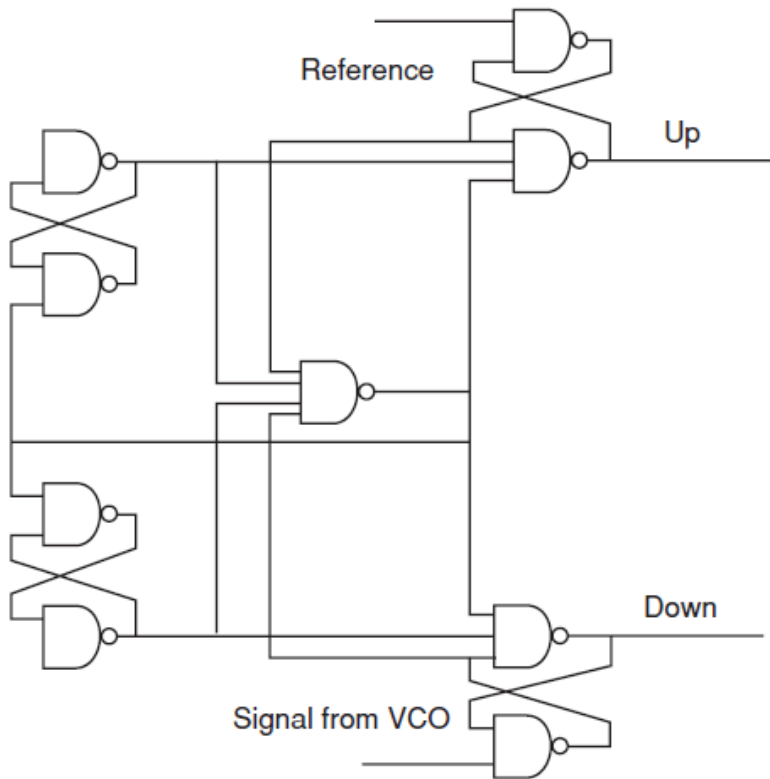
Diagrama de tiempos XOR:



PLLs

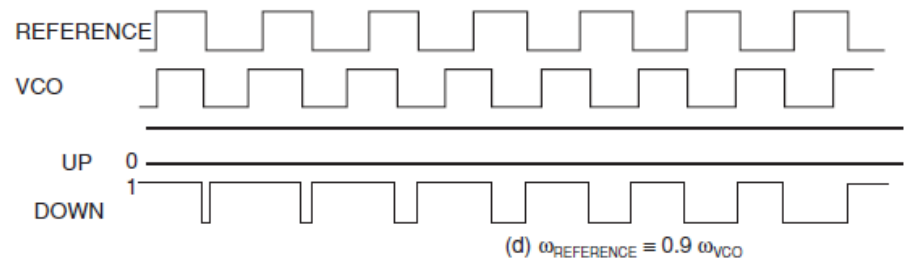
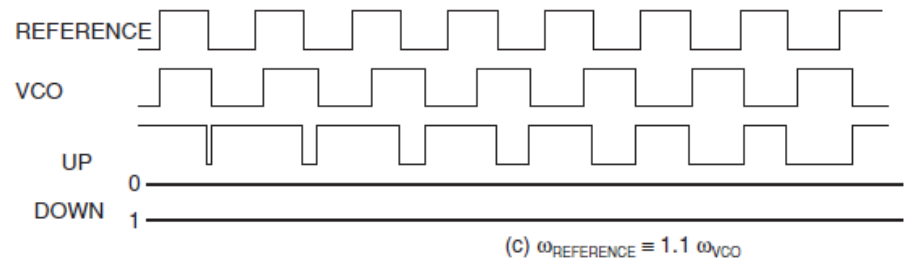
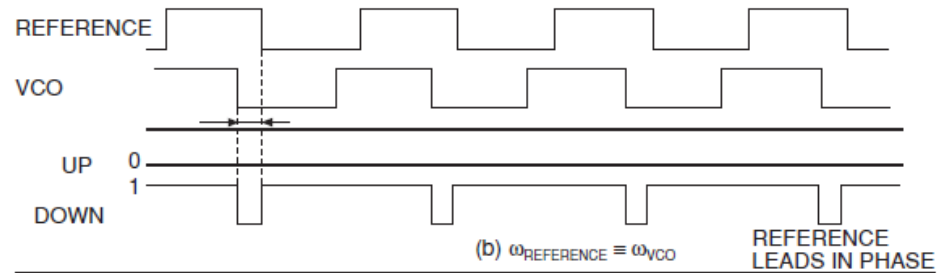
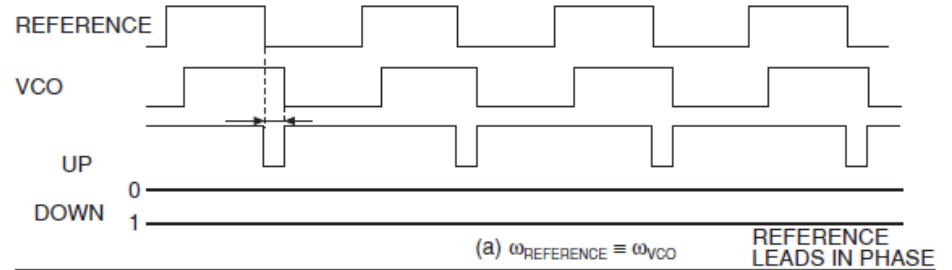
Detector de fase-frecuencia:

Circuito digital (Flip-Flops) con capacidad para corregir tanto grandes errores de frecuencia iniciales como pequeños errores de fase entorno al enganche.

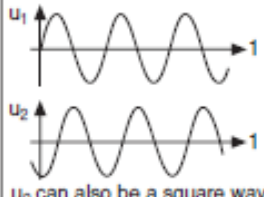

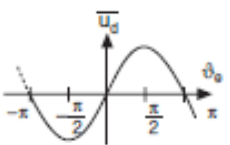
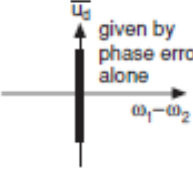
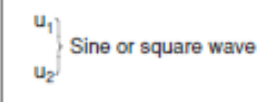
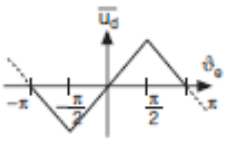
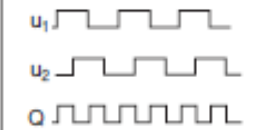
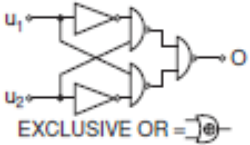
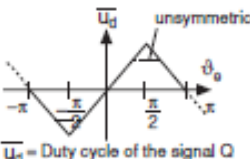
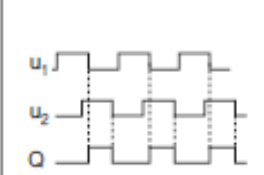
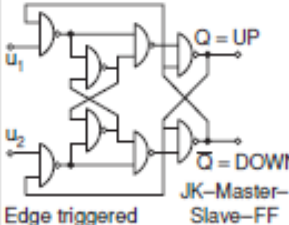
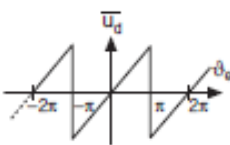
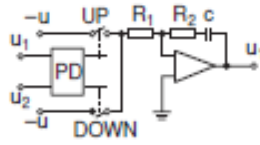
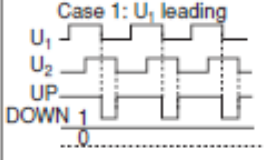
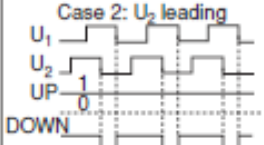
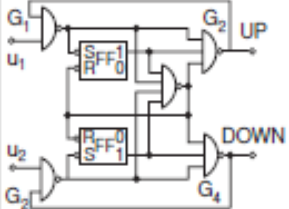
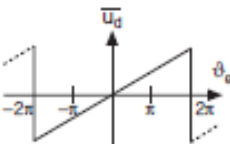


PLLs

Diagrama de tiempos DFF:



PLLs

1	2	3	4	5	6	7
PD Type	Signals	Schematic diagram	Output signals \bar{u}_d as a function of phase error δ_ϕ and frequency error $\omega_1 - \omega_2$	PD sensitive on	Operating mode	Can be controlled with low pass filter Type ...
1 Linear	 <p>u_2 can also be a square wave</p>	<p>4. Quadrant-Multiplier</p> 	  <p>\bar{u}_d given by phase error alone</p>	Phase	linear	all
1 in saturation	 <p>Sine or square wave</p>			Phase	quasi digital	
2		 <p>EXCLUSIVE OR = \oplus</p>	 <p>\bar{u}_d = Duty cycle of the signal Q</p>	Phase	digital	all
3		 <p>Edge triggered JK-Master-Slave-FF</p>	 <p>\bar{u}_d = weighted average of the outputs UP and DOWN UP : weight +1 DOWN : weight -1</p>	Phase and frequency	digital	<p>Preferred ??</p>  <p>Probably controlled with low pass filter type 3 having a pole at $\omega = 6$ (Integrator)</p>
4	<p>Case 1: U_1 leading</p>  <p>Case 2: U_2 leading</p> 		 <p>\bar{u}_d = weighted average of the outputs UP and DOWN UP : weight +1 DOWN : weight -1</p>	Phase and frequency	digital	

PLLs

FILTRO DE LAZO $F(s)$:

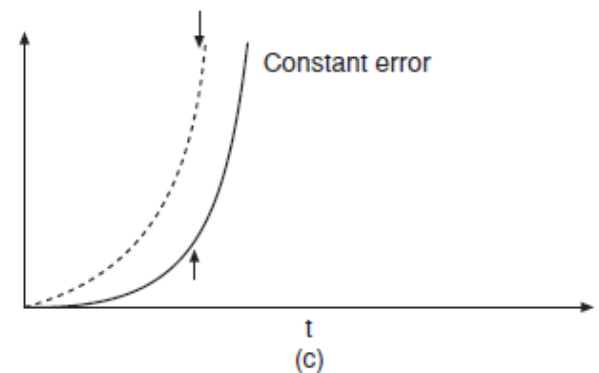
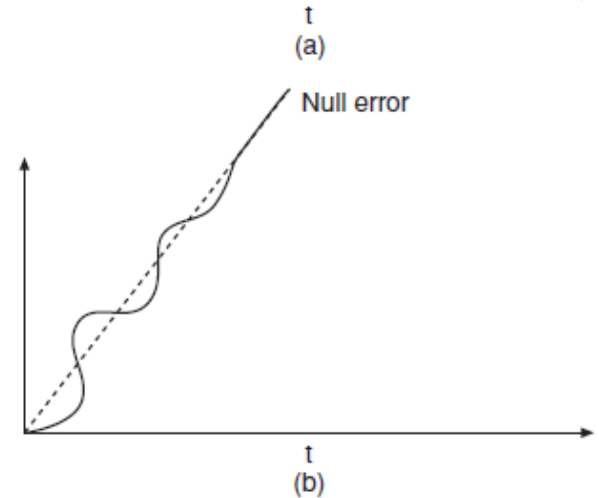
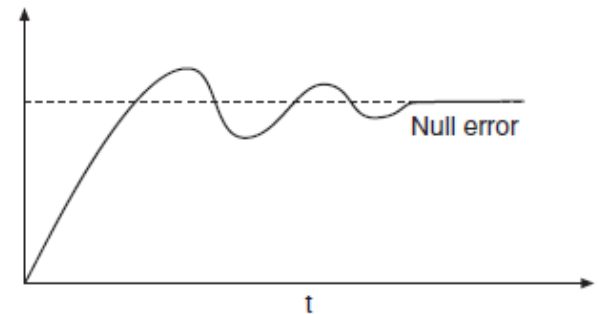
Elemento clave:

- Debe dejar pasar la DC que sintonice correctamente el VCO + la señal de baja frecuencia que permita una corrección dinámica
- Debe rechazar espurios que puedan modular al oscilador.
- Su ancho de banda es el ancho de banda de mejora del ruido de fase debida al PLL
- El tiempo de respuesta del PLL a cambios en la referencia es inversamente proporcional al ancho de banda
- En caso de VCO sintonizable se debe tener en cuenta el salto mínimo de sintonía, que coincidirá con la frecuencia de comparación (f_{ref}) y el ancho de banda debe ser menor, para evitar espurios de la comparación y sus armónicos
- Ancho de banda: valor de compromiso

PLLs

Tipo y orden del filtro de lazo y respuesta transitoria

- $F(s)$ determina la respuesta transitoria a las posibles entradas de error
- Entradas típicas de test:
 1. Escalón fase
 2. Escalón frecuencia (rampa fase)
 3. Rampa frecuencia (parábola fase)
- Respuesta a 1 y 2 error nulo, a 3 error acotado \rightarrow Mínimo tipo 2, orden 2



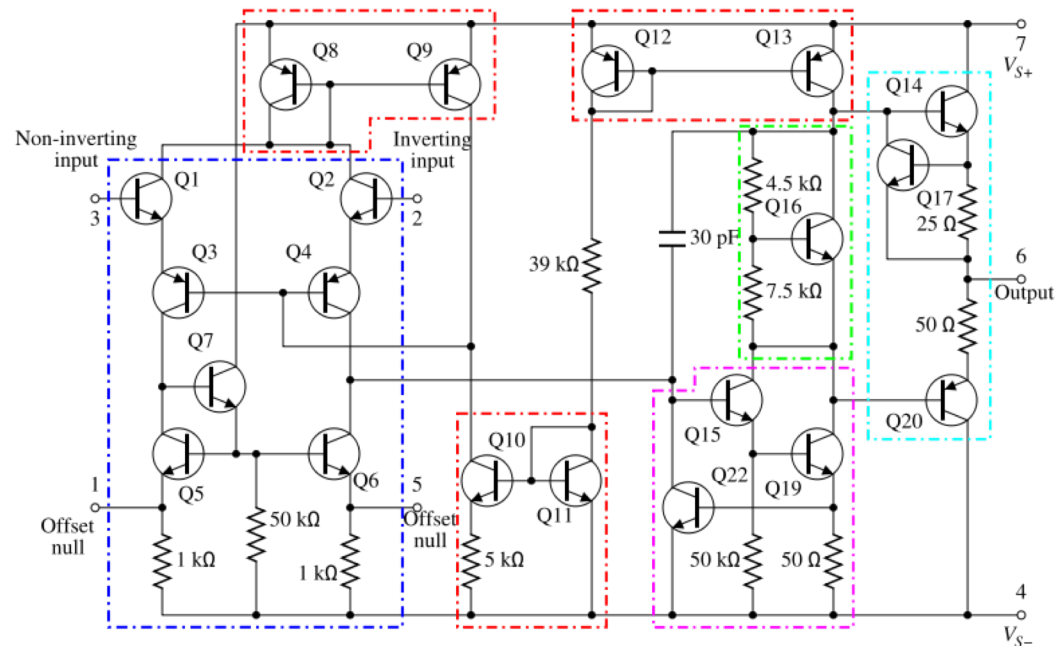
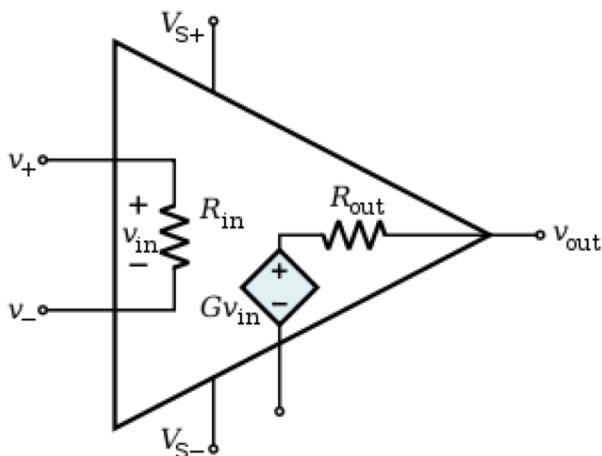
PLLs

FILTRO DE LAZO $F(s)$:

-Suele tratarse de filtros **ACTIVOS** (incluyen OP-AMPs), a diferencia de los filtros pasivos típicos formados por redes escalera de L_s y C_s .

-Relación polos y ceros $F(s) \leftrightarrow$ elementos filtro: R_s y C_s

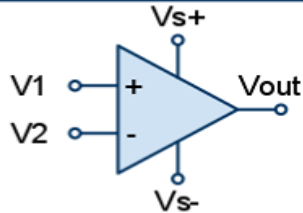
-OP-AMPs:



PLLs

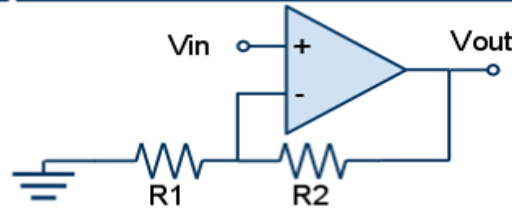
Basic Operational Amplifier Configurations

Voltage Comparator



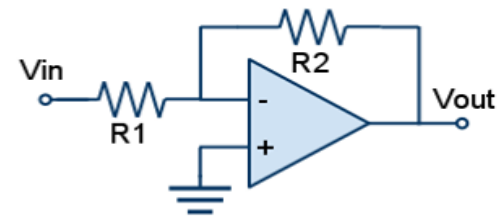
$$V_{out} = \begin{cases} V_{s+} & V1 > V2 \\ V_{s-} & V1 < V2 \end{cases}$$

Non-Inverting Amplifier



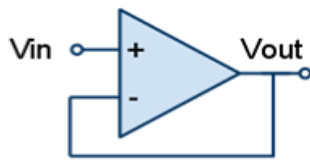
$$V_{out} = V_{in} * \left(1 + \frac{R2}{R1}\right)$$

Inverting Amplifier



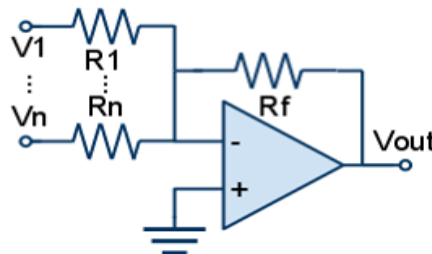
$$V_{out} = -V_{in} * \left(\frac{R2}{R1}\right)$$

Voltage Follower



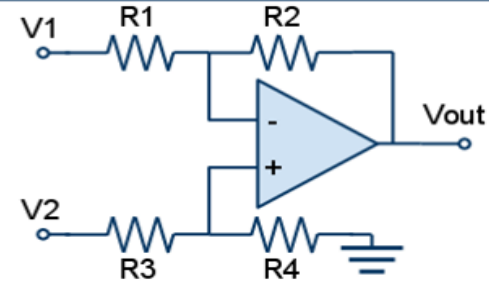
$$V_{out} = V_{in}$$

Inverting Summing Amplifier



$$V_{out} = -R_f * \left(\frac{V1}{R1} + \dots + \frac{Vn}{Rn}\right)$$

Differential Amplifier

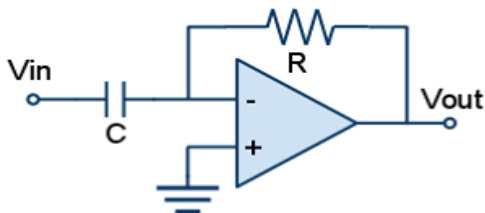


$$V_{out} = \left(1 + \frac{R2}{R1}\right) \left(\frac{R4}{R3 + R4}\right) * V2 - \left(\frac{R2}{R1}\right) * V1$$

If $R1 = R3$ and $R2 = R4$ Then

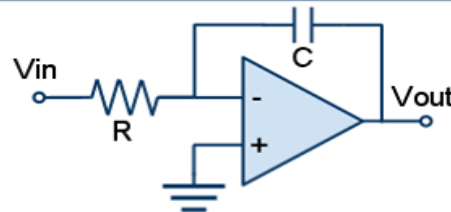
$$V_{out} = \left(\frac{R2}{R1}\right) (V2 - V1)$$

Differentiator Amplifier



$$V_{out} = -R * C * \left(\frac{dV_{in}}{dt}\right)$$

Integrator Amplifier



$$V_{out} = -\left(\frac{1}{R * C}\right) \int V_{in} dt$$

PLLs

Ejemplo FILTRO DE LAZO F(s) tipo 2 orden 3 :
 Típico recomendado por los fabricantes de
 sintetizadores integrados.
 Relación polos y ceros \leftrightarrow elementos filtro

$$F(s) = \frac{1 + sT_2}{sT_1(1 + sT_3)}$$

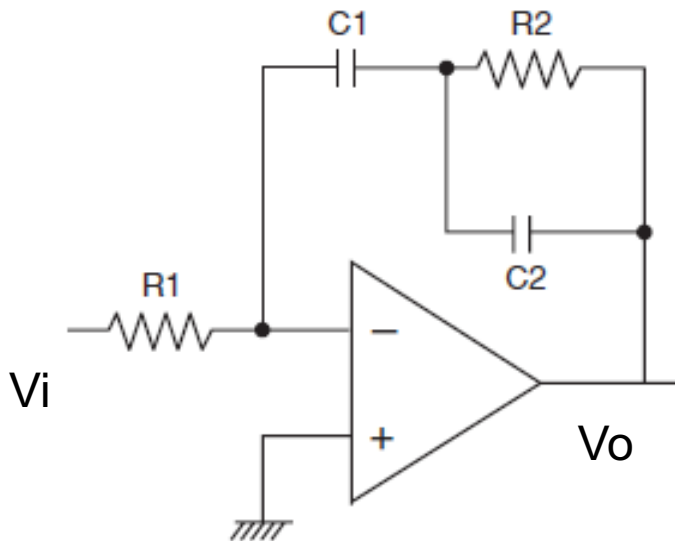
V_i : Input voltage

V_o : Output voltage

$$V_i = R_1 I_1$$

$$V_o = -(Z_1 + Z_2) I_1$$

$$\frac{V_o}{V_i} = \frac{-(Z_1 + Z_2)}{R_1}$$



$$Z_1(s) + Z_2(s) = \frac{sR_2C_2 + 1 + R_2sC_1}{sC_1(sR_2C_2 + 1)}$$

$$T_1 = R_1C_1$$

$$F(s) = -\frac{1}{sR_1C_1} \left[\frac{1 + sR_2C_2 + sR_2C_1}{sR_2C_2 + 1} \right]$$

$$T_2 = R_2(C_1 + C_2)$$

$$T_3 = R_2C_2$$

PLLs

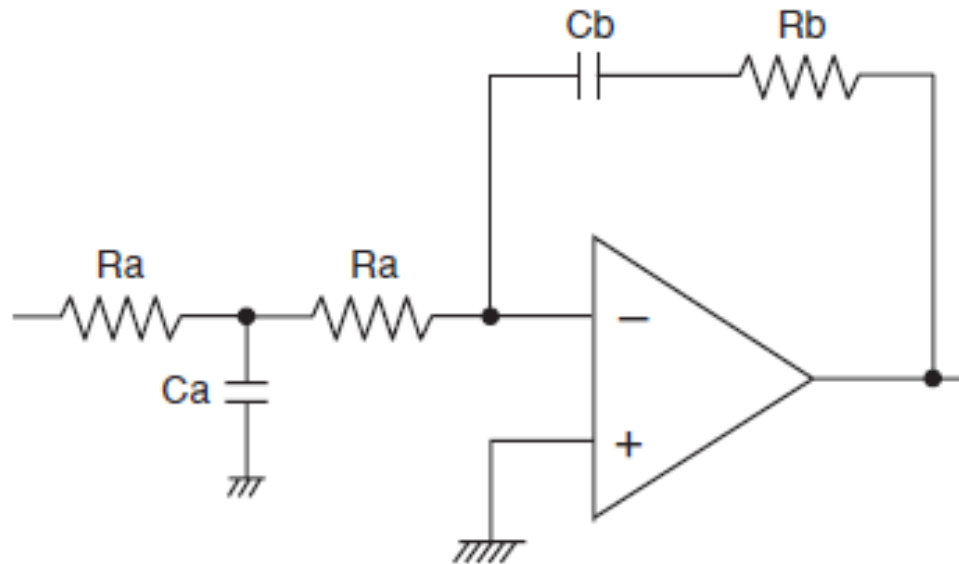
Ejercicios:

Verify that the same transfer function can be implemented with the topology shown in Figure 7.45. Verify the following set of equations which relates the new time constants with the old ones.

$$T_a = 2T_3 \quad T_a = R_a C_a$$

$$T_b = T_{1/2} \quad T_b = R_a C_b$$

$$T_c = T_3 \quad T_c = R_b C_b$$



PLLs

El diseñador debe especificar el margen de fase de estabilidad (m) y el ancho de banda que se desea tenga el lazo:

En $G(s)$ $s \rightarrow j\omega$ y se impone la condición de estabilidad
(denominador nulo)

$$H(s) = \frac{\theta_o(s)}{\theta_{ref}(s)} = \frac{G(s)}{1 + G(s) \frac{1}{N}}$$

PLLs

Condición de inestabilidad en módulo y fase:

$$G(j\omega) \frac{1}{N} = -\frac{K_d K_{vco}}{N \omega^2 T_1} \left[\frac{1 + j\omega T_2}{1 + j\omega T_3} \right] = -1 \quad \left\{ \begin{array}{l} \left| G(j\omega) \frac{1}{N} \right| = 1 \\ \phi = \text{Arctan}(\omega T_2) - \text{Arctan}(\omega T_3) + \pi - \pi \end{array} \right.$$

La fase de $G(j\omega)/N$ tiende a ser -180 grados, por lo que hay que hacer que el margen de fase (cuando el módulo es 1) coincida con el máximo de la fase.

$$\frac{d\phi}{d\omega} = \frac{T_2}{1 + (\omega T_2)^2} - \frac{T_3}{1 + (\omega T_3)^2} = 0$$

$$\omega_o(\phi_{\max}) = \frac{1}{\sqrt{T_2 T_3}}$$

$$\text{Tan}(\phi_{\max}) = \frac{T_2 - T_3}{2\sqrt{T_2 T_3}}$$

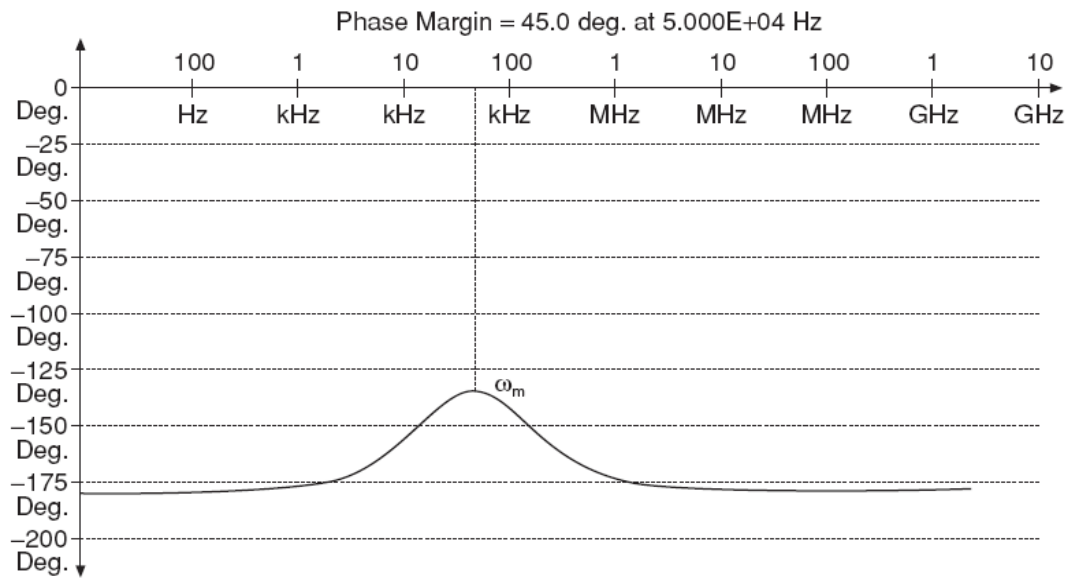
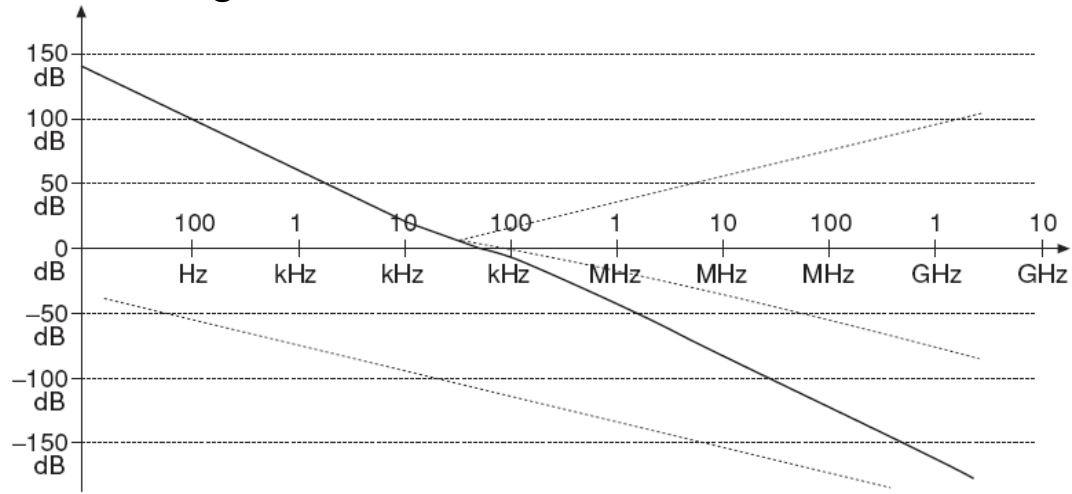
$$T_3 = \frac{\sec(m) - \tan(m)}{\omega_o}$$

$$T_1 = \frac{K_d K_{vco}}{N \omega_o^2} \left[\frac{1 + (\omega_o T_2)^2}{1 + (\omega_o T_3)^2} \right]^{1/2}$$

$$T_2 = \frac{1}{\omega_o^2 T_3}$$

PLLs

Ejemplo gráfico del Margen de fase



PLLs

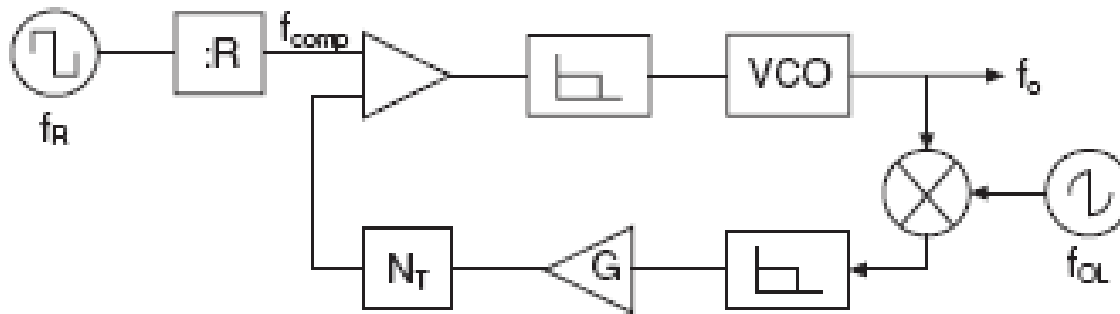
Mezcladores y mezcladores harmónicos:

- Como detectores de fase (multiplicadores):
 1. Main oscillator and reference without division (this is the case when the reference is a remote carrier which comes from a transmitter and we try to track in a receiver)
 2. Main oscillator divided by some integer N and reference oscillator divided by some integer R .
 3. Main oscillator and a harmonic of the reference. The harmonic can be generated by the non-linearity of the mixer. In this case we talk about a harmonic mixer.

PLLs

Mezcladores y mezcladores harmónicos:

- Como conversores de frecuencia



PLLs

Multiplicadores de frecuencia:

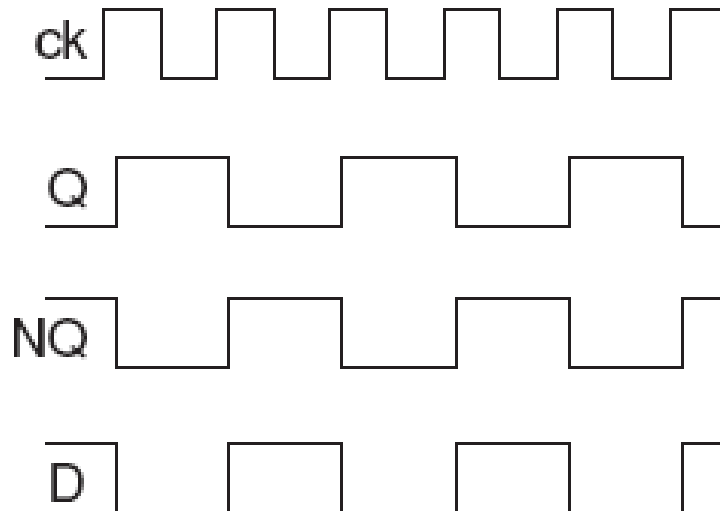
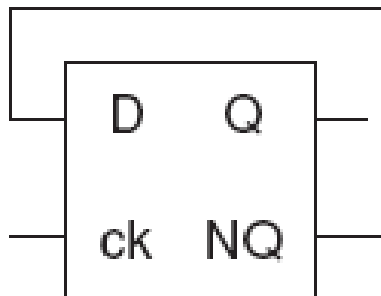
Generan a su salida el armónico de orden N de la señal de entrada: $f_{out} = N f_{in}$

PLLs

Divisores de frecuencia:

Generan a su salida una señal a una frecuencia $1/N$ de la señal de entrada: $f_{out} = f_{in}/N$

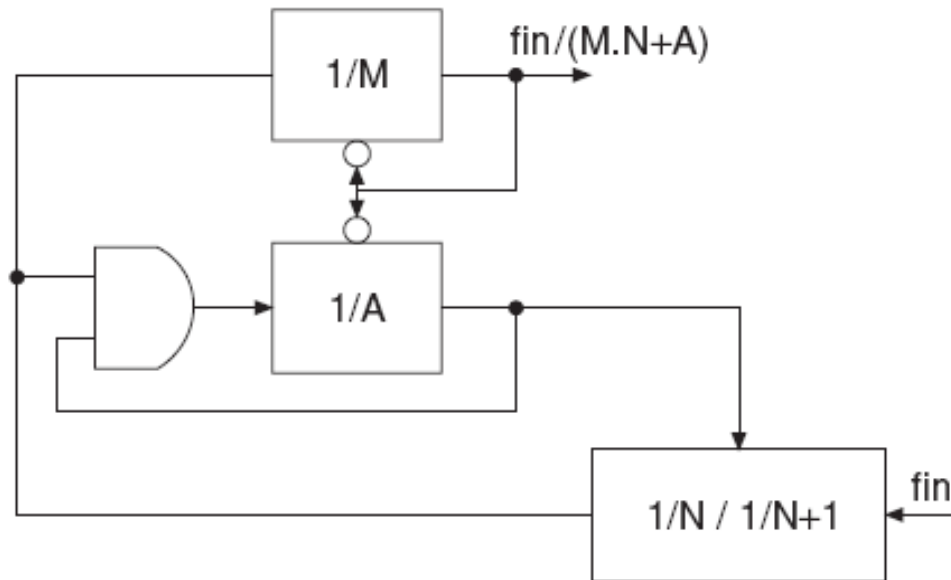
Ejemplo: Divisor por 2 basado en un Flip Flop tipo D realimentado



PLLs

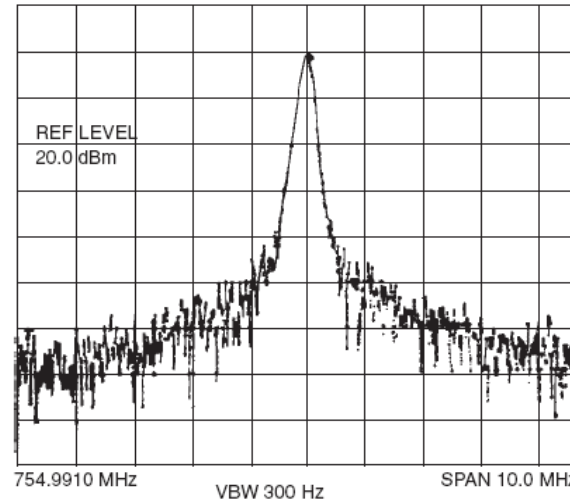
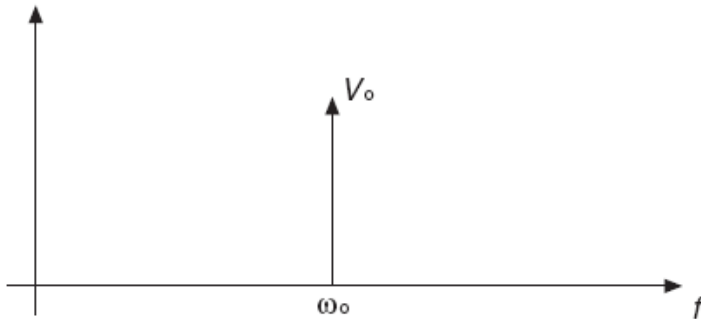
Divisores de frecuencia:

Divisor de doble módulo, permite cambiar el orden de división



PLLs

Ruido de Fase y PLLs:



Nomenclatura:

$S\Phi (fm)$: Densidad espectral de fluctuación de fase. Se puede usar en el análisis lineal de un PLL.

$L(fm)$: Medida del ruido de fase (US National Bureau of Standards).

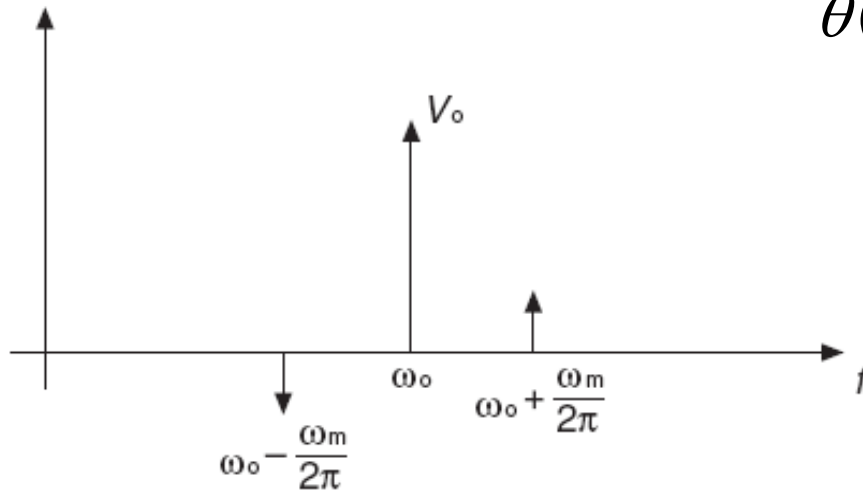
$\sigma \phi$: Jitter de Fase: Desviación estándar de fase, suponiendo el ruido de fase como una señal con frecuencia fija y fase fluctuando aleatoriamente.

PLLs

Representando el ruido de Fase como modulación en fase de una portadora ideal:

$$V(t) = V_0 \text{sen}(\omega_0 t + \theta(t))$$

$$\theta(t) = \Delta\theta \text{sen}(\omega_m t)$$



Espectro PM con un tono fm ($\omega_m = 2\pi f_m$)

Portadora: f_0 ($\omega_0 = 2\pi f_0$)

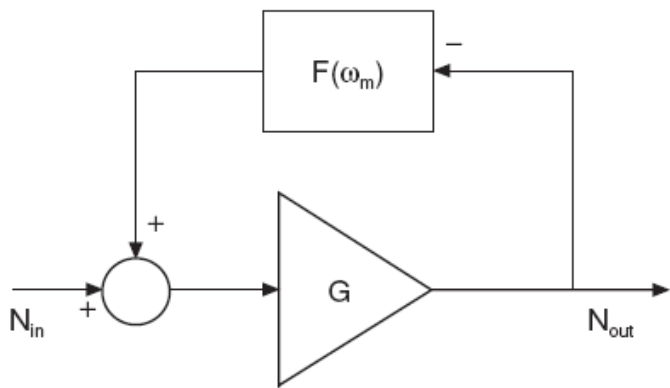
$$L(f_m) = 20 \log\left(\frac{\Delta\theta}{2}\right)$$

$$L(f_m) \approx \frac{1}{2} S_\phi(f_m)$$

$$\sigma_\phi = \sqrt{\int S_\phi(f_m) df_m}$$

PLLs

Repasamos la obtención del modelo de ruido de fase partiendo la de figura de ruido del “amplificador” que forma el oscilador:



$$F = \frac{N_{out}}{N_{in} G}$$

$$\Delta\phi_p = \sqrt{\frac{FKT}{P_{avs}}} \quad KT = -174 \text{ dBm} / \text{Hz}$$

$$\Delta\phi_{RMS} = \frac{1}{\sqrt{2}} \sqrt{\frac{FKT}{P_{avs}}}$$

$$\Delta\phi_{RMSTOT} = \sqrt{\frac{FKT}{P_{avs}}}$$

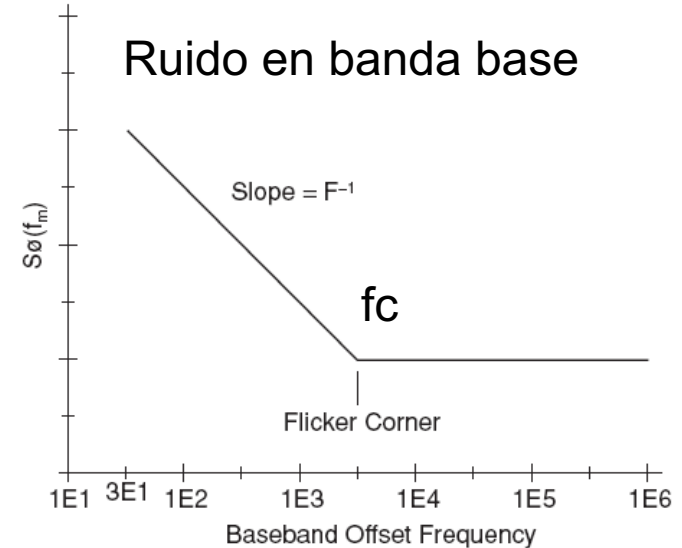
$$S_\phi(f_m) = \Delta\phi_{RMSTOT}^2 = \frac{FKT}{P_{avs}}$$

Ej.: $F=6\text{dB}$ $P_{avs}=10\text{dBm}$
 $S_\phi = -174 + 6 - 10 = -178 \text{ dBm/Hz}$

PLLs

Corrección densidad espectral 1/fm cerca de la portadora:

$$S_{\phi}(f_m) = \frac{FKT}{2P_{AVS}} \left(1 + \frac{f_c}{f_m} \right)$$



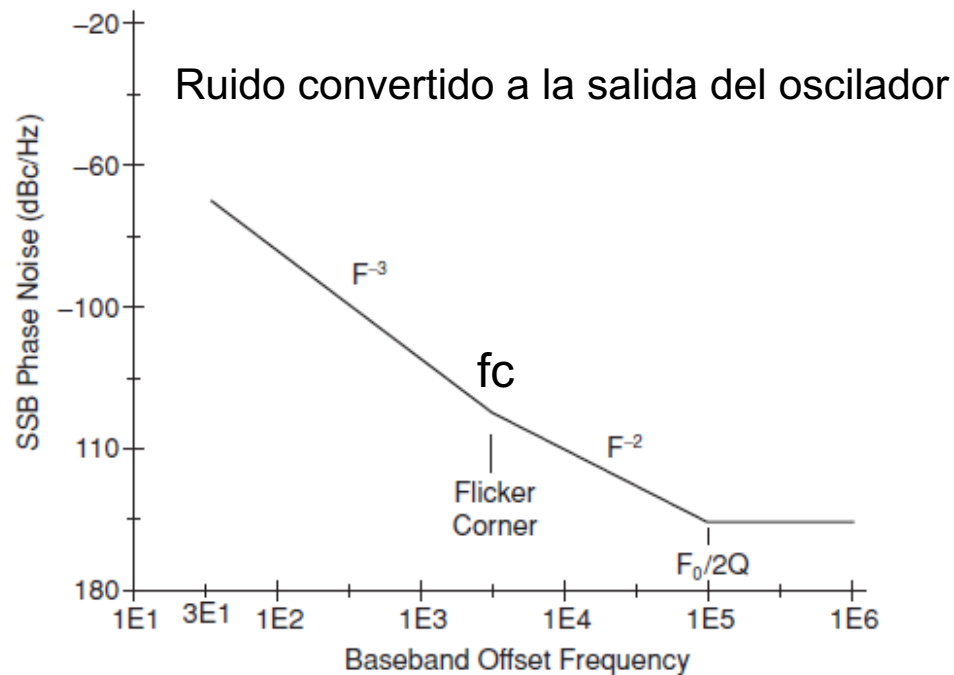
$$\text{Filtro}_{\text{ resonador}}(\omega_m) = \frac{1}{1 + j \frac{2Q_L \omega_m}{\omega_0}}$$

$$\Delta\phi_{out}(f_m) = \Delta\phi_{in}(f_m) \left(1 + \frac{\omega_0}{2Q_L \omega_m} \right)$$

PLLs

$$S_{\phi_{out}}(f_m) = \left[1 + \frac{f_0^2}{f_m^2 (2Q_L)^2} \right] S_{\phi_{in}}(f_m)$$

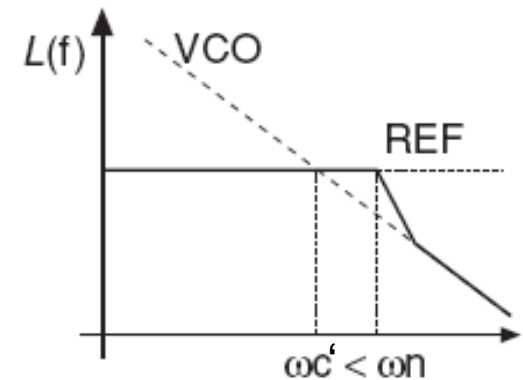
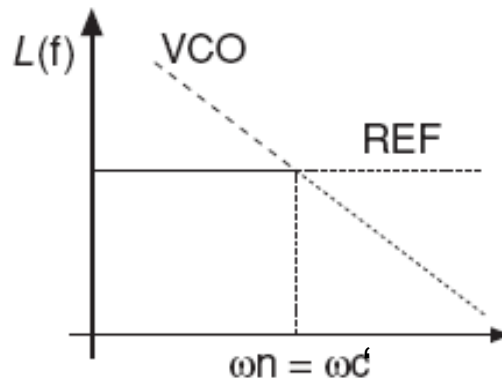
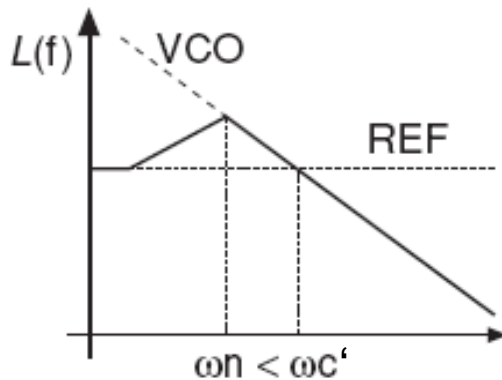
$$L(f_m) = \frac{1}{2} S_{\phi_{out}}(f_m) = \frac{1}{2} \frac{FKT}{P_{AVS}} \left(1 + \frac{f_0^2}{f_m^2 (2Q_L)^2} \right) \left(1 + \frac{f_c}{f_m} \right)$$



PLLs

Ruido de fase del oscilador “Libre” y del oscilador enganchado:

Ancho de banda del lazo de enganche ω_n influye en el ruido final del PLL (ω_c' es el “corner” entre el ruido del VCO libre y el de la referencia, no tiene porque coincidir con el corner del amplificador del oscilador en banda base ω_c).



PLLs

Efecto en el ruido de fase de un multiplicador de frecuencia:

$$L(f_m)_{Nf_0} = N^2 L(f_m)_{f_0} + A$$

Medida del ruido de fase de un oscilador

- Medida directa en un analizador de espectros
- Necesidad de corrección del ancho de banda de resolución RBW (Res. Bandwidth)
- Analizador de espectros: receptor que mide la potencia en ventanas de un ancho frecuencial dado por RBW
- Ejemplo: $L(10 \text{ kHz}) \text{ dBc/Hz}$, Resolution bandwidth = 1000 Hz
Corrección = $10 \cdot \log(1000) = 30 \text{ dB}$ a la medida directa en la pantalla entre la portadora y el ruido @ 10 kHz

$$L(f_m) \text{ dBc} / \text{RBW} = P(f_m) - P_{\text{carrier}}$$

$$L(f_m) \text{ dBc} / \text{Hz} = L(f_m) \text{ dBc} / \text{RBW} - \text{Corrección}$$

PLLs

Ejemplo diseño completo PLLs:

Se desea sintetizar un oscilador para que funcione a una frecuencia central de 2.45 GHz, sintonizable con pasos de 250KHz.

Referencia: cristal de 2 MHz

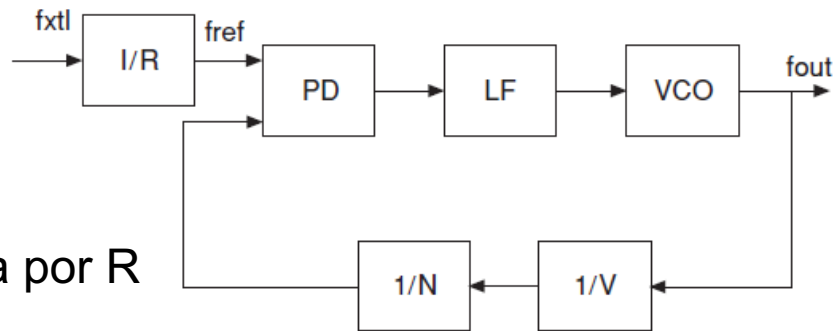
$K_{vco} = 83.3 \text{ MHz/V}$

$K_d = 0.8 \text{ V/rad}$

Margen de fase deseado: 45°

Se propone orden 3 y tipo 2.

La referencia también deberá ser dividida por R



Ancho de banda lazo, se proponen dos valores para comparar (ambos \ll paso frecuencia 250 KHz) :

- 50 KHz
- 2.5 KHz

Se comparará la respuesta en fase y la transitoria a un escalón de 2MHz en la entrada

PLLs

Datos de ruido de la referencia y del VCO:

F offset	$L(f_{\text{offset}})$ (reference) dBc/Hz
10 Hz	-125
100 Hz	-135
1 KHz	-145
10 KHz	-150
100 KHz	-150

F offset	$L(f_{\text{offset}})$ (VCO) dBc/Hz
1 KHz	-60
10 KHz	-90
100 KHz	-115
1 MHz	-135
10 MHz	-135

PLLs

Razones de división de la referencia y del lazo:

Paso: 250KHz \rightarrow paso= 2 MHz/R \rightarrow R= 8

Frecuencia de comparación en el detector de fase a 250 KHz

VCO @ f_{out} = 2.45 GHz $f_{out}/N/V=250\text{KHz} \rightarrow NV= 9800$.

Usamos un filtro de lazo para Orden 3 y tipo 2. T1, T2 y T3

Margen de fase 45 °.

Ancho de banda de lazo 50KHz y 2.5 KHz. Ambos \ll 250 KHz.

$$\left\{ \begin{array}{l} T_3 = \frac{\sec(m) - \tan(m)}{\omega_0} \\ T_1 = \frac{K_d K_{vco}}{N \omega_o^2} \left[\frac{1 + (\omega_o T_2)^2}{1 + (\omega_o T_3)^2} \right]^{1/2} \\ T_2 = \frac{1}{\omega_o^2 T_3} \end{array} \right.$$

	BW=50 KHz	BW=2.5 KHz
T1 (constant)	1.045e-6 seg	4.1823e-4 seg
T2 (zero)	4.8285e-6 seg	9.6618e-4 seg
T3 (pole)	8.285e-6 seg	1.6570e-4 seg

PLLs

Both loops have two poles in the origin.

For the 50 KHz bandwidth the zero is placed in 20.71 KHz ($1/T1$) and the pole is in 120.7 KHz ($1/T3$). With these values the desired phase margin (45 degrees) is obtained.

To achieve a smaller bandwidth (2.5 KHz) with the same bandwidth the zero is moved to 1.035 KHz and the pole to 6.035 KHz.

With those data the closed loop and open loop response are calculated for several frequencies, verifying the desired phase margin and bandwidth.

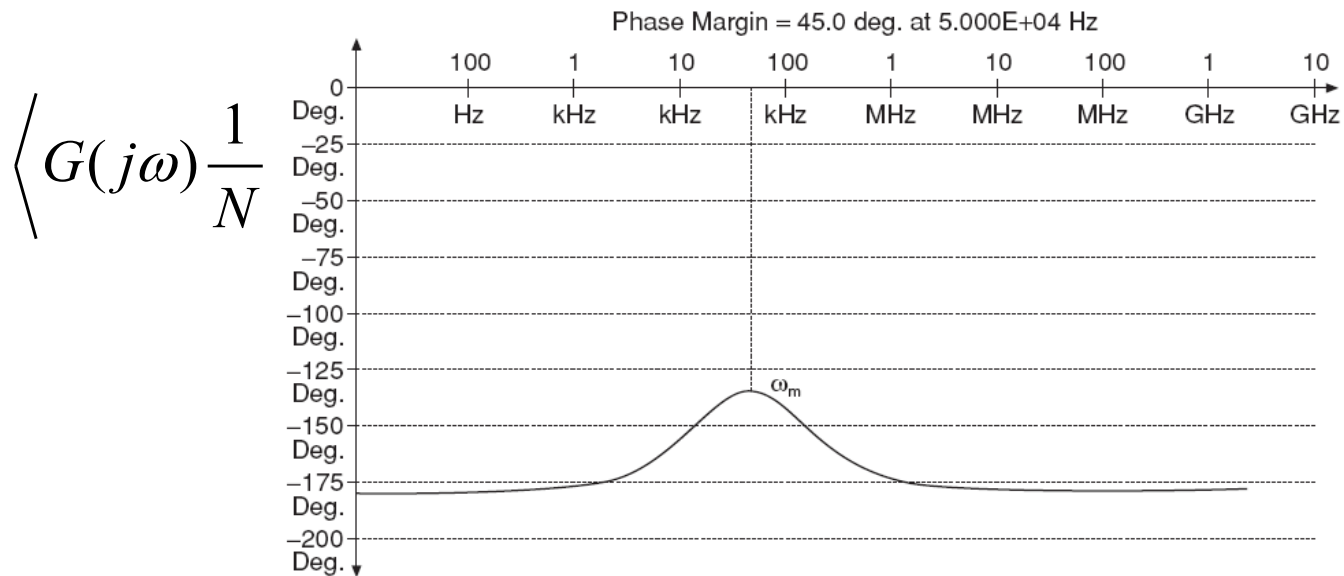
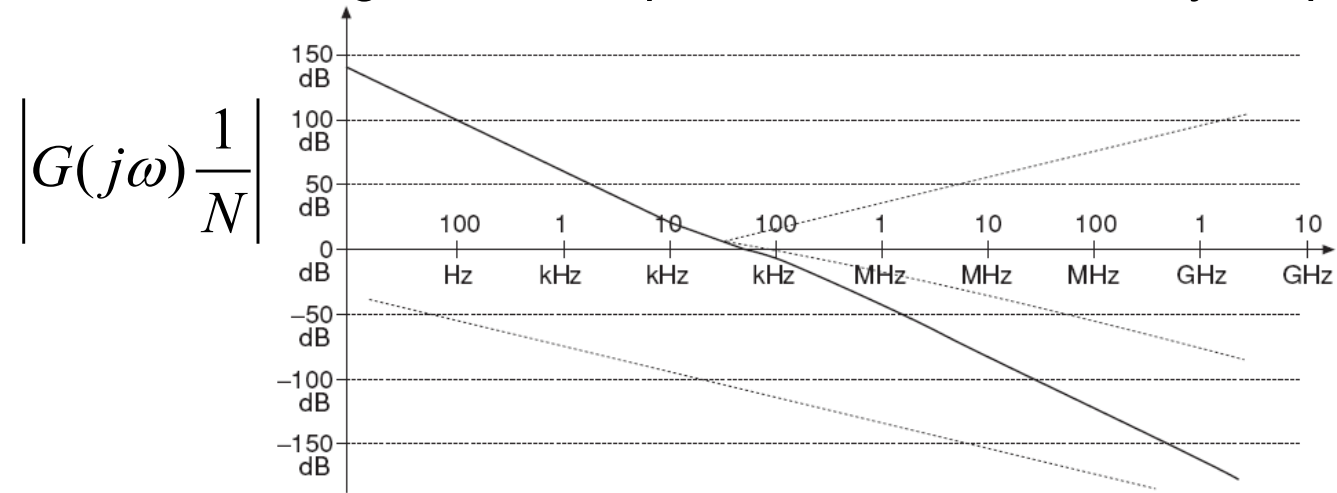
Open loop gain is plotted for the 50 KHz case. Phase response is plotted showing the desired phase margin in 50 KHz. Similar plots are obtained for the 2.5KHz bandwidth.

The transient response to a 2 MHz step at the input can be obtained numerically showing a faster response for the widest bandwidth filter (30 us for the 50KHz filter and 3.5 ms for 2.5KHz). Both responses are plotted showing a slower response of the narrowest loop. The response of the fastest loop is plotted with a zoom of the time scale.

Phase noise profile of both loops is plotted. The effect of the different bandwidth in the phase noise of the PLL is obvious.

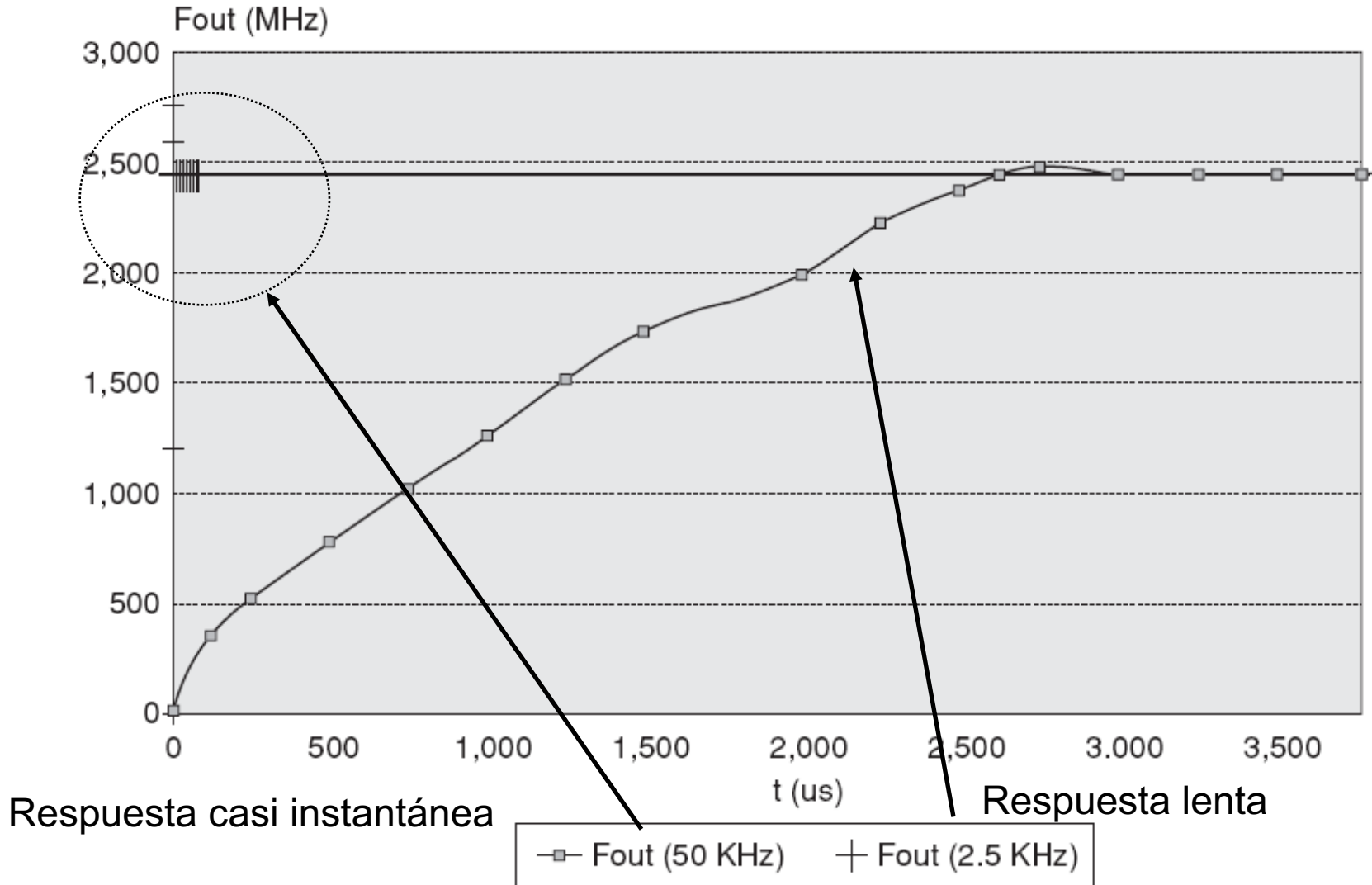
PLLs

Verificación Margen de fase para los valores T1,T2 y T3 propuestos.



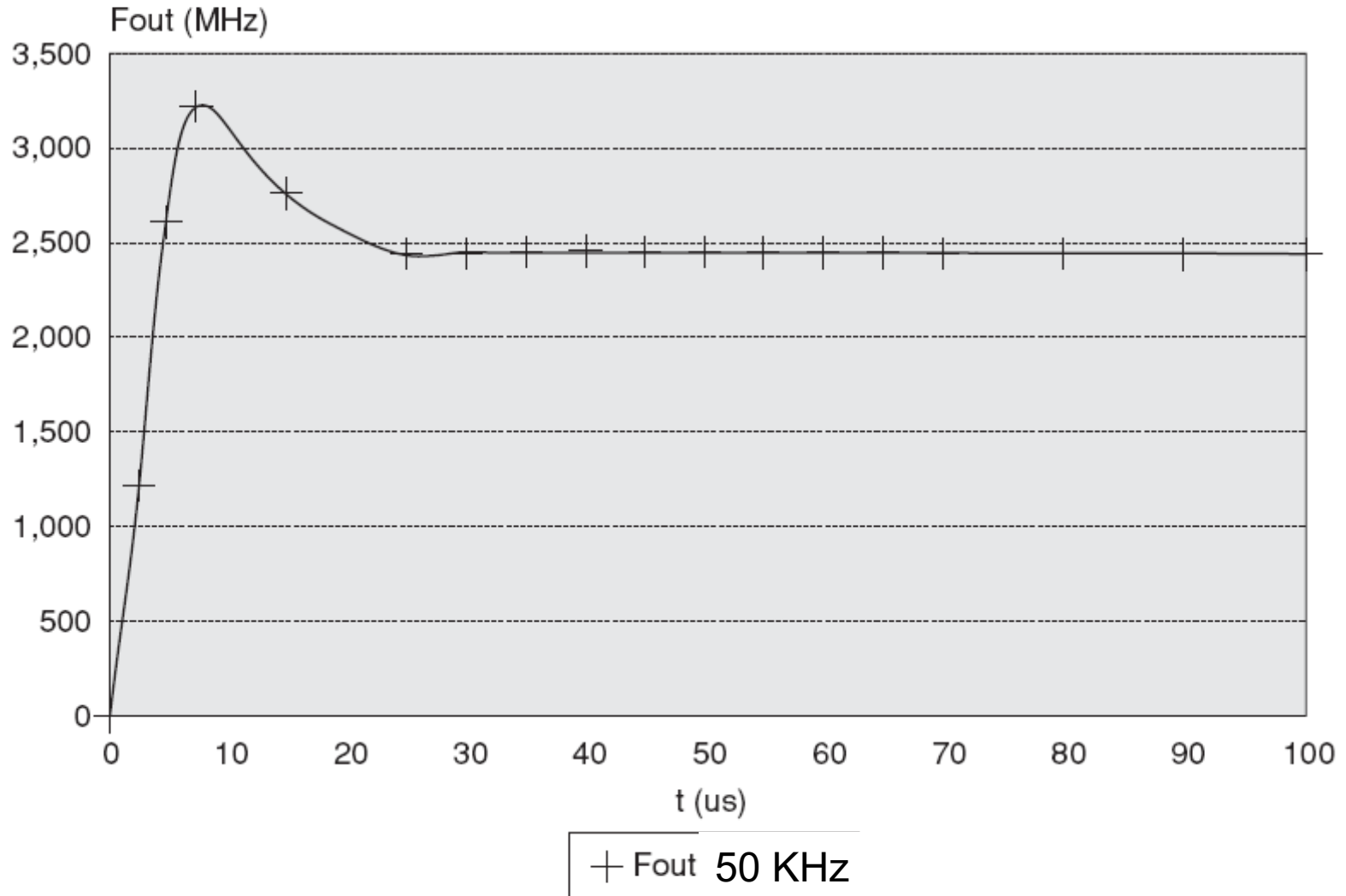
PLLs

Respuestas transitorias:



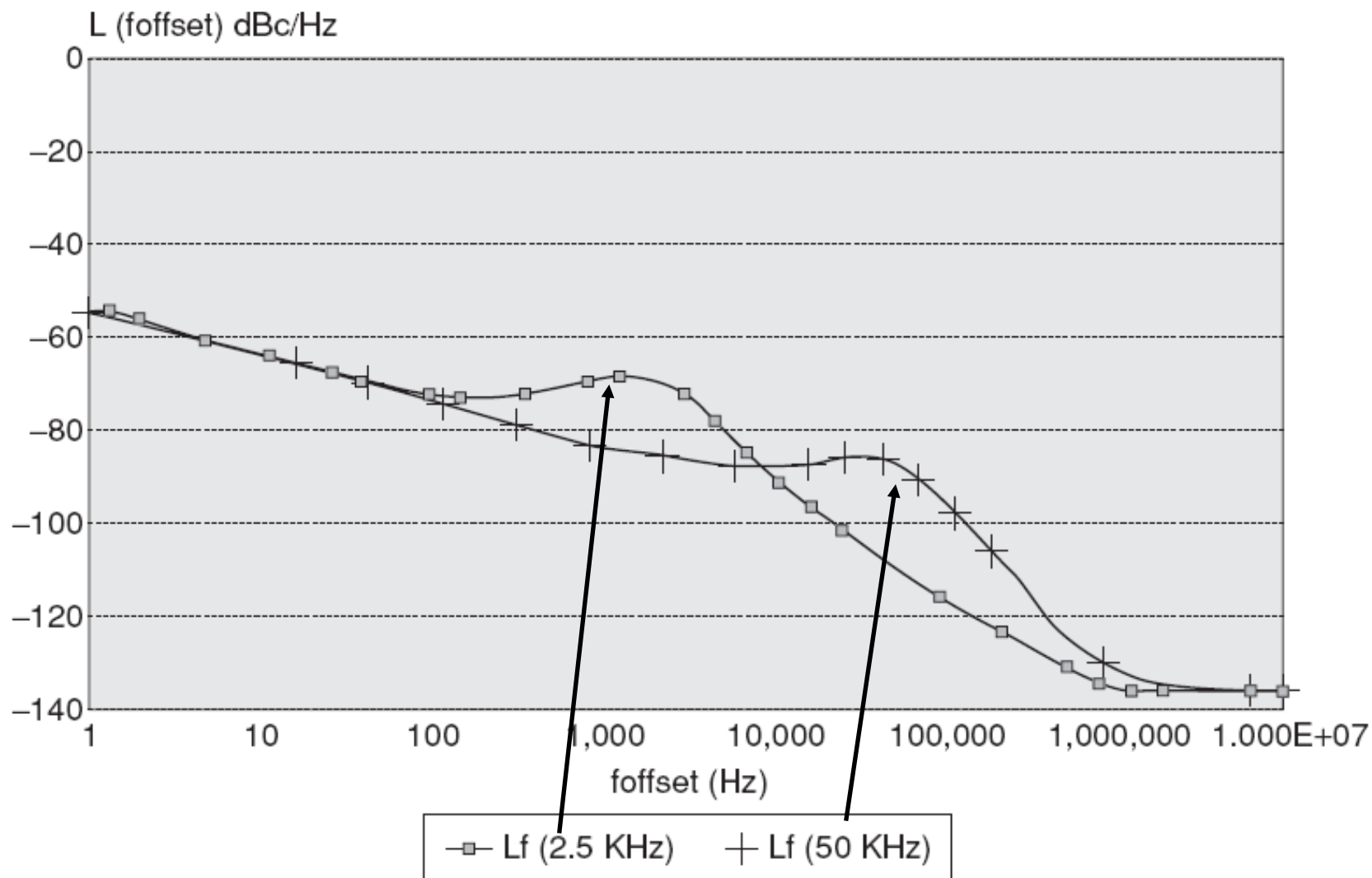
PLLs

Respuestas transitorias:



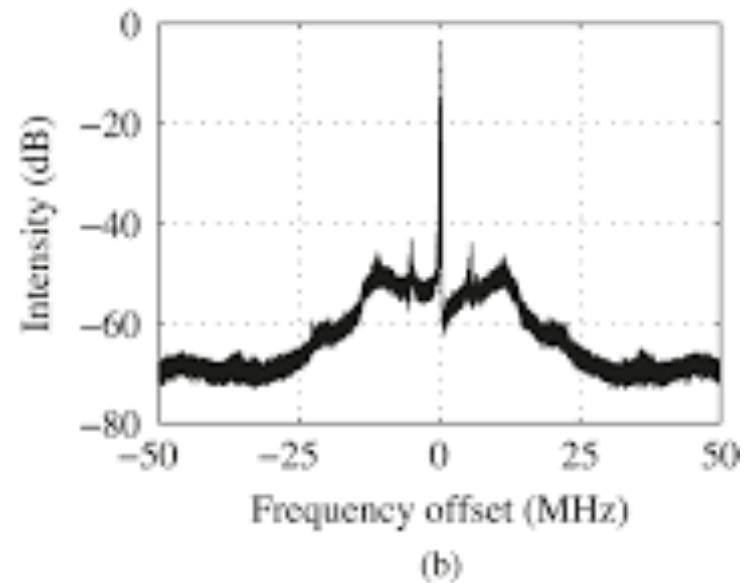
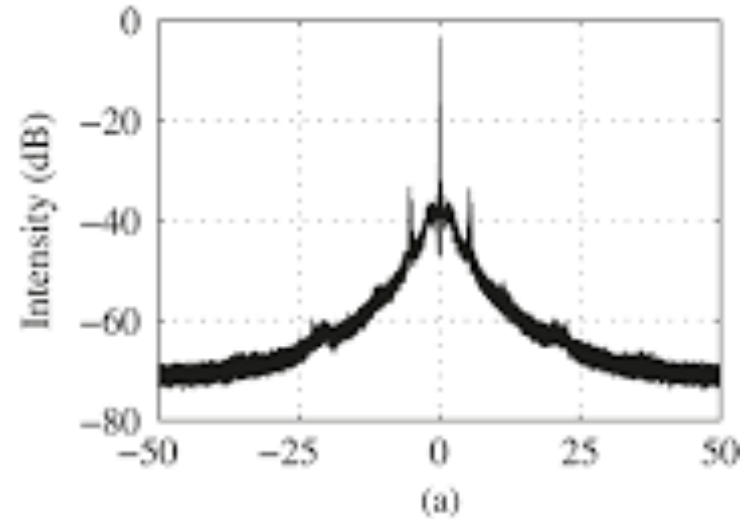
PLLs

Efecto del ancho de banda en el filtrado de ruido de fase:



PLLs

Ejemplo de espectro de un oscilador enganchado con dos lazos de distinto ancho de banda de enganche

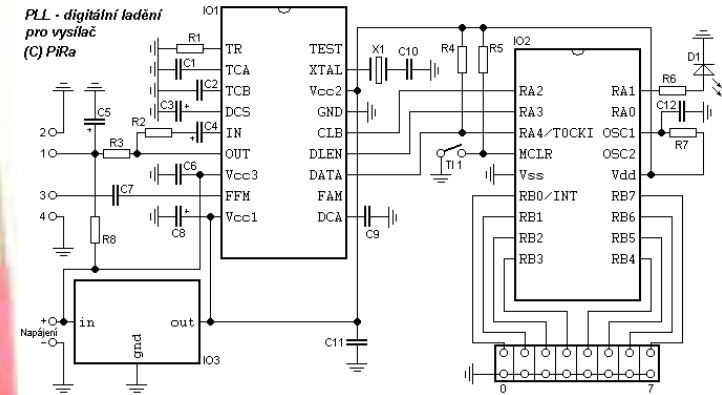
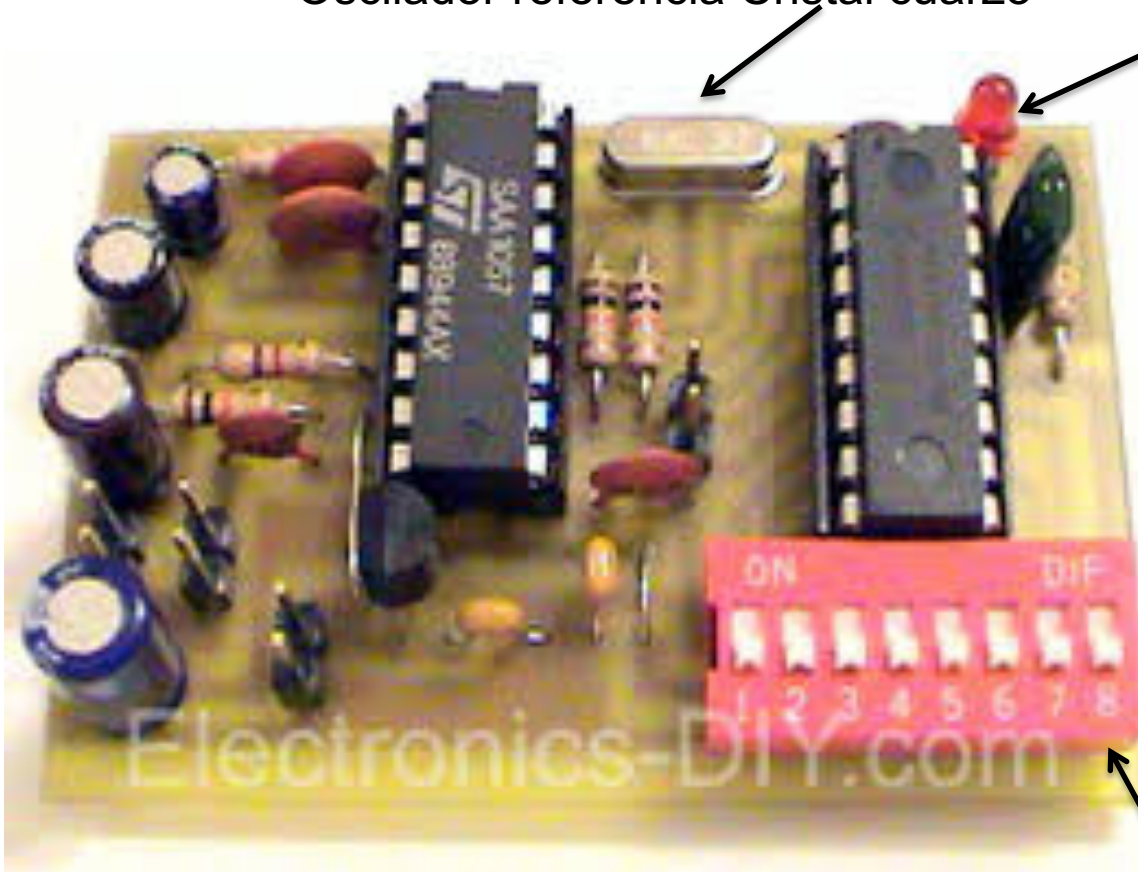


PLLs

Ejemplo de pcb de un PLL sin el oscilador para un transmisor FM
(<http://www.pira.cz/enpll.htm>)

Oscilador referencia Cristal cuarzo

Led de indicación de enganche



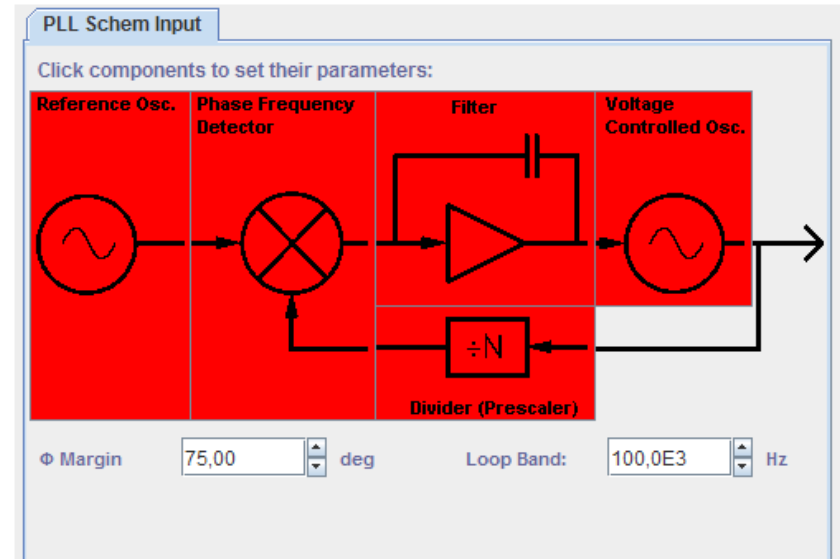
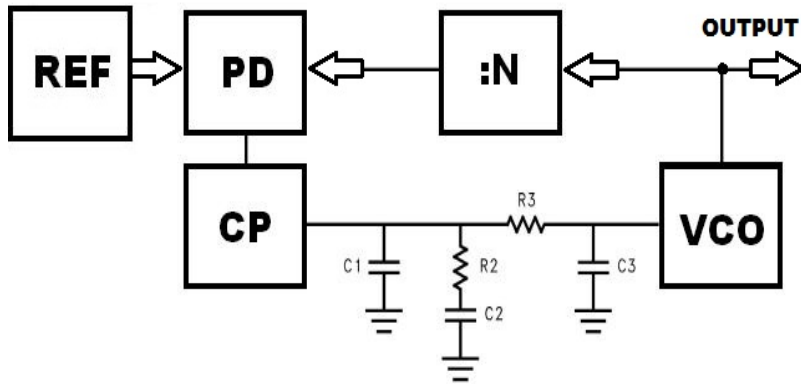
Programación divisor de frecuencia variable

PLLs

Programas on-line para el cálculo :
Hittite (Analog Devices)

https://form.analog.com/form_pages/rfcomms/adisimpll.aspx

http://uds.ak.o.brightcove.com/706011717001/706011717001_4823690307001_4823678355001.mp4



Otros:

http://www.changpuak.ch/electronics/pll_loopfilter_calc.php

http://www.changpuak.ch/electronics/calc_04.php

<http://www.atmel.com/tools/ATMELPLLFTFILTERCALCULATOR.aspx>

PLLs Material Adicional

- Video tutorial clásico (MIT) sobre diseño de PLLs:
 - <https://youtu.be/PsUPRyatjxw?si=HTmc1cNRi0wMPjLY>
- Video tutorial sobre diseño de PLLs (en francés):
 - <https://youtu.be/1GB8yVE3kPA?si=fccbQhX5VguQgLm1>